OVIDIU SPĂTARI

MANUALUL ABSOLVENTULUI DE PROFIL ELECTRIC

ELECTRONICA DIGITALA

SCURTĂ SINTEZĂ

© ULBS 2003

OVIDIU SPĂTARI

MANUALUL ABSOLVENTULUI DE PROFIL ELECTRIC

ELECTRONICA DIGITALA

SCURTĂ SINTEZĂ

© ULBS 2003

- **CUPRINS**

CAP.1 SISTEME DE NUMERATIE.CODURI

1.1. Sistemul de numerație zecimal pag.1
1.2. Sistemul de numerație binar pag.1
1.3. Sistemul de numerație octal pag.1
1.4. Sistemul de numerație hexazecimal pag.2
1.5. Exemple de conversii de cod pag.2
1.6. Adunarea şi scăderea numerelor nezecimale pag.3
1.7. Reprezentarea numerelor negative pag.4
1.8. Inmulțirea şi împărțirea in binar pag.4
1.9. Codarea binară a numerelor zecimale pag.5
1.10. Probleme si aplicatii pag.5

CAP.2 FAMILII DE CIRCUITE LOGICE

2.1. POARTA D.T.L. (Diodă-Tranzistor-Logic) pag.6
2.2. POARTA T.T.L. STANDARD SI-NU pag.6
2.3. POARTA E.C.L. (structura de baza pag.6
2.4. POARTA TTL- TSL ((Three-State-Logic-structura de baza) pag.7
2.5. POARTA TTL DE PUTERE CU COLECTOR IN GOL (OPEN-COLECTOR) pag.7
2.6 POARTA IIL (INTEGRATED-INJECTION-LOGIC) STRUCTURA SAU-SAU-NU pag.7
2.7 INVERSORUL CMOS (complementary-MOS) pag.8
2.8 INTERCONECTAREA TTL-CMOS şi CMOS-TTL pag.8
2.9 REGULI DE LEGARE A INTRĂRILOR TTL NEUTILIZATE pag.8

CAP.3 CIRCUITE LOGICE COMBINATIONALE

3.1. TEOREMELE SI AXIOMELE ALGEBREI BOOLEENE. pag.9
3.2. CIRCUITE LOGICE COMBINAŢIONALE. DEFINIŢII. pag.9
3.3. REPREZENTARI ALE FUNCTIILOR DE TRANSFER. pag.10
3.4. MINIMIZAREA FUNCTIILOR DE TRANSFER UTILIZAND DIAGRAMA KARNAUGH. pag.12
3.5. SINTEZA CU PORȚI SI-NU A FUNCȚILOR DE TRANSFER. pag.14
3.6. SINTEZA CU PORȚI SAU-NU A FUNCȚILOR DE TRANSFER. pag.14
3.7 CIRCUITE LOGICE COMBINATIONALE INTEGRATE
- CIRCUITUL CODIFICATOR/DECODIFICATOR. pag.15
- CIRCUITUL MULTIPLEXOR ŞI DEMULTIPLEXOR. pag.15
- IMPLEMENTAREA FUNCŢILOR LOGICE UTILIZÂND MULTIPLEXOARE pag.16
- CIRCUITUL SUMATOR. pag.17
- GENERATORUL/DETECTOR DE PARITATE PARA SI IMPARA pag.18
- COMPARATOARE NUMERICE pag.19

3.8 MEMORII ROM (READ ONLY MEMORY) pag.19
3.9. ARII LOGICE PROGRAMABILE (PLA)- structură pag.20
3.10. UNITATEA LOGICO-ARITMETICĂ 74181 pag.20
3.11. CIRCUITE LOGICE COMBINATIONALE- APLICATII pag.21
3.12. DATE DE CATALOG pag.22

CAP. 4. CIRCUITE LOGICE SECVENTIALE

4.1. CIRCUITE LOGICE SECVENTIALE. GENERALITĂŢII ŞI DEFINIŢII pag.23
4.2. SINTEZA AUTOMATELOR SINCRONE SI ASINCRONE. pag.28
4.3. CIRCUITE BASCULANTE BISTABILE. pag.34
4.4. REGISTRE pag.45
4.5. CIRCUITE NUMĂRĂTOARE. pag.48
4.6. MEMORII RAM. pag.58
4.7. CIRCUITE LOGICE SECVENTIALE – PROBLEME. pag.67
4.8. TESTE DE AUTOEVALUARE. pag.68

ELECTRONICA DIGITALA

CAPITOLUL 1 - SISTEME DE NUMERATIE.CODURI-

1.1. Sistemul de numerație zecimal

Sistemul de numerație utilizat cel mai frecvent este *sistemul de numerație poziționa*l. Intr-un asfel de sistem, un număr se reprezintă printr-un şir de cifre în care fiecare din pozițile cifrelor are o anumită *pondere*. Valoarea unui număr este suma ponderată a cifrelor sale, de exemplu:

1734=1x1000+7x100+3x10+4x1

Virgula zecimală face posibilă utilizarea unor puteri ale lui 10 atât pozitive cât şi negative:

5185,68=5x1000+1x100+8x10+5x1+6x0,1+8x0,01

In general: un număr N de forma $n_1n_0n_{-1}n_{-2}$ are valoarea**:** $N=n_110^1+n_010^0+n_{-1}10^{-1}+n_{-2}10^{-2}$

adică : $N = \sum_{i=-n}^{p-1} d_i \cdot r^i$

Cifra cea mai din stânga este este cifra de cel mai mare ordin sau *cifra cea mai semnificativă* (MSB) iar cifra cea mai din dreapta este cifra de cel mai mic ordin sau *cifra cea mai puțin semnificativă* (LSB).

1.2 Sistemul de numerație binar

Baza de numerație este 2 iar valoarea numărului este: $B = \sum_{i=-n}^{p-1} b_i \cdot 2^i$

Exemple de echivalente zecimale ale numerelor binare:

$10011_2=1x2^4+0x2^3+0x2^2+1x2^1+1x2^0=19_{10}$

$100010_2=1x2^5+0x2^4+0x2^3+1x2^2+1x2^1+0x2^0=34_{10}$

$101,001_2=1x2^2+0x2^1+1x2^0+0x2^{-1}+0x2^{-2}+1x2^{-3}=5,125_{10}$

Exemplu de transformare binar- zecimal:

179:2=89 rest 1 (LSB)
:2= 44 rest 1
:2= 22 rest 0
:2= 11 rest 0 **deci:** $179_{10}=1011001_2$
:2= 5 rest 1
:2= 2 rest 1
:2= 1 rest 0
:2=0 rest 1 (MSB)

1.3 Sistemul de numerație octal.

Are baza 8. ***Exemple***:

- **Conversie zecimal-octal**:

- se fac împărțiri repetate la 8 şi se păstrează restul. Rezultatul se citeşte de la ultimul rest spre primul (MSB).

467:8=58 rest 3 (LSB)
:8= 7 rest 2 **deci:** $467_{10}=723_8$
:2= 0 rest 7 (MSB)

- **Conversie octal - zecimal**

- pornind de la relația de reprezentare a numerelor într-o bază dată **(8)** numărul zecimal de obține prin adunarea coeficienților puterilor lui 8.

$1234_8=1x8^3+2x8^2+3x8^1+4x8^0=668_{10}$

- **Conversie binar-octal**

- de la dreapta spre stânga se împarte cuvântul binar în grupe de trei biți, pentru fiecare scriindu-se cifra zecimală de la 0 la 7 corespunzătoare

$100011001110_2=100\ 011\ 001\ 110_2=4316_8$

- **Conversie octal-binar**

- fiecărei cifre din cuvântul octal îi corespunde o grupare de trei biți în binar.

$1234_8=001\ 010\ 011\ 100_2$

1.4 Sistemul de numerație hexazecimal.

Are baza 8. ***Exemple***:

- **Conversie zecimal-hexazecimal**:

- se fac împărțiri repetate la 16 şi se păstrează restul. Rezultatul se citeşte de la ultimul rest spre primul (MSB).

3417:16=213 rest 9 (LSB)

:16= 13 rest 5 **deci: $3417_{10}=D59_{16}$**

:16= 0 rest 13 (MSB)

- **Conversie hexazecimal - zecimal**

- pornind de la relația de reprezentare a numerelor într-o bază dată **(16)** numărul zecimal de obține prin adunarea coeficienților puterilor lui 16.

$C0DE_{16}=12x16^3+0x16^2+13x16^1+14x16^0=49374_{10}$

- **Conversie binar-hexazecimal**

- de la dreapta spre stânga se împarte cuvântul binar în grupe de patru biți, pentru fiecare scriindu-se cifra zecimală de la 0 la F in hexa corespunzătoare.

100011001110_2= 1000 1100 1110 = $8CE_{16}$

- **Conversie hexazecimal-binar**

- fiecărei cifre din cuvântul hexazecimal îi corespunde o grupare de patru biți în binar.

$C0DE_{16}$= 1100 0000 1101 1110_2

1.5 Exemple de conversii de cod.

$10111011001_2=2731_8=5D9_{16}=1497_{10}$

$00101001110_2=1234_8=29C_{16}=668_{10}$

$10,1011001011_2=010,101\ 100\ 101\ 100_2=2,5454_8$

$9F,46C_H=1001\ 1111,\ 0100\ 0110\ 1100_2$

1.5.1 Numere binare, zecimale, octale şi hexazecimale.

ZECIMAL	BINAR	OCTAL	ŞIR DE 3BITI	HEXA	ŞIR DE 4 BITI
0	0	0	000	0	0000
1	1	1	001	1	0001
2	10	2	010	2	0010
3	11	3	011	3	0011
4	100	4	100	4	0100
5	101	5	101	5	0101
6	110	6	110	6	0110
7	111	7	111	7	0111
8	1000	10	-	8	1000
9	1001	11	-	9	1001
10	1010	12	-	A	1010
11	1011	13	-	B	1011
12	1100	14	-	C	1100
13	1101	15	-	D	1101
14	1110	16	-	E	1110
15	1111	17	-	F	1111

1.6 Adunarea şi scăderea numerelor nezecimale.

1.6.1. Adunarea numerelor binare.

- pentru a realiza adunarea a două numere binare, X şi Y, se adună biți cei mai puțin semnificativi cu transportul inițial. Se aplică acelaşi procedeu tuturor biților pe rând pornind de la dreapta şi adăugând transportul provenit de pe fiecare coloană la suma coloanei următoare.

X 190+	**1 0 1 1 1 1 1 0 +**	**X 170+**	**1 0 1 0 1 0 1 0 +**
Y 141	**1 0 0 0 1 1 0 1**	**Y 85**	**0 1 0 1 0 1 0 1**
S 331	**1 0 1 0 0 1 0 1 1**	**S 255**	**1 1 1 1 1 1 1 1**

1.6.2. Scăderea numerelor binare.

- pentru a realiza scaderea a două numere binare, X şi Y, se scad biți cei mai puțin semnificativi cu imprumutul inițial. Se aplică acelaşi procedeu tuturor biților pe rând pornind de la dreapta şi scăzând imprumutul provenit de pe fiecare coloană la diferenta coloanei următoare.

I	**0 1 1 0 1 1 0 1 0**	**I**	**0 0 0 0 0 0 0 0 0**	⟶ cuvânt de împrumut
X 210-	**1 1 0 1 0 0 1 0 -**	**X 221-**	**1 1 0 1 1 1 0 1 -**	
Y 109	**0 1 1 0 1 1 0 1**	**Y 76**	**0 1 0 0 1 1 0 0**	
D 101	**0 1 1 0 0 1 0 1**	**D 145**	**1 0 0 1 0 0 0 1**	

1.6.3. Adunarea numerelor hexazecimale.

X 1 9 B 9$_H$ +	**X 1 9 11 9 +**
Y C 7 E 6$_H$	**Y 12 7 14 6**
S E 1 9 F$_H$	**S 14 17 25 15**
	14 16+1 16+9 15
	E 1 9 F$_H$

1.6.4. Tabla adunării şi scăderii în sistemul binar.

C_{in} sau B_{in}	X	Y	C_{out}	Suma	B_{out}	Diferența
0	0	0	0	0	0	0
0	0	1	0	1	1	1
0	1	0	0	1	0	1
0	1	1	1	0	0	0
1	0	0	0	1	1	1
1	0	1	1	0	1	0
1	1	0	1	0	0	0
1	1	1	1	1	1	1

Unde: C_{in} – transport de la rangul inferior
C_{out} – transport spre rangul superior
B_{in} – împrumut de la rangul superior
B_{out} – împrumut spre rangul inferior

1.7 Reprezentarea numerelor negative.

1.7.1. Reprezentarea prin bit de semn

- numărul apare sub forma unei valori precedate de un semn care arată dacă acea valoare este negativă sau pozitivă. Bitul de semn 1 reprezintă un număr negativ iar bitul de semn 0 un număr pozitiv.

01010101_2=+85_{10} 11010101_2= - 85_{10}
01111111_2=+127_{10} 11111111_2= - 127_{10}

1.7.2. Reprezentarea prin complement față de 2

- se complementează bit cu bit numărul pozitiv corespunzător adunându-se la cel mai puțin semnificativ bit valoarea 1.

17_{10}= 00010001_2 → 11101110 + 1 = $1110111\ 1_2$= - 17_{10}

119_{10}= 01110111_2 → 10001000 + 1 = 10001001_2= - 119_{10}

1.7.3. Reprezentarea prin complement față de 1

- se complementează bit cu bit numărul pozitiv corespunzător .

17_{10}= 00010001_2 → $1110111\ 0_2$= - 17_{10} 119_{10}= 01110111_2 → 10001000_2= - 119_{10}

1.7.4. Adunarea şi scăderea complementelor față de 2

- scăderea se realizează prin adunarea unui număr negativ in complement față de 2.

3+	0011	- 2+	1110	6+	0110	4+	0100
4	0100	- 6	1010	- 3	1101	- 7	1001
7	0111	- 8	11000	3	10011	- 3	1101

1.8 Inmulțirea şi împărțirea in binar.

- procedură asemănătoare cu sistemul zecimal

1.8.1. Inmulțirea

```
  11x                1011x
  13                 1101
_____              _______
  33+              1011+
 11              0000
_____          1011
 143           1011
               _____
             10001111 = 143(10)
```

1.8.2. Impărțirea

```
  217:11            11011001:  1011
  11  19            1011       10011
  ___               ____
  107               0101
   99               0000
  ___               ____
    8                1010
                     0000
                    _____
                    10100
                     1011
                    _____
                    10011
                     1011
                    _____
                      1000 rest
```

1.9 Codarea binară a numerelor zecimale.

Cifra zecimală	BCD (8421)	Cu exces de 3	2421	Gray *
0	0000	0011	0000	0000
1	0001	0100	0001	0001
2	0010	0101	0010	0011
3	0011	0110	0011	0010
4	0100	0111	0100	0110
5	0101	1000	1011	0111
6	0110	1001	1100	0101
7	0111	1010	1101	0100
8	1000	1011	1110	1100
9	1001	1100	1111	1101
10	1010	0000	0101	1111
11	1011	0001	0110	1110
12	1100	0010	0111	1010
13	1101	1101	1000	1011
14	1110	1110	1001	1001
15	1111	1111	1010	1000

OBS:

- Codul Gray – are proprietatea de *adiacență*, adică trecerea de la o secvență binară la alta se face prin modificarea unui singur bit in scopul reducerii posibilității apariției de erori.
- Regula de producere este următoarea:
  - bitul cel mai semnificativ al codului Gray este acelaşi cu bitul cel mai semnificativ al codului binar.
  - ceilați biți ai codului Gray se produc prin sume repetate modulo2 ai biților corespunzători din codului binar. Ex.: **0111 (binar) = 0 0+1 1+1 1+1 = 0100 (Gray)**

1.10 Probleme si aplicatii

1. Efectuați următoarele conversii intre sistemele de numerație:
   a) $1101011_2=?_H$
   b) $10110111_2=?_H$
   c) $10110100_2=?_8$
   d) $1010111100_2=?_8$
   e) $174003_8=?_2$
   f) $67,24_8=?_2$
   g) $AB3D_H=?_2=?_{10}=?_8$
   h) $9E36,7A_H=?_2=?_{10}=?_8$
   i) $7158_8=?_2=?_{10}=?_H$
   j) $3511_{10}=?_2=?_8=?_H$
   k) $4321_{10}=?_2=?_8=?_H$

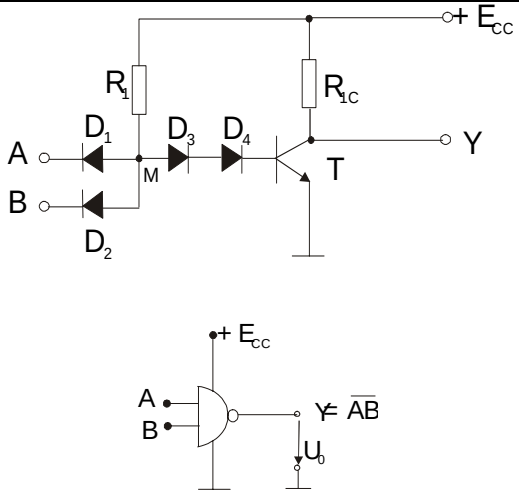
2. Fiecare dintre următoarele operații aritmetice este corectă în cel puțin un sistem de numerație. Determinați care este baza de numerație în fiecare caz.
   a) 1234+5432=6666
   b) 33:3=11
   c) 302:20=12,1
   d) 41:3=13
   e) 23+44+14+32=223
   f) $\sqrt{41}=5$

3. Efectuați următoarele operații:
   a) $1101011_2+10110111_2=?_2$
   b) $1111111_2+10111111_2=?_2$
   c) $1000011_2+10010101_2=?_2$
   d) $2305_8+2115_8=?_8$
   e) $8795_8+4315_8=?_8$
   f) $1101111_2-10110111_2=?_2$
   g) $1101001_2-00111111_2=?_2$
   h) $2315_8-2013_8=?_8$
   i) $7115_8-8013_8=?_8$
   j) $AD59_H+FE25_H=?_H$
   k) $BC35_H-AE45_H=?_H$
   l) $123_{10}x12_{10}=?_2=?_H$
   m) $473_{10}x14_{10}=?_2=?_H$
   n) $473_{10}:14_{10}=?_2=?_H$
   o) $123_{10}:12_{10}=?_2=?_H$

CAPITOLUL 2 – FAMILII DE CIRCUITE LOGICE

2.1. POARTA D.T.L. (Diodă-Tranzistor-Logic)

SCHEMA



TABEL FUNCTIONARE

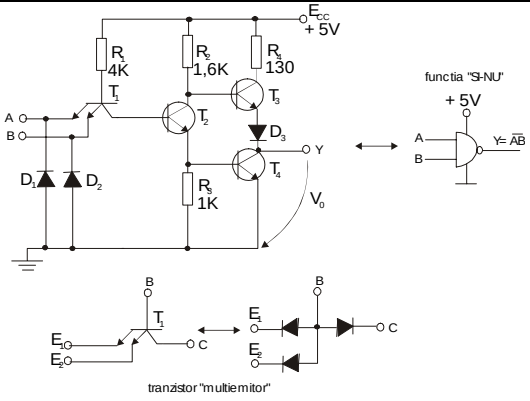
A	B	D_1	D_2	D_3	D_4	V_M	T	Y
0	0	cd	cd	bl	bl	0,7	bl	1
0	1	cd	cd	bl	bl	0,7	bl	1
1	0	cd	cd	bl	bl	0,7	bl	1
1	1	bl	bl	cd	cd	2,1	cd	0

PARAMETRII

$+E_{cc}$=+5V

2.2. POARTA T.T.L. STANDARD SI-NU

SCHEMA



TABEL FUNCTIONARE

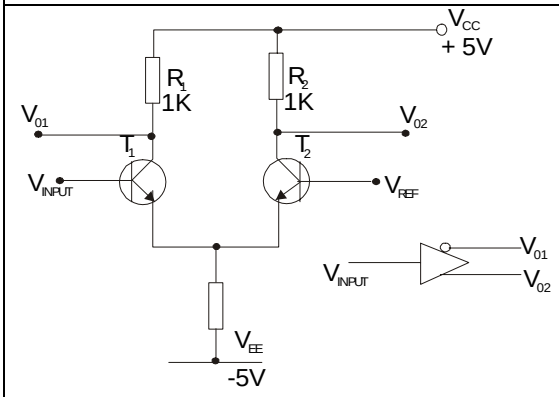
A	B	T_1	T_2	T_3	T_4	V_0	Y
0	0	cd	bl	cd	bl	3,6	1
0	1	cd	bl	cd	bl	3,6	1
1	0	cd	bl	cd	bl	3,6	1
1	1	bl	cd	bl	cd	0,2	0

PARAMETRII

$+E_{cc}$=+5V
Nivele logice:
V_{OH}= 2,7…5V
V_{OL}= 0,2V
V_{IH}= 2…5V
V_{IL}= 0,4
I_{IH}=0,04mA
I_{IL}=1,6mA
I_{OH}=0,8mA
I_{OL}=16mA
T_p= 10ns
P_d=10mW/poarta
Fan-out=10

2.3 POARTA E.C.L. (structura de baza)

SCHEMA



TABEL FUNCTIONARE

V_{IN}	T_1	T_2	V_{01}	V_{02}
0	bl	cd	1	0
1	cd	bl	0	1

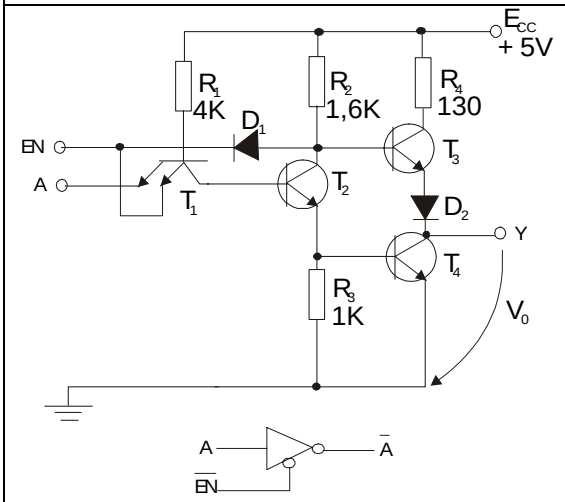
PARAMETRII

V_{cc}=GND
V_{EE}=-5,2V
Nivele logice:
V_{OH}= -0,9V
V_{OL}= -1,7V
V_{IH}= -1,2V
V_{IL}= -1,4V
f_p= 1GHz
P_d=25mW/poarta

Valabil pentru seria ECL10K

2.4 POARTA TTL- TSL ((Three-State-Logic-structura de baza)

SCHEMA



TABEL FUNCTIONARE

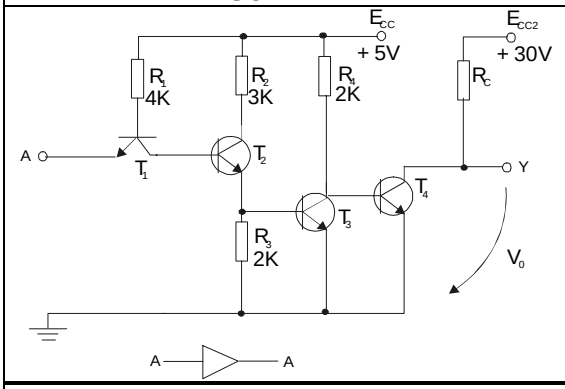
A	$\overline{EN}$	$F = \overline{A}$
0	0	1
1	0	0
0	1	HZ
1	1	HZ

PARAMETRII

$+E_{cc}$=+5V
Nivele logice:
V_{OH}= 2,7…5V
V_{OL}= 0,2V
V_{IH}= 2…5V
V_{IL}= 0,4
I_{IH}=0,04mA
I_{IL}=1,6mA
I_{OH}=0,8mA
I_{OL}=16mA
T_p= 10ns
P_d=10mW/poarta
Fan-out=10

2.5 POARTA TTL DE PUTERE CU COLECTOR IN GOL (OPEN-COLECTOR)

SCHEMA



TABEL FUNCTIONARE

A	T_1	T_2	T_3	T_4	Y
0	cd	bl	bl	cd	0
1	bl	cd	cd	bl	1

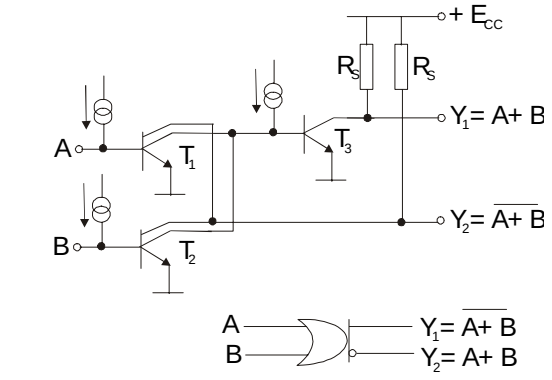
PARAMETRII

$+E_{cc1}$+5V
$+E_{cc2}$+30V

I_{OL}=50mA
T_p= 10ns

2.6 POARTA IIL (INTEGRATED-INJECTION-LOGIC) STRUCTURA SAU-SAU-NU

SCHEMA



TABEL FUNCTIONARE

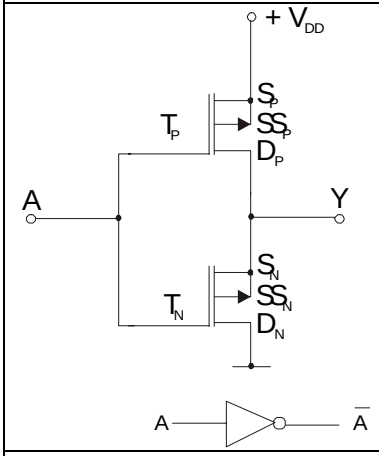
A	B	T_1	T_2	T_3	Y_1	Y_2
0	0	BL	BL	SAT	0	1
0	1	BL	SAT	BL	1	0
1	0	SAT	BL	B	1	0
1	1	SAT	SAT	B	1	0

PARAMETRII

$+E_{cc1}$+1V
V_L=0…0,2V
V_H=0,7…1V

2.7 INVERSORUL CMOS (complementary-MOS)

SCHEMA



TABEL FUNCTIONARE

A	T_P	T_N	Y
0	cd	BL	1
1	BL	cd	0

PARAMETRII

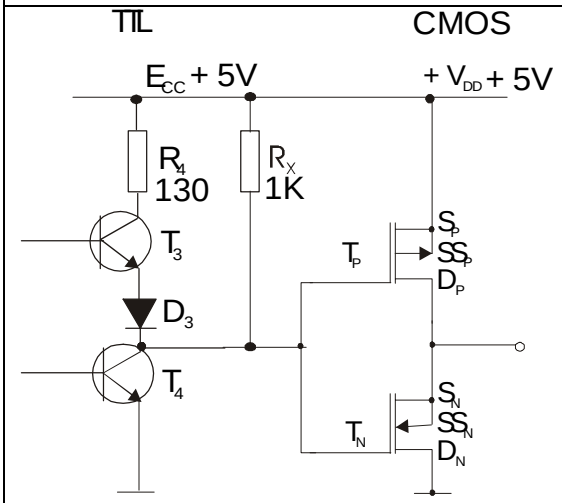
$+V_{DD}$= 3….15V
t_P=20…120ns

Nivele de tensiune

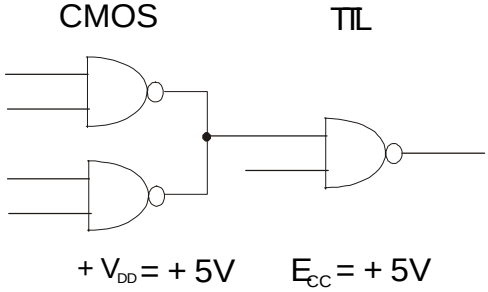
V_{0L}= 0…0,05V
$V_{OH}=V_{DD}$ - 0,05
I_I =40pA
I_0=1…6,8mA
V_{IL}= 0,3 V_{DD}
V_{IH}=0,7 V_{DD}

2.8 INTERCONECTAREA TTL-CMOS şi CMOS-TTL

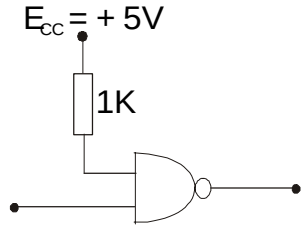
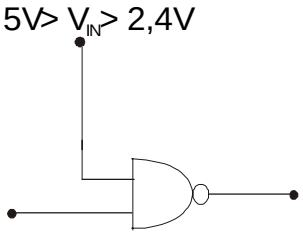
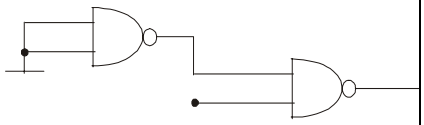
TTL -CMOS



CMOS-TTL



2.9 REGULI DE LEGARE A INTRĂRILOR TTL NEUTILIZATE

1. Conectare la sursă printr-o rezistenţă	2.Conectare la o sursă auxiliară 5V>V_{IN}>2,4V	3.Conectare la o poarta nefolosita
		

CAPITOLUL 3 – CIRCUITE LOGICE COMBINATONALE

3.1. TEOREMELE SI AXIOMELE ALGEBREI BOOLEENE.

1. **AXIOMA 1**: X(YZ)=(XY)X sau X+(Y+Z)= (X+ Y)+ Z ASOCIATIVITATEA
2. **AXIOMA 2**: XY=YX sau X+Y=Y+X COMUTATIVITATEA
3. **AXIOMA 3**: X(Y+Z)=XY+X Z sau X+YZ=(X+Y)(X+Z) DISTRIBUTIVITATEA
4. **AXIOMA 4**: X·1=1·X sau X+0=0+X ELEMENTUL NEUTRU
5. **AXIOMA 5**: $X\cdot\overline{X}=0$ sau $X+\overline{X}=1$ EXISTENTA COMPLEMENTULUI
6. **TEOREMA 1**: X·X=X sau X+X=X IDEMPOTENȚĂ
7. **TEOREMA 2**: X·0=0 sau X+1=1
8. **TEOREMA 3**: $\overline{\overline{X}}=X$ DUBLA NEGATIE
9. **TEOREMA 4**: X·(X+Y)=X sau X+X·Y=X ABSORBȚIA
10. **TEOREMA 5**: $\overline{X}(X+Y)=XY$ sau $\overline{X}+\overline{X}Y=\overline{X}+Y$ sau

    $X(\overline{X}+Y)=XY$ sau $X+\overline{X}Y=X+Y$ ABSORBȚIA INVERSĂ
11. **TEOREMA 6**: $\overline{XY}=\overline{X}+\overline{Y}$ sau $\overline{X+Y}=\overline{X}\cdot\overline{Y}$ TEOREMA LUI DE MORGAN

3.1.1. APLICATII:

Pe baza axiomelor şi teoremelor algebrei booleene să se demonstreze:

$\overline{\overline{A}+B}+\overline{\overline{A}+\overline{B}}=A$

$A+\overline{A}B=A+B$

$\overline{A}+AB=\overline{A}+B$

$\overline{A}+A\overline{B}=\overline{A}+\overline{B}$

$A(A+B)=A+AB=A$

$AB+AC+B\overline{C}=AC+B\overline{C}$

$\overline{\overline{A}+B}+\overline{\overline{A}+\overline{B}}=A$

$\overline{AB+BC+CA}=\overline{A}\overline{B}+\overline{B}\overline{C}+\overline{C}\overline{A}$

$A\oplus B=\overline{A}B+A\overline{B}=B\oplus A=\overline{A}\oplus\overline{B}$

$A\oplus 1=1$

$A\oplus 0=A$

$(A+B)(B+C)(C+A)=AB+BC+CA$

$(A+B)(\overline{A}+C)=AC+\overline{A}B$

$AC(B+\overline{C})=ABC$

Exemplu: $\overline{\overline{A}+B}+\overline{\overline{A}+\overline{B}}=A\overline{B}+AB=A(\overline{B}+B)=A$

3.2. CIRCUITE LOGICE COMBINAȚIONALE. DEFINIȚII.

Este definit de tripletul: CLC=(X,Y,F) unde:

$X=X_1,X_2,\ldots X_k,\ldots X_m$ = mulțimea cuvintelor de intrare şi $X_K=x_{n-1},x_{n-2},\ldots,x_j,\ldots x_1$ cu $x_j\in[0,1]$, j=1,2,…n-1, $m=2^n$

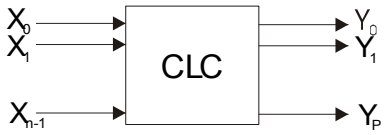
$Y=Y_1,Y_2,\ldots Y_k,\ldots Y_P$ = mulțimea cuvintelor de ieşire

$F:X\rightarrow Y$ funcția de transfer si

$y_0=F_0(x_{n-1},x_{n-2},\ldots,x_j,\ldots x_0)$

$y_1=F_1(x_{n-1},x_{n-2},\ldots,x_j,\ldots x_0)\ldots.$

$y_P=F_P(x_{n-1},x_{n-2},\ldots,x_j,\ldots x_0)$



3.3. REPREZENTARI ALE FUNCTIILOR DE TRANSFER.

3.3.1. REPREZENTAREA TABELARĂ.

3.3.1.1. Tablel de adevăr pentru funcţii logice de o singură variabilă

X	F0	F1	F2	F3
0	0	1	0	1
1	0	0	1	1

F0= funcţia element nul
F1= funcţia negaţie (contact normal închis)
F2= funcţia identitate (contact normal deschis)
F3= funcţia element unu (contact permanent)

3.3.1.2 Tabel de adevăr pentru funcţii logice de doua variabile de intrare

AB	F_0	F_1	F_2	F_3	F_4	F_5	F_6	F_7	F_8	F_9	F_{10}	F_{11}	F_{12}	F_{13}	F_{14}	F_{15}
00	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1
01	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1
10	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1
11	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1

FUNCTIA	DENUMIREA CIRCUITULUI	SIMBOLUL LOGIC
$F_0=0$	Circuit deschis	
$F_1=\overline{A+B}$	SAU-NU (NOR) functia Pierce	
$F_2=\overline{A}B$	Inhibare directa	
$F_3=\overline{A}$	Circuitul inversor	
$F_4=A\overline{B}$	Inhibare inversa	
$F_5=\overline{B}$	Circuitul inversor	
$F_6=A\oplus B$	SAU-EXCLUSIV (XOR)	
$F_7=\overline{AB}$	SI-NU (NAND)	
$F_8=AB$	SI (AND)	
$F_9=A\approx B$	Echivalenta- Comparator	
$F_{10}=B$	Identitate-Repetor	
$F_{11}=\overline{A}+B$	Implicatie directa	
$F_{12}=A$	Identitate-Repetor	
$F_{13}=A+\overline{B}$	Implicatie inversa	
$F_{14}=A+B$	Disjunctia- Circuitul SAU	
$F_{16}=1$	Circuit inchis	

3.3.1.3. Reprezentarea tabelara generala a fuctilor de transfer

LINIA	X_{n-1}, x_{n-2}, ... x_1, x_0	F0, F1,..... , F_J, ...
0	0 0 0 0	d_{j0}
1	0 0 0 1	d_{j1}
....	....	....
i	0/1 0/1 0/1 0/1	d_{ji}
....	....	....
2^n-2	1 1 1 0	$d_{j(2^n-2)}$
2^n-1	1 1 1 1	$d_{j(2^n-1)}$

Obs.: Deoarece $d_{ji} \in [0,1]$ rezultă că pentru n variabile de intrare, care realizează 2^n cuvinte de intrare pot exista un număr de $q= 2^{2^n}$ funcţii F_j distincte. Dacă toate valorile d_{ji} sunt cunoscute spunem că funcţia este complet definită.

3.3.2. REPREZENTAREA ANALITICĂ.

O altă formă de reprezentare a aplicaţiei generale 3.3.1.3 pentru n variabile ale cuvântului de intrare este exprimarea analitică: $F=F(X_{n-1}, x_{n-2}, ... x_1, x_0)$, cu $F:B\rightarrow B$, $B=[0,1]$

EX: Să se reprezinte analitic funcţia F dată prin reprezentare tabelară:

i	Valorile variabilelor C	B	A	Termeni produs (mintermi, $\mathbf{P_i}$)	Termeni sumă (maxtermi, $\mathbf{S_i}$)	F ($\mathbf{d_i}$)
0	**0**	**0**	**0**	$\overline{C}\cdot\overline{B}\cdot\overline{A} = P_0$	$C+B+A = S_0$	0
1	**0**	**0**	**1**	$\overline{C}\cdot\overline{B}\cdot A = P_1$	$C+B+\overline{A} = S_1$	1
2	**0**	**1**	**0**	$\overline{C}\cdot B\cdot\overline{A} = P_2$	$C+\overline{B}+A = S_2$	1
3	**0**	**1**	**1**	$\overline{C}\cdot B\cdot A = P_3$	$C+\overline{B}+\overline{A} = S_3$	0
4	**1**	**0**	**0**	$C\cdot\overline{B}\cdot\overline{A} =$	$\overline{C}+B+A = S_4$	1
5	**1**	**0**	**1**	$C\cdot\overline{B}\cdot A = P_5$	$\overline{C}+B+\overline{A} = S_5$	0
6	**1**	**1**	**0**	$C\cdot B\cdot\overline{A} = P_6$	$\overline{C}+\overline{B}+A = S_6$	0
7	**1**	**1**	**1**	$C\cdot B\cdot A = P_7$	$\overline{C}+\overline{B}+\overline{A} = S_7$	1

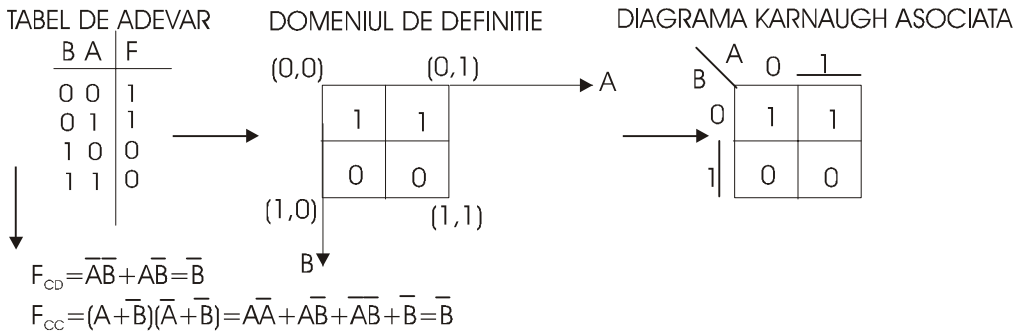
F_{CD}= forma canonică disjunctivă= $\overline{C}\cdot\overline{B}\cdot A+\overline{C}\cdot B\cdot\overline{A}+C\cdot\overline{B}\cdot\overline{A}+C\cdot B\cdot A = P_1+P_2+P_4+P_7=\sum(1,2,4,7)$

F_{CD}= forma canonică conjunctivă=$(C+B+A)(C+\overline{B}+\overline{A})(C\cdot\overline{B}\cdot A)(C\cdot B\cdot\overline{A})= S_0\,S_3\,S_5\,S_6=\prod(0,3,5,6)$

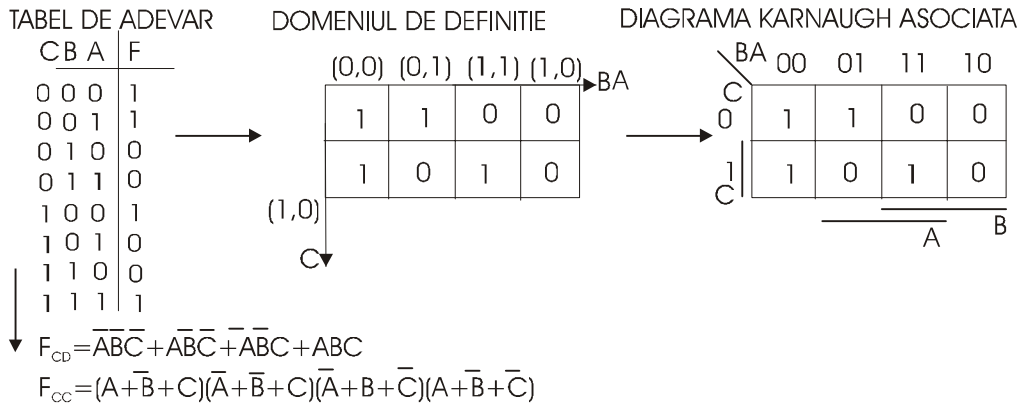
Forma generală: $F_{CD}= \sum_{i=0}^{2^n-1} d_i P_i$ şi $F_{CC}=\prod_{i=0}^{2^n-1}(d_i+S_i)$

3.3.3. REPREZENTAREA PRIN DIAGRAMĂ KARNAUGH

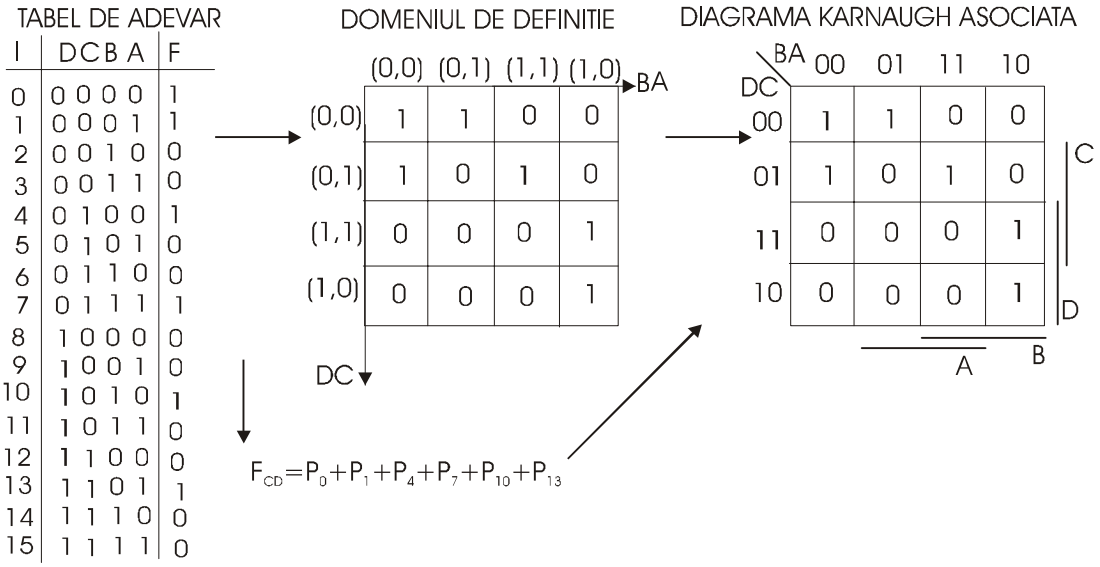
EX.**1**: Să se reprezinte în diagrama Karnaugh funcţia de două variabile dată tabelar:



EX.**2**: Să se reprezinte în diagrama Karnaugh funcţia de trei variabile dată tabelar:



EX.**3**: Să se reprezinte în diagrama Karnaugh funcţia de patru variabile dată tabelar:

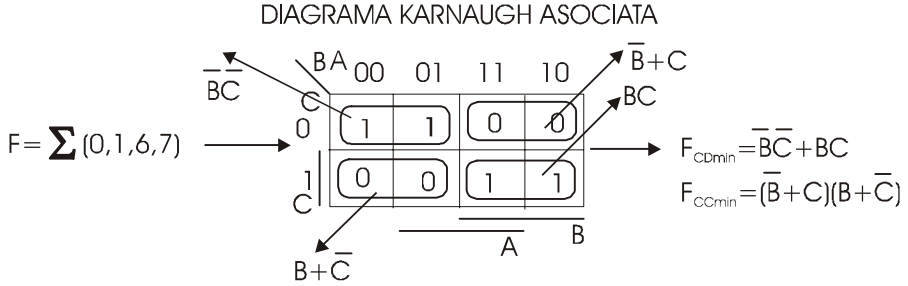


OBS: 1. Codificarea pe linie şi pe coloană a variabilelor de intrare se face in cod Gray (adiacenţă).
2. Diagrama Karnaugh asociată funcţiei F de n variabile va avea 2^n câmpuri.

3.4. MINIMIZAREA FUNCTIILOR DE TRANSFER UTILIZAND DIAGRAMA KARNAUGH.

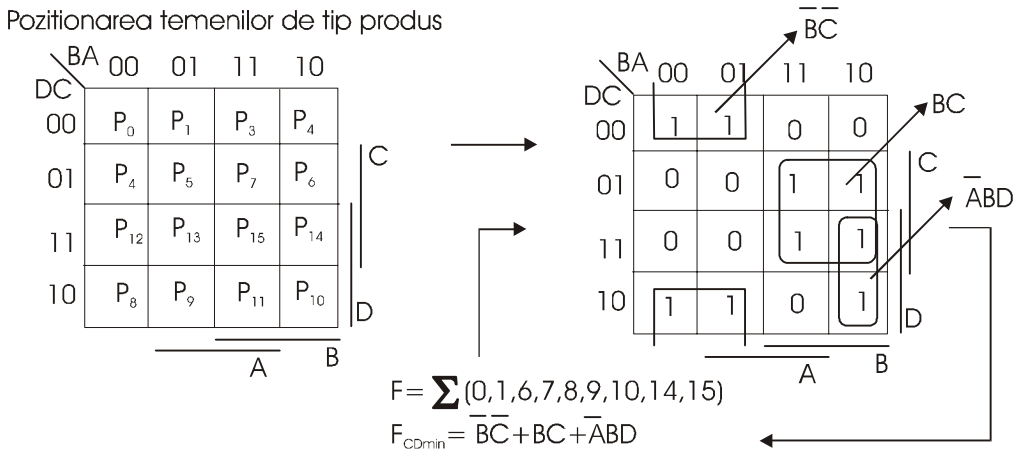
3.4.1. Minimizarea funcţilor de trei variabile

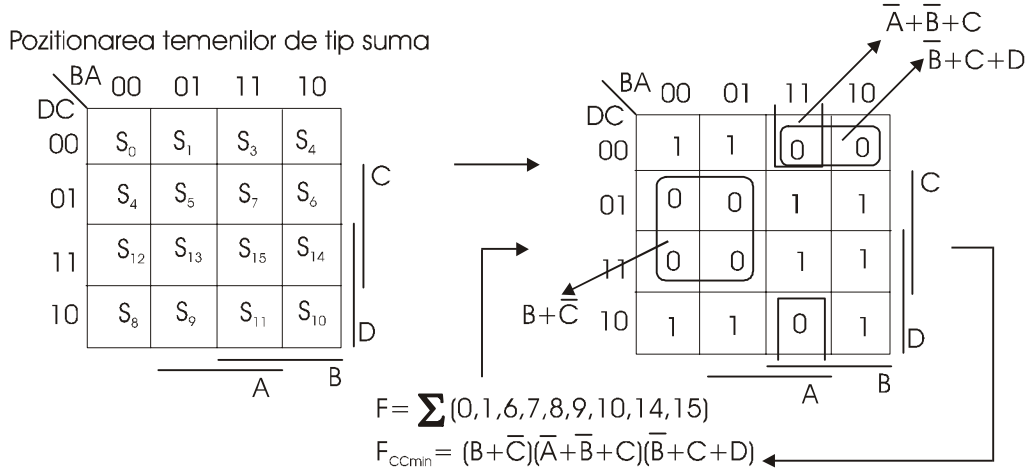
Ex: Să se minimizeze următoarea funcţie dată sub formă analitică**: F=Σ (0,1, 6,7).** Găsiţi forma canonică disjunctivă minimă şi forma caninică conjunctivă minimă**.**



3.4.2. Minimizarea funcţilor de patru variabile.

EX. Să se minimizeze funcţia de patru variabile dată sub forma analitică **F=Σ(0,1,6,7,8,9,10,14,15).** Găsiţi forma disjunctivă minimă şi forma conjuncţivă minimă.



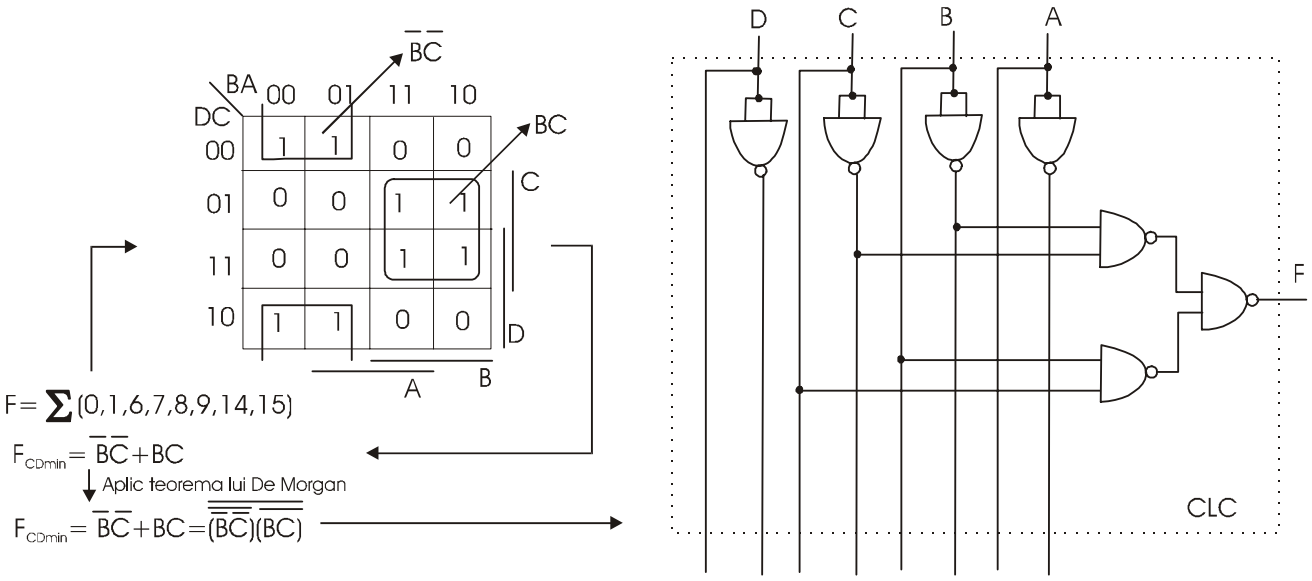


OBS.: **REGULI DE MINIMIZARE UTILIZÂND DIAGRAMA KARNAUGH**

- Pentru găsirea formei canonice disjunctive minime se alcătuiesc grupări de "1". O grupare conţine un număr de 2 la putere de "1" (2^0,2^1,2^2,2^3,2^4). Se urmăreşte obţinerea unor termeni care să conţină un număr cât mai mic de variabile. Variabila care în câmpul ei nu conţine total (sau conţine total) gruparea formată se exclude. Dacă gruparea aparţine total câmpului unei variabile atunci se ia variabila nenegată iar dacă nu se ia variabila negată. In cazul minimizării după "1" se obţin termini de tip produs. Forma canonică disjunctivă minimă se obţine prin însumarea acestor termini de tip produs.
- Pentru găsirea formei canonice conjunctive minime se alcătuiesc grupări de "0". O grupare conţine un număr de 2 la putere de "0" (2^0,2^1,2^2,2^3,2^4). Se urmăreşte obţinerea unor termeni care să conţină un număr cât mai mic de variabile. Variabila care în câmpul ei nu conţine total (sau conţine total) gruparea formată se exclude. Dacă gruparea aparţine total câmpului unei variabile atunci se ia variabila negată iar dacă nu se ia variabila nenegată. In cazul minimizării după "0" se obţin termini de tip sumă. Forma canonică conjunctivă minimă se obţine prin produsul acestor termini de tip sumă.

3.5. Sinteza cu porți SI-NU a funcților de transfer.

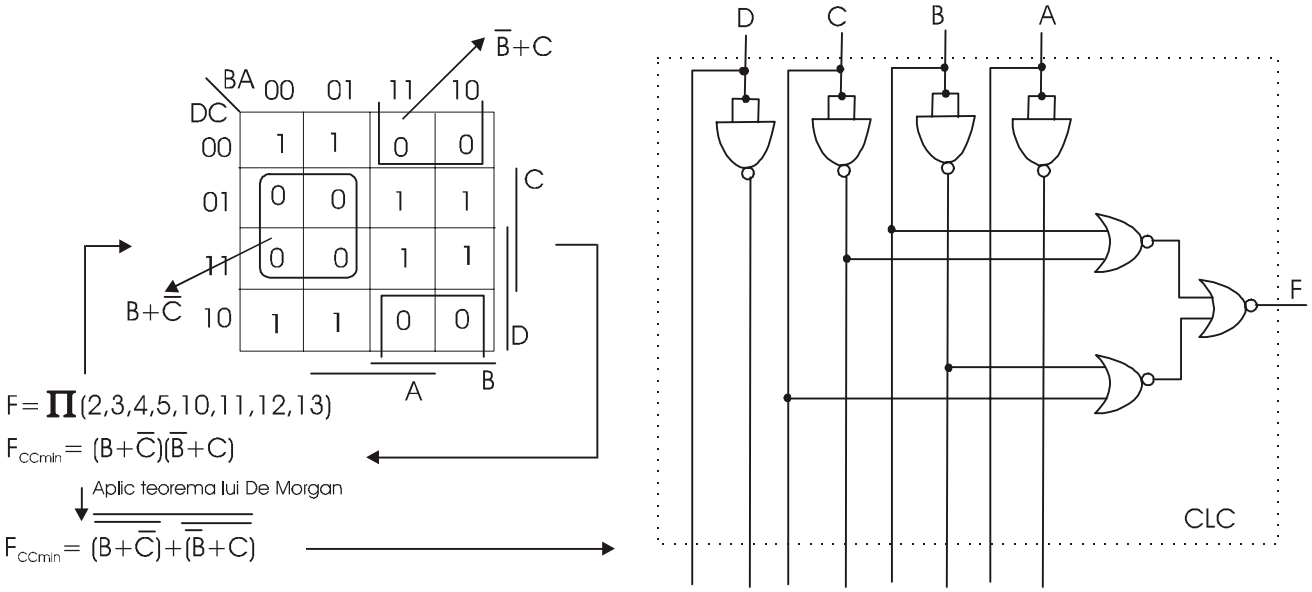
EX. Să se implementeze utilizând doar porți SI-NU funcția: **F=Σ(0,1,6,7,8,9,14,15).**



Pentru implementarea cu porţi SI-NU a unei funcţii de transfer este necesară aplicarea Teoremei lui de Morgan in vederea transformării sumei de termeni în produs negat (vezi cap.3.1).

3.6. Sinteza cu porți SAU-NU a funcților de transfer.

EX. Să se implementeze utilizând doar porți SAU-NU funcția: **F=Π(2,3,4,5,10,11,12,13).**



Pentru implementarea cu porţi SAU-NU a unei funcţii de transfer este necesară aplicarea Teoremei lui de Morgan in vederea transformării produsului de termeni în sumă negată (vezi cap.3.1).

3.7 CIRCUITE LOGICE COMBINATIONALE INTEGRATE

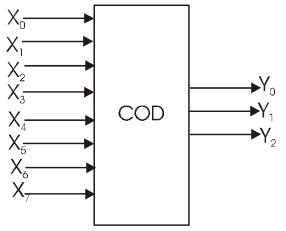
3.7.1. CIRCUITUL CODIFICATOR

- asociază un cod numeric la ieşire unei intrări active la un moment dat

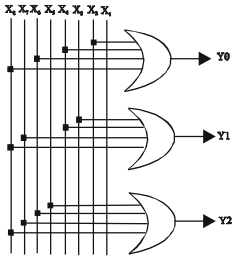
TABEL DE ADEVAR

Linie cuvant	X_0	X_1	X_2	X_3	X_4	X_5	X_6	X_7	Y_2	Y_1	Y_0
W_0	1	0	0	0	0	0	0	0	0	0	0
W_1	0	1	0	0	0	0	0	0	0	0	1
W_2	0	0	1	0	0	0	0	0	0	1	0
W_3	0	0	0	1	0	0	0	0	0	1	1
…	…	…	…	…	…	…	…	…	…	…	…
W_6	0	0	0	0	0	0	1	0	1	1	0
W_7	0	0	0	0	0	0	0	1	1	1	1

SCHEMA BLOC



SCHEMA LOGICĂ



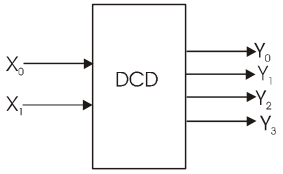
3.7.2. CIRCUITUL DECODIFICATOR

- asociază o ieşire activă unui cod numeric de la intrare

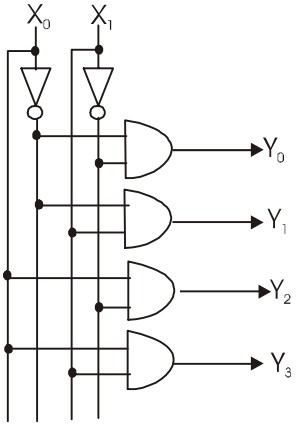
TABEL DE ADEVAR

X_0	X_1	Y_0	Y_1	Y_2	Y_3
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

SCHEMA BLOC



SCHEMA LOGICĂ



-

3.7.3. CIRCUITUL MULTIPLEXOR ŞI DEMULTIPLEXOR.

3.7.3.1. CIRCUITUL MULTIPLEXOR

- asociază ieşirii o intrare selectată de intrările de adrese. Are m intrari de date şi p intrari de selectie cu $m=2^p$

TABEL DE ADEVAR

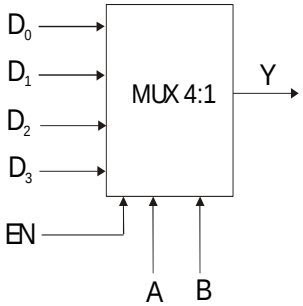
MUX 4:1

EN	B	A	Y	D_3	D_2	D_1	D_0
1	0	0	0	*	*	*	*
0	0	0	D_0	*	*	*	1
0	0	0	D_0	*	*	*	0
0	0	1	D_1	*	*	1	*
0	0	1	D_1	*	*	0	*
…	…	…	…	…	…	…	…
0	1	1	D_3	1	*	*	*
0	1	1	D_3	0	*	*	*

$$\mathbf{Y = D_0\overline{A}\overline{B} + D_1A\overline{B} + D_2\overline{A}B + D_3AB}$$

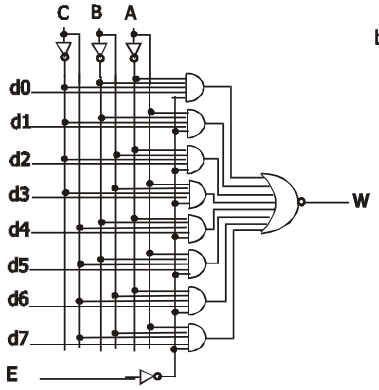
SCHEMA BLOC

MUX 4:1



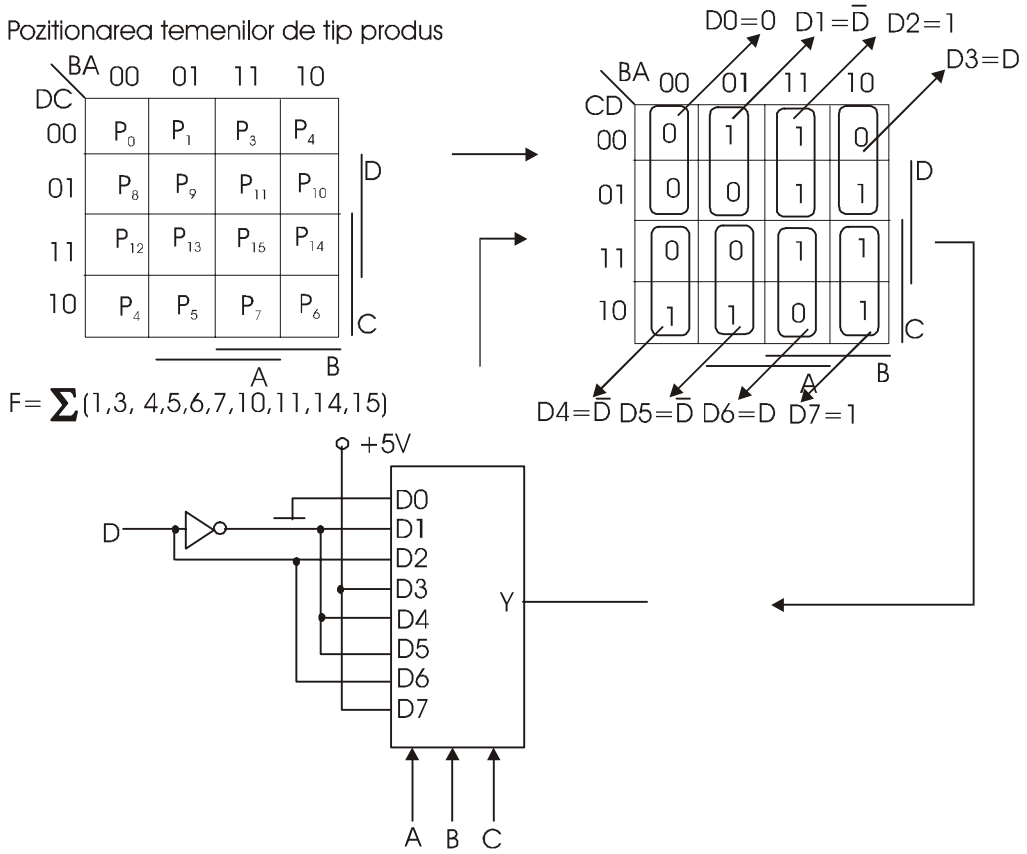
SCHEMA LOGICĂ

SCHEMA MUX 8:1



3.7.3.1.2 IMPLEMENTAREA FUNCŢILOR LOGICE UTILIZÂND MULTIPLEXOARE

ex: Să se implementeze cu MUX 8:1 funcţia**: F=Σ(1,3,4,5,6,7,10,11,14,15)**

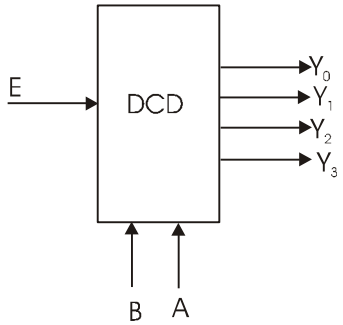


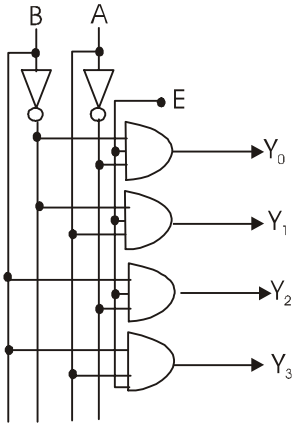
3.7.3.2. CIRCUITUL DEMULTIPLEXOR

asociază intrarea unei ieşiri selectate de intrările de adrese. Are m ieşiri de date şi p intrari de selectie cu $m=2^p$

TABEL DE ADEVAR	SCHEMA BLOC	SCHEMA LOGICĂ
DMUX 1:4	DMUX 1:4	SCHEMA DMUX 1:4

A	B	Y_0	Y_1	Y_2	Y_3
0	0	E	0	0	0
0	1	0	E	0	0
1	0	0	0	E	0
1	1	0	0	0	E





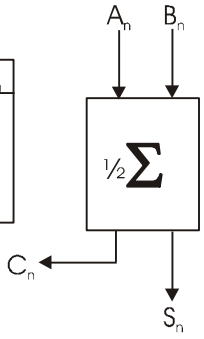
3.7.4. CIRCUITUL SUMATOR

SEMISUMATORUL

A_n	B_n	S_n	C_n
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

$C_n = AB$

$S_n = A \oplus B$

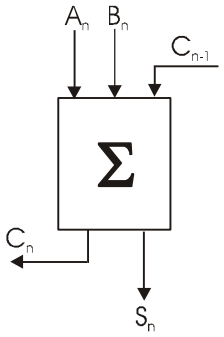


SUMATORUL COMPLET

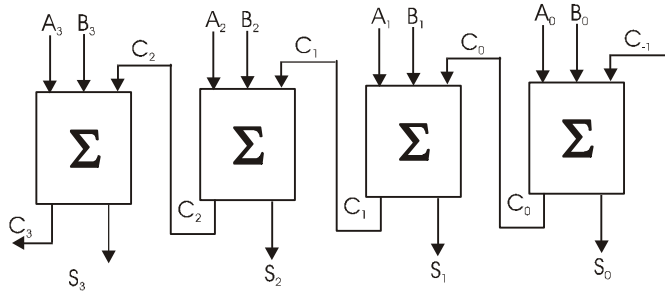
A_n	B_n	C_{n-1}	S_n	C_n
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

$C_n = AB + C_{n-1}(A+B)$

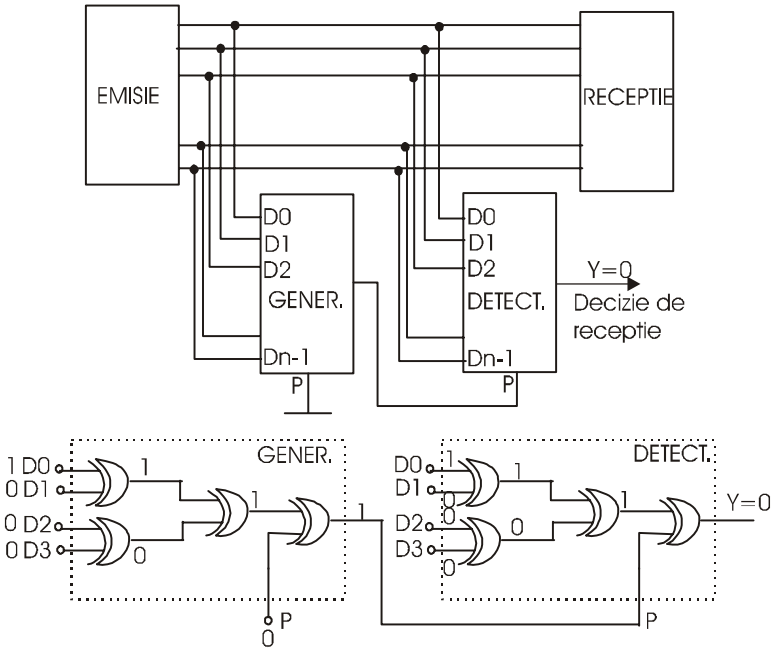
$S_n = A \oplus B \oplus C_{n-1}$



SUMATORUL COMPLET PE 4 BITI

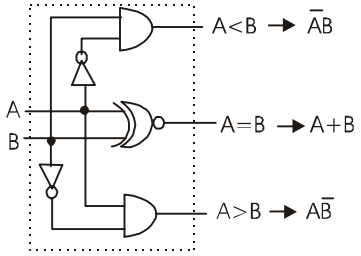


3.7.5. GENERATORUL/DETECTOR DE PARITATE PARA SI IMPARA



3.7.6. COMPARATOARE NUMERICE

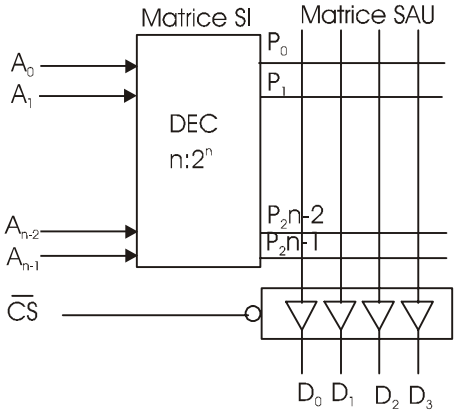
A	B	A<B	A=B	A>B
0	0	0	1	0
0	1	1	0	0
1	0	0	0	1
1	1	0	1	0



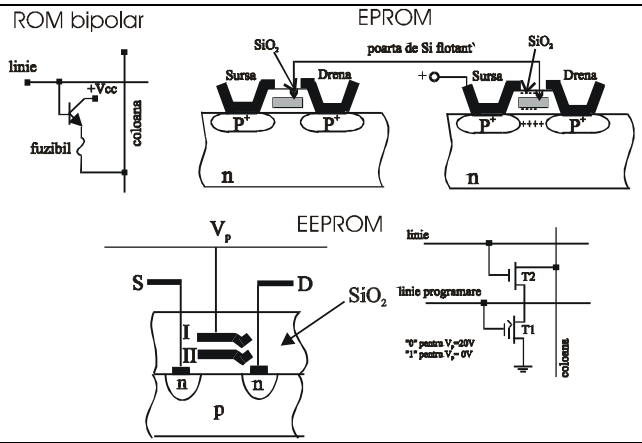
3.8. MEMORII ROM (READ ONLY MEMORY)

Funcţia de memorare o au acele circuite digitale care pot stoca şi regenera la comandă informaţia sub formă de cuvânt. Organizarea unei memorii semiconductoare este cea sub forma unei matrici de dimensiune A (adrese) linii şi D (date) coloane.În fiecare nod al matricei poate fi înmagazinat un bit. Se consideră că la fiecare adresă (locaţie) poate fi memorat un cuvânt, lungimea cuvântului fiind egal cu numărul de coloane. Capacitatea memoriei exprimată în biţi est e egală cu produsul AxD. În general capacitatea se exprimă în număr de adrese înmulţit cu număr de coloane. Ex: 1Kbit=1K adresex1bit date=2^{10}x1bit=1024X1bit. Există două tipuri importante de memorie: a) memoria RAM (Random Accesc Memory)- memorie cu acces aleatoriu de tip „volatilă" cu pierderea informaţiei la dispariţia tensiunii de alimentare şi b) memoria ROM (Read Only Memory) de tip nonvolatilă şi care odată scrisă poate fi doar citită.

3.8.1. Structura memoriei ROM



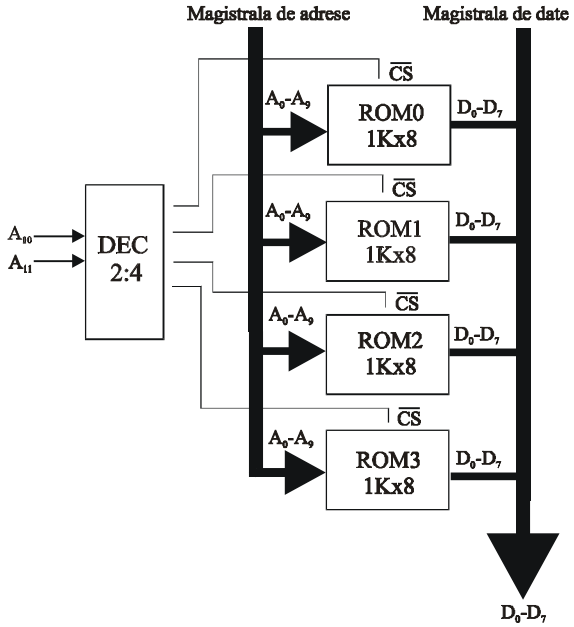
3.8.2. Tipuri de memorie ROM



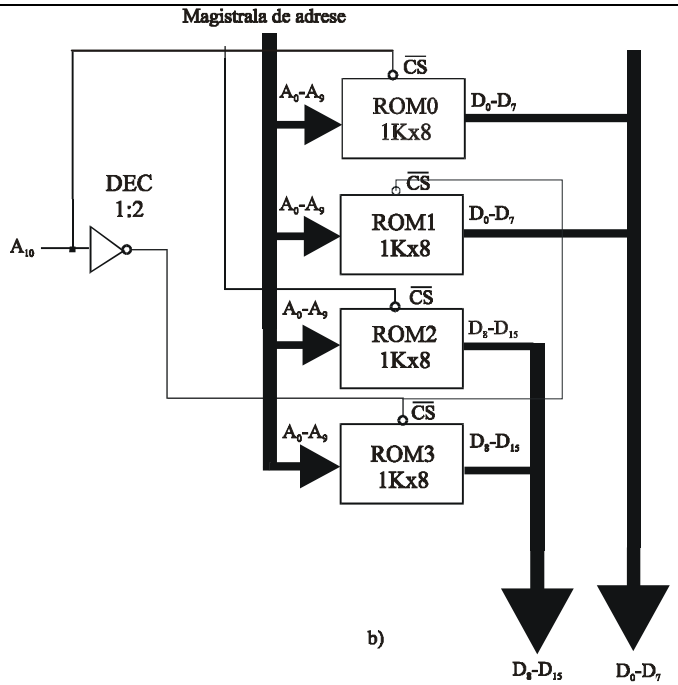
3.8.3. Extensia capacităţii memoriei ROM

EX: Utilizând circuite ROM de capacitate 1Kx8biţi=8Kbiţi să seimplementeze un modul ROM de 32Kbiţi prin :

a) extensia capacităţii de adresare

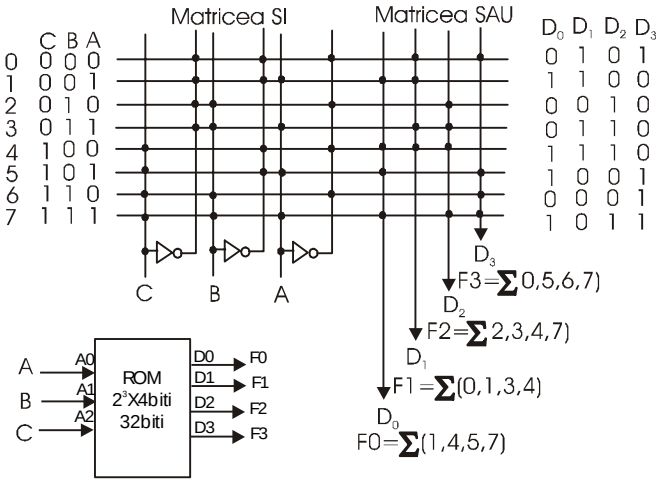


b) extensia capacităţii de ieşire:

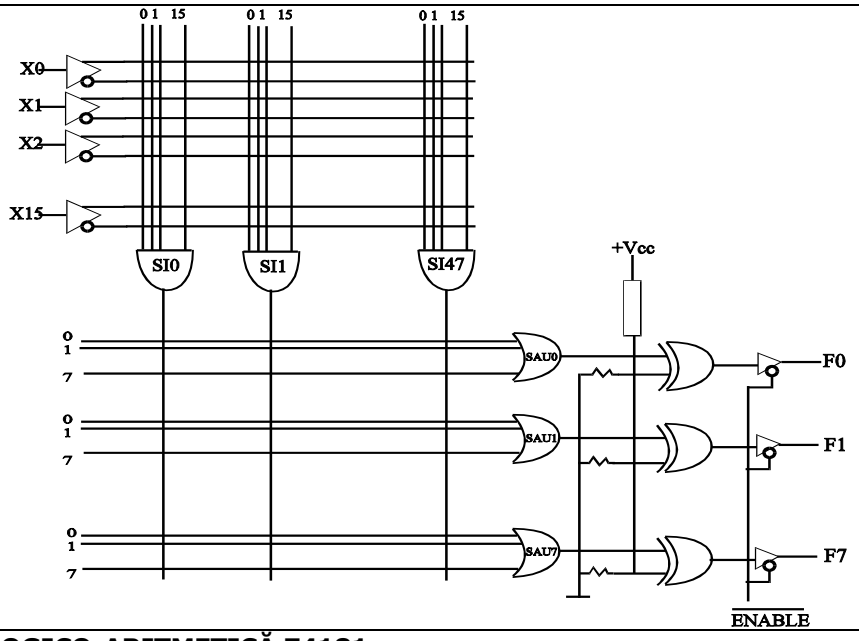


3.8.4. Implementarea funcţilor logice utilizând memorie ROM

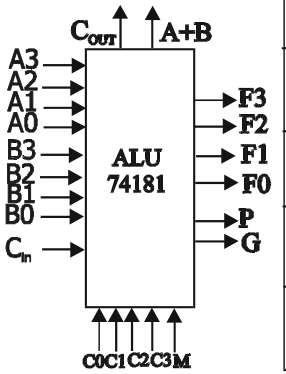
Ex: Să se implementeze utilizând memorii ROM următoarele funcţii F0=Σ(1,4,5,7), F1=Σ(0,1,3,4), F2=Σ(2,3,4,7), F1=Σ(0,5,6,7).



3.9. ARII LOGICE PROGRAMABILE (PLA)- structură



3.10. UNITATEA LOGICO-ARITMETICĂ 74181



Intrările de control	Intrări/Ieşiri active în stare H	
	LOGICE (M=1)	ARITMETICE (M=0, C_n=1)
0000	$\overline{A}$	A
0001	$\overline{A+B}$	A+B
0010	$\overline{A}B$	$A+\overline{B}$
0011	0	-1
0100	$\overline{AB}$	$A+A\overline{B}$
0101	$\overline{B}$	$(A+B)+A\overline{B}$
0110	$A \oplus B$	A-B-1
0111	$A\overline{B}$	AB-1
1000	$\overline{A}+B$	A+AB
1001	$A \oplus B$	A+B
1010	B	(A+B)+AB
1011	AB	AB-1
1100	1	A+A
1101	A+B	A+B+A
1110	A+B	A+B+A
1111	A	A-1

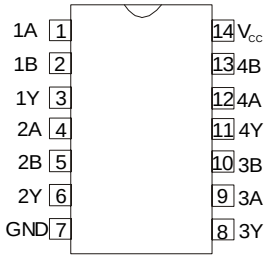
3.11. CIRCUITE LOGICE COMBINATIONALE- APLICATII

Problema 3.1 Funcţii binare elementare (unare şi de 2 variabile-tabel)
Problema 3.2 Să se implementeze un convertor de cod binar-Gray pentru trei variabile de intrare.
Problema 3.3 Să se implementeze un convertor de cod Gray- binar pentru trei variabile de intrare.
Problema 3.4 Să se implementeze funcţia $Y = A \oplus B$ utilizând doar porţi SI-NU cu două intrări.
Problema 3.5 Se dau funcţiile: $f_1=P_0+P_4+P_5+P_6$ şi $f_2=P_1+P_2+P_3+P_7$. Se cere implementarea lor utilizân doar porţi SI-NU cu trei intrări în număr minim.
Problema 3.6 Să se implementeze funcţia care semnalizează apariţia numerelor prime în intervalul: 0-15
Problema 3.7 Să se implementeze funcţia $f(A,B,C)=S_0S_1S_3S_4S_5$ utilizând doar porţi SAU-NU cu trei intrări.
Problema 3.8 Să se implementeze funcţia $f(A,B,C,D)=P_2+P_3+P_4+P_5+P_6+P_7+P_{11}+P_{13}+P_{15}$ utilizând doar un singur tip de porţi.
Problema 3.9 Să se implementeze funcţia $f(A,B,C,)=P_1+P_3+P_6+P_7$ studiindu-se posibilitatea evitării hazardului static.
Problema 3.10 Să se implementeze funcţia $f(A,B,C,)=P_2+P_3+P_5+P_6$ studiindu-se posibilitatea evitării hazardului static.
Problema 3.11 Sumatorul complet de un bit. Descriere funcţionare.
Problema 3.12 Sumatorul complet de un 4 biţi. Descrieţi funcţionarea prin stabilirea relaţiilor de definire a transportului pentru fiecare celulă în funcţie de variabilele intermediareP_n şi G_n .
Problema 3.13 Comparatorul numeric de 4 biţi CDB 485
Problema 3.14 Generator/detector de paritate de patru biţi.

Problema 3.15 Circuitul codificator/decodificator
Problema 3.16 Circuitul multiplexor/demultiplexor
Problema 3.17 Să se implementeze utilizând celule MUX 8:1 un MUX 32:1
Problema 3.18 Să se implementeze utilizând circuite multiplexoare următoarea funcţie:
$f(A,B,C,D)=P_0+P_3+P_7+P_{11}+P_{13}$
Problema 3.19 Să se implementeze utilizând circuite multiplexoare următoarea funcţie:
$f(A,B,C,D)=P_1+P_4+P_8+P_{12}+P_{14}$
Problema 3.20 Să se implementeze utilizând circuite multiplexoare următoarea funcţie:
$f(A,B,C,D)=P_2+P_5+P_9+P_{13}+P_{14}$
Problema 3.21 Să se implementeze utilizând circuite multiplexoare funcţia care semnalizează apariţia numerelor prime în intervalul 0-15.
Problema 3.22 Memoria ROM. Structură şi organizare.
Problema 3.23 Celula de memorie ROM.
Problema 3.24 Să se implementeze un modul ROM de 32K utilizând două variante:
a) extensia capacităţii de adresare utilizând circuite ROM de 1Kx8 biţi
b) extensia capacităţii de ieşire utilizând circuite ROM de 1Kx8 biţi
Problema 3.25 Să se implementeze cu ROM următoarele funcţii logice:
$f_1=P_0+P_5+P_6+P_7+P_9$, $f_2=P_1+P_4+P_5+P_7+P_{10}$,$f_3=P_2+P_3+P_4+P_8+P_{12}$, $f_4=P_1+P_5+P_7+P_{13}+P_{15}$
Problema 3.26 Să se implementeze cu ROM următoarele funcţii logice:
$$f_1=\sum(0,5,6,7),\ f_2=\sum(2,3,4,7),\ f_3=\sum(0,1,3,4),\ f_4=\sum(1,4,5,7)$$
Problema 3.27 Să se implementeze cu ROM următoarea funcţie logică:
$$f(A,B,C,D,E)=\sum_{0}^{63}(1,3,7,15,17,19,33,37,42,45,49,51,53,60,62)$$
Problema 3.28 Să se implementeze un modul ROM de 64K utilizând două variante:
a) extensia capacităţii de adresare utilizând circuite ROM de 1Kx8 biţi
b) b)extensia capacităţii de ieşire utilizând circuite ROM de 1Kx8 biţi
Problema 3.29 Să se implementeze un modul ROM de 128K utilizând două variante:
c) extensia capacităţii de adresare utilizând circuite ROM de 4Kx8 biţi
d) b)extensia capacităţii de ieşire utilizând circuite ROM de 4Kx8 biţi
Problema 3.30 Să se implementeze un modul de multiplexare 32:1 utilizând MUX 8:1

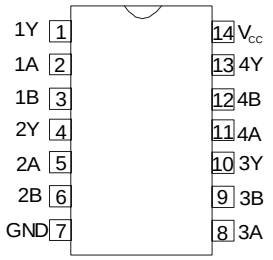
3.12. CIRCUITE LOGICE COMBINAŢIONALE INTEGRATE

7400 • Patru porti SI-NU cu doua intrari



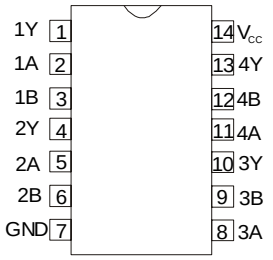
$Y = \overline{A \cdot B}$

7401 • Patru porti SI-NU cu doua intrari cu colector in gol



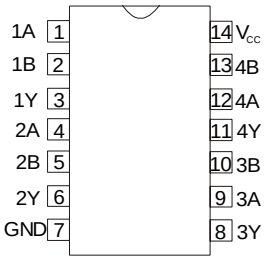
$Y = \overline{A \cdot B}$

7402 • Patru porti SAU-NU cu doua intrari



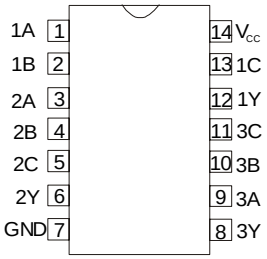
$Y = \overline{A + B}$

7409 • Patru porti SI cu doua intrari si colector in gol



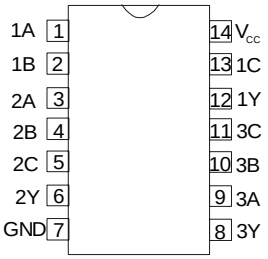
$Y = A \cdot B$

7410 • Trei porti SI-NU cu trei intrari



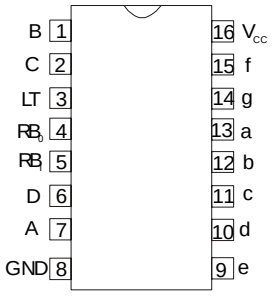
$Y = \overline{A \cdot B \cdot C}$

7411 • Trei porti SI cu trei intrari



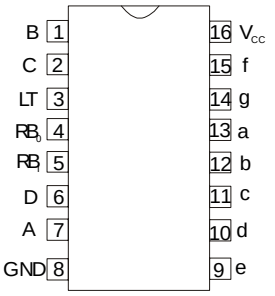
$Y = A \cdot B \cdot C$

7446 • Decodificator de putere BCD-7 segmente



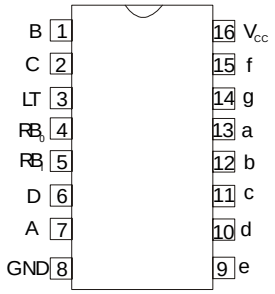
iesiri open colector active in 0
V_{0H} = 30V

7447 • Decodificator de putere BCD-7 segmente



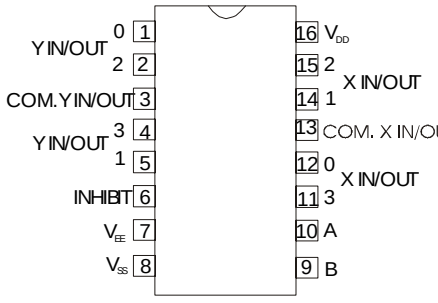
iesiri open colector active in 0
V_{0H} = 15V

7448 • Decodificator de putere BCD-7 segmente

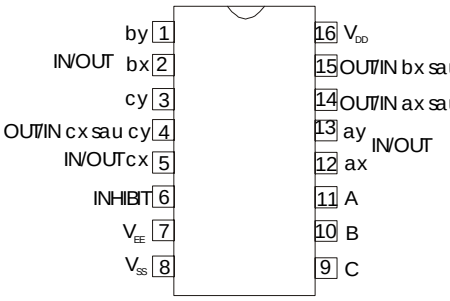


iesiri pull-up

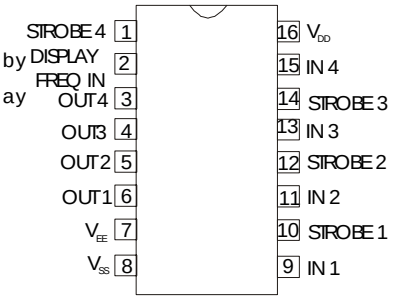
4052 • MUX/DEMUX analogic diferential cu 4 canale



4053 • MUX/DEMUX analogic triplu cu 2 canale



4054 • Driver afisaj de 4 segmente LCD



CAPITOLUL 4– CIRCUITE LOGICE SECVENTIALE

4.1. CIRCUITE LOGICE SECVENTIALE. GENERALITĂŢII ŞI DEFINIŢII.

Structura generală a unui circuit logic secvenţial (**CLS**) prezentată în figura 4.1(structură Huffman) este compusă dintr-un **CLC** căruia i sa ataşat un număr de căi de reacţie prin intermediul unor elemente de întârziere Δ_1, Δ_2,...Δ_k. **CLS** dispune de un număr de intrări $x_1,x_2,...x_k$ incluse într-o mulţime de variabile de intrare X, un număr de variabile de ieşire $y_1,y_2,...y_p$ incluse într-o mulţime de variabile de ieşire Y. Efectul introducerii în discuţie a variabilei timp este apariţia la iesire la momentul t1 a unui număr de ieşiri z'_k care prin reacţie (intârzierea Δ_k) sunt aduse la intrare ca mărimi *secundare* z_k cu $z_p(t+\Delta_k) = z'_p$.

Pentru simplificarea problemei se poate considera că nu totdeuna este necesară introducerea a câte un element fizic de întârziere pe linia de reacţie, această legătură se poate face şi prin conectare directă a ieşirilor z'_k la z_k, considerându-se într-o abordare didactică că întârzierile Δ_2,...Δ_k sunt egale şi includ timpii de transfer prin **CLC** de la intrările principale şi secundare la ieşirile z'_k. Cuvântul de intrare format din variabilele secundare z_k la un moment dat t defineşte starea prezentă a **CLS** notată cu q(t), iar cuvântul format din mulţimea variabilelor de iesire z'_k formează starea următoare $q^+(t)$. Relaţia dintre cele două cuvinte de stare este:

$$q(t)= q^+(t-\Delta)$$
$$q(t+\Delta)= q^+(t)$$

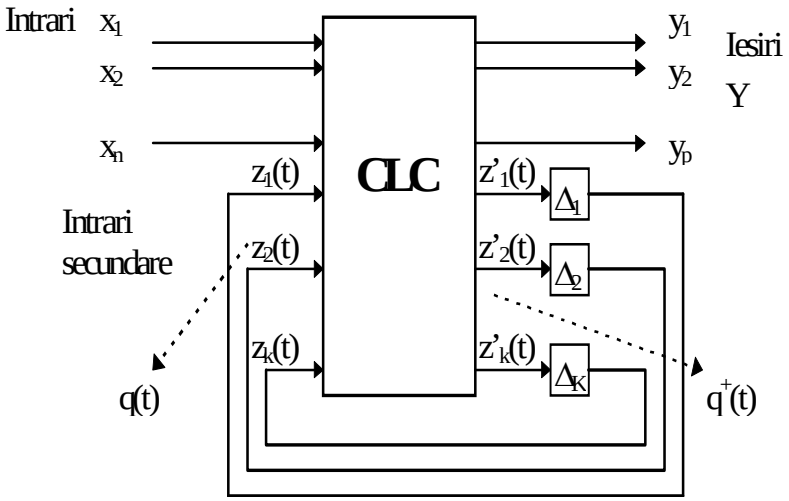


fig. 4.1

Din relaţile de stare se trage concluzia că deoarece atarea prezentă q(t) este aceeaşi cu starea următoare (q+(t-Δ) de la momentul t-Δ însemnă ca în funcţionarea circuitului intervine si evolutia anterioara cea ce duce face ce ca iesirile să nu fie dependente doar de intrarile prezente ci şi de intrările anterioare şi care se regăsesc în valoarea stării prezente.

Dacă se introduc notaţile:

-**X** mulţimea configuraţilor de intrare compusă din maxim 2^n cuvinte de forma: $x_1,x_2,...x_n$.

-**Y** mulţimea configuraţilor de iesire compusă din maxim 2^p cuvinte de forma: $y_1,y_2,...y_p$.

-**Q** mulţimea starilor sistemului compusă din maxim m= 2^k stări pentru un cuvânt de stare de forma: $z_1,z_2,...z_k$.

Dependenta iesirilor faţă de cuvântul de intrare şi de cuvântul de stare prezentă (la un moment dat *t*) reprezintă *funcţia de transfer intrare-iesire (f)* al sistemului dată sub forma următoare:

$$\begin{cases} y_1 = f_1[x_n(t),...x_2(t),x_1(t);z_k(t),...z_2(t),z_1(t)] \\ y_2 = f_2[x_n(t),...x_2(t),x_1(t);z_k(t),...z_2(t),z_1(t)] \\ ... \\ y_p = f_p[x_n(t),...x_2(t),x_1(t);z_k(t),...z_2(t),z_1(t)] \end{cases}$$

$$\mathbf{f: X \times Q \rightarrow Y}$$

Funcţia de tranziţie a stărilor (g) reprezintă procesul de modificare a stărilor ca funcţie de cuvântul de intrare si variabilele stării prezente:

$$\begin{cases} z'_1 = g_1[x_n(t),...x_2(t),x_1(t);z_k(t),...z_2(t),z_1(t)] \\ z'_2 = g_2[x_n(t),...x_2(t),x_1(t);z_k(t),...z_2(t),z_1(t)] \\ ... \\ z'_k = g_k[x_n(t),...x_2(t),x_1(t);z_k(t),...z_2(t),z_1(t)] \end{cases}$$

$$\mathbf{g: X \times Q \rightarrow Q}$$

Ansamblul celor două sisteme reprezintă modelul matematic al unui circuit logic secvenţial ce se mai poate exprima prin cvintuplul

$$\mathbf{CLS=(X,Y,Q,f,g)}$$

Daca multimea stărilor este vidă atunci **CLS** devine un **CLC** iar în cazul când mulţimile X,Z,Q sunt finite **CLS** este definit ca fiind un *automat finit*.

**** Def. 1*:** Un automat finit în sens **Mealy** este definit prin cvintuplul:

$$\mathbf{A_{ml}=(X,Y,Q,f,g)} \text{ unde:}$$

X,Y,Q sunt multimi nevide si finite iar aplicaţile

f:X×Q→Y si **g: X×Q→Q** se numesc funcţii caracteristice

**** Def. 2*:** Un automat finit în sens **Moore** este definit prin cvintuplul:

$$\mathbf{A_{ml}=(X,Y,Q,f,g)} \text{ unde:}$$

$$\mathbf{f: Q \rightarrow Y}$$

(automatele Moore sunt cazuri particulare a automatelor Mealy, în acest caz ieşirile automatului nu mai sunt dependente de intrări ci doar de starea prezentă).

- ***Def. 3*:** Dacă pentru orice $x \in X$ şi pentru orice $q \in Q$ cu $|g(x,q)| = 1$ atunci automatul este determinist

(tranziţia intr-o stare este unică cu condiţia ca automatul să aibă cel puţin o stare stabilă).

**** Def. 4*** : Automatul A se numeşte *iniţial* dacă există o stare q_0 unică ($q_0 \in Q$) de la care se pune în funcţionare (de regulă un automat este adus în starea iniţială printr-o comandă externă diferită de intrările X). Dacă q_0 nu este unică automatul se numeşte *neiniţial*.

**** Def. 5*** : Un automat a cărui evoluţie este independentă de intrare se numeşte automat *autonom*.

**** Def. 6*** : Un automat A'=(X',Y',Q',f',g') se numeste *subautomat* al automatului A dacă : $X' \subseteq X$, $Y' \subseteq Y$, $Q' \subseteq Q$ şi f'=f, g'=g .

**** Def. 7*** : Un subautomat $A(q_0)=(X,Y,Q,f,g)$ se numeşte automat *conex* de stare q_0 dacă orice altă stare a sa este accesibilă din q_0.

**** Def.8*** : Două stări sunt echivalente dacă evoluţia automatului pornind de la oricare din aceste stări generează aceleaşi ieşiri (şiruri de configuraţii binare identice).

Structura automatelor de tip Mealy şi Moore imediate si cu intarziere este prezentată în fiugura 4.2. Circuitul secvenţial la care starea următoare devine stare prezentă după un anumit timp determinat de întârzierile datorate propagării interne interne este numit circuit secvenţial asincron. Dezavantajul unei structuri asincrone este instabilitatea sa, lucru ce poate fi înlăturat în modul de funcţionare sincron. CLS sincron se obţine dintr-o structura generală de CLS înlocuind elementele de întârziere cu elemente de memorie (regiştri). Biţi z'_k ai cuvântului stării următoare sunt introduşi în registrul de memorie numai în momentul de aplicare a unui impul de ceas (clock). Momentele de înscriere pot fi fronturile pozitive sau negative ale impulsului de tact. Pentru inlăturarea fenomenului nedorit de instabilitate a intrarilor este necesar o sincronizare a intrarilor cu celelalte procese din sistem la un moment dat, astfel in momentul aplicarii impulsului de tact sunt inscrise intr-un registru de memorie (intrare) si aplicabile pe toata durata impusului la intrarile **CLC**.

4.1.1. REPREZENTAREA PRIN GRAF MEALY SAU MOORE A AUTOMATELOR.

De cele mai multe ori proiectarea unui automat este o cerinţă impusă de problemele practice cerute de benficiar care de cele mai multe ori este expusă intr-un limbaj natural. Ţinând cont de aceste cerinţe proiectantul trebuie să pornească acţiunea de realizare a automatului plecând de la reprezentări grafice şi matematice cât mai apropiate de limbajul utilizatorului. *Graful de tranziţie a stărilor* este o imagine sugestivă în acest sens privind funcţionarea CLS ului. În principiu reprezentarea prin grafuri de tranziţie a unui automat constă în asignarea fiecarui nod din graf a unei stări iar fiecărui arc orientat din graf a unei tranziţii între cele două stări.

Pentru automatele Mealy pe un arc de tranziţie se notează variabila de intrare ce provoacă tranziţia respectivă precum şi ieşirea generată de această tranziţie. Pentru structurile Moore, deoarece ieşirile sunt funcţii numai de starea prezentă pe arce sunt trecute combinaţile intrărilor ce provoacă tranziţia respectivă iar în nod sunt trecute ieşirile pentru starea care le generează. În general modelul Moore necesită mai multe stări pentru a sadisface toate condiţile de ieşire dar în acest caz funcţile de ieşire sunt mai simple deoarece nu sunt dependente de varibilele de intrare cea ce face ca automatul Moore să fie folosit uzual pentru proiectarea automatelor asincrone. Modelu Mealy este folosit în special pentru proiectarea automatelor sincrone.

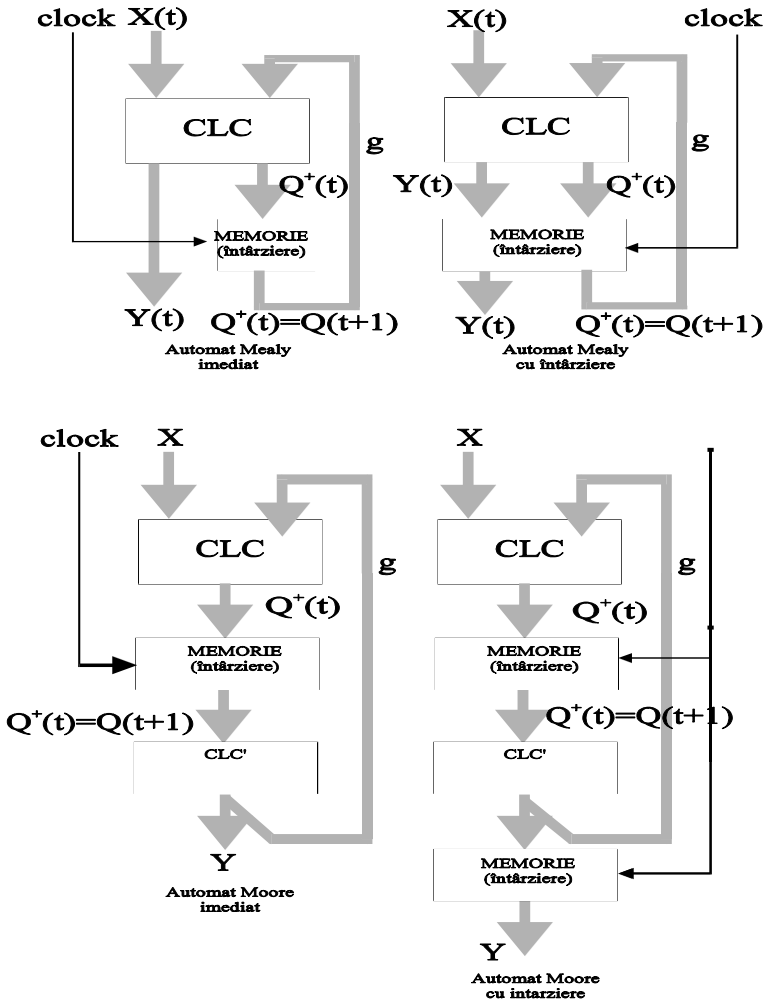


fig. 4.2

Ex: În figura 4.3 este prezentată o reprezentare in graf a modelelor Mealy şi Moore pentru un automat ce detectează secvenţele de intrare 00,01,11 şi 10 şi generează la ieşire 1 după ultima secvenţă 10.

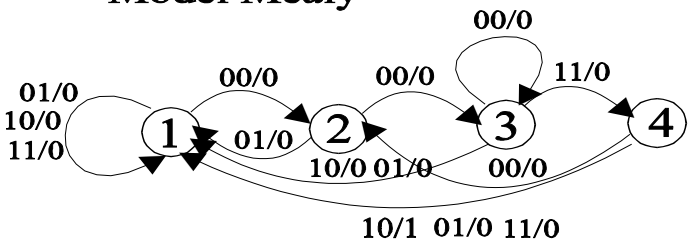
Modelul Mealy

Starea prezentă q	Starea următoare q^+ Intrări x_1x_0 00	01	11	10	Ieşirea y Intrări x_1x_0 00	01	11	10
1	2	1	1	1	0	0	0	0
2	3	1	1	1	0	0	0	0
3	3	1	1	1	0	0	0	0
4	2	1	1	1	0	0	0	1

Modelul Moore

Starea prezentă q	Starea următoare q^+ Intrări x_1x_0 00	01	11	10	Ieşirea y
1	2	1	1	1	0
2	3	1	1	1	0
3	3	1	4	1	0
4	2	1	1	5	0
5	2	1	1	1	1

Model Mealy



Model Moore

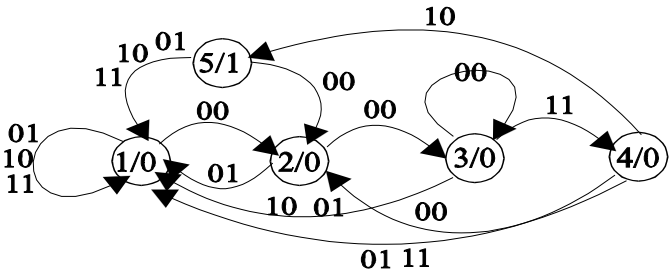


fig. 4.3

4.1.2. REPREZENTAREA PRIN ORGANIGRAMA ASM (ALGORITHMIC STATE MACHINE) A AUTOMATELOR.

Tipurile de automate studiate în capitolele precedente lucrează cu o serie de date şi informaţii care produc un rezultat propus în urma unei secvenţe de evenimente cu un număr finit de paşi. Această secvenţă de evenimente poartă numele de algoritm fiind impus de proiectant şi respectat în implementarea acestor automate. Scopul principal în construcţia unui algoritm este ca el să conţină un număr redus de paşi, fiecare pas fiind precis determinat caracterizând algoritmul ca fiind finit şi determinist. Organigrama unui automat este o reprezentare grafică a funcţilor de tranziţie a stărilor, a funcţilor de transfer intrare ieşire ce-i determină funcţionarea, respectînd precis paşii algoritmului impus. pentru realizarea organigramei unui automat sunt necesare restricţii de notare, reprezentare şi strutură. În compunerea unei organigrame sunt utilizate trei tipuri de simboluri, de stare, de decizie şi de ieşire condiţionată prezentate în figura 4.4.

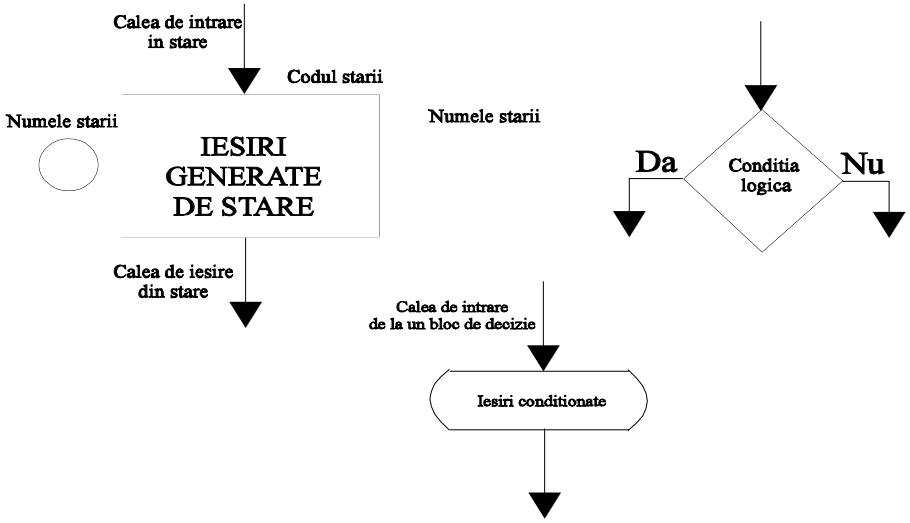


fig. 4.4.

EX: Să se conceapă diagrama funcţională pentru un automat care să numere până la 8 atât în cod binar natural cât şi în cod Gray. Dacă automatul numără până la 8 sunt necesari 3 bit de ieşire (2^3=8), tipul luat ca exemplu se numeşte numărător şi are caracteristic faptul că nu are intrări (iesirile depind doar de stari, deci automatul este de tip Moore) trecerea de la o stare la alta se face ciclic la aplicarea impulsului de tact (fig. 4.5)

CODURI DE NUMARARE					
BINAR			GRAY		
Y_2	Y_1	Y_0	Y_2	Y_1	Y_0
0	0	0	0	0	0
0	0	1	0	0	1
0	1	0	0	1	1
0	1	1	0	1	0
1	0	0	1	1	0
1	0	1	1	1	1
1	1	0	1	0	1
1	1	1	1	0	0

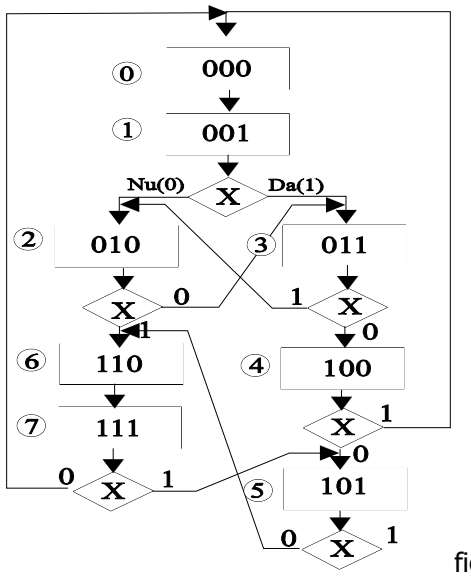


fig. 4.5

4.2. SINTEZA AUTOMATELOR SINCRONE SI ASINCRONE.

In general proiectarea unui automat face necesara parcurgerea unei serii de etape obligatorii cum ar fi:
1. construcţia diagramei de tranziţii si a organigramei automatului,
2. reducerea numarului de stari,
3. codificarea starilor,
4. deducerea ecuaţilor pentru starile următoare şi ieşiri şi
5. implementarea fizică a automatului. În cea ce urmează vor fi abordate detaliat fiecare din cele cinci etape de proiectare.

Prin sincronizarea unui semnal se înţelege aducerea acelui semnal în acelaşi timp cu semnalul de clock acţiune ce se face pe unul din fronturile de comutare (negativ sau pozitiv). Principiul constă în inscrierea într-un registru (memorie) a valorii semnalului din momentul sincronizarii, informatia fiind păstrată până la următorul front de sincronizare. Problemele ce pot apărea sunt generate de faptul că este practic imposibil ca toţi biţi dintr-un cuvânt să se modifice în acelasi moment.

4.2.1 Reducerea numărului de stări.

După construirea tabelului de tranziţii al unui automat şi după un studiu atent se poate ajunge la concluzia că automatul respectiv contine un număr prea mare de stări, fapt ce poate determina complexitatea implementării. Pentru a elimina acest impediment este necesară reducerea numărului de stări grupându-le în clase de echivalenţă. Putem spune că două stări sunt echivalente dacă pentu orice secvenţă a intrărilor automatul genereză aceleaşi ieşiri şi evoluează în stări următoare echivalente când porneşte din oricare din cele două stări. Procedura de găsire a claselor de echivalenţă constă in stabilirea unor perechi de stări care genereză aceleaşi ieşiri şi care tranzitează în stări următoare echivalente. Dacă acest lucru este posibil cele două stări pot fi substituite în tabel doar cu una din ele, de obicei cu cea cu numărul de cod mai mic. Adesea în practică se pot întâlni cazuri în care nu toate configuraţile de la intrare sunt necesare în funcţionarea automatului cea ce face ca în aceste condiţii nici ieşirile şi nici stările următoare să nu aibă importanţă pentru automat. Aceste cazuri se notează în tabelul de tranziţii cu simbolul de incomplet definit (-).Pentru construcţia claselor de echivalenţă în locul acestor semne de incomplet definit se pot considera stari sau iesiri în aşa fel încât stările considerate să fie echivalente.

Determinarea claselor de echivalenţă a stărilor prin metoda implicanţilor primi sau algoritmul Paul-Unger.

Metoda constă în construcţia unui tabel în care pe coloană se trec toate stările eliminându-se prima iar pe linii se trec toate starile eliminându-se ultima (figura 4.6.b). La intersectia linilor cu coloanele se trec "implicanţii" sau condiţile de echivalenţă (adica cele două stări sunt echivalente dacă este sadisfăcută relatia din "căsuţa" respectivă). Se introduc următoarele notaţii: X , casuţa marcată cu semnul respectiv semnifică faptul că cele două stări sunt evident neechivalente (au ieşiri diferite), dacă stările sunt evident echivalente în căsuţa respectivă se introduce semnul "E".

Exemplul 1. Pentru automatul Mealy descris în tabelul de tranziţii din figura 4.6.a să se deducă tabelul redus al stărilor de tranziţie.

Se determina partiţia în clase de echivalenţă după următorul algoritm:

-etapa1: a) Se determină partiţia în clase de 1 echivalenţă (adică stările echivalente când la intrare se aplică secvenţe de lungime 1). Se determină perechile de stări echivalente (starile care la aplicarea intrarilor conduc la aceleasi iesiri). De exemplu stările (1,4) sunt evident neechivalente deoarece pentru secventele de intrare x_1,x_2,x_3, se obţin secvenţele de ieşire $(1,0,0)_1$ şi $(0,1,1)_4$ care nu sunt identice. stările (1,3) sunt evident echivalente deorece conduc atât la ieşiri identice cât şi la stări identice.

b) Se construiesc clasele de echivalenţă inspectând perechile echivelente pe coloane de la dreapta la stânga. Se observă că datorită tranzitivităţii relaţiei de echivalenţă perechile de stări (7,8), (5,8) si (5,7) formează clasa de stări echivalente {5,7,8}. Se continuă inspectarea şi se găseşte partiţia de 1 echivalentă C_1={1,3,5,7,8},{2,4,6,9}.

C'_1={1,3,5,7,8}

C''_1={2,4,6,9}

starea prezentă	starea următoare/ieşire X_1	X_2	X_3
1	2/1	2/0	5/0
2	1/0	4/1	4/1
3	2/1	2/0	5/0
4	3/0	2/1	2/1
5	6/1	4/0	3/0
6	8/0	9/1	6/1
7	6/1	2/0	8/0
8	4/1	4/0	7/0
9	7/0	9/1	7/1

a)

	1	2	3	4	5	6	7	8
2	X							
3	E	X						
4	X	1≡3 2≡4	X					
5	2≡6 2≡4 3≡5	X	2≡6 2≡4 3≡5	X				
6	X	1≡8 4≡9 4≡6	X	3≡8 2≡9 2≡6	X			
7	2≡6 5≡8	X	2≡6 5≡8	X	3≡8 2≡4	X		
8	2≡4 5≡7	X	2≡4 5≡7	X	4≡6 3≡7	X	4≡6 2≡4 7≡8	
9	X	1≡7 4≡9 4≡7	X	3≡7 2≡9 2≡7	X	7≡8 6≡7	X	X

b)

fig. 4.6.

-etapa2: Se determină partiţia în clase de 2 echivalenţă:(clase ce conţin stările echivelente pentru toate secvenţele de intrare de lungime 2). Acesta se face examinând tabelul şi eliminând perechile de stări ce ce nu conduc la stări 1 echivalente apartinând lui C'_1 si C''_1. De exemplu starile (1,8) sunt 2 echivalente deoarece conduc la perechile de stări (2,4)$\in C''_1$ şi (5,7) $\in C'_1$. În continuare se observă că perechile de stări (2,9), (4,9) şI (6,9) nu sunt 2 echivalente deoarece conduc la perechile (4,7), (2,9) respectiv (6,7) care nu sunt echivalente. Deci rezultă că la partiţia după lungime 2 starea 9 numai este echivalentă cu 2,4 şi 6. Rezultă deci:
C_2={1,3,5,7,8},{2,4,6},{9}.
-etapa3: Similar cu rezolvarea etapei 2 se stabileşte partiţia în clase 3 echivalente eliminând din tabel perechile ce conduc la 2,9,4,9 şi 6,9 care sunt neechivalente la aplicarea secvenţelor de intrare de lungime3. Rezultă:
C_3={1,3,5,7,8},{2,4},{6},{9}.
-etapa4: Se determină partiţia în clase de 4 echivalenţă
C_4={1,3, 8},{5,7},{2,4},{6},{9}.
-etapa4: Se determină partiţia în clase de5 echivalenţă. Întrucât nu mai apar elemente discernabile rezultă:
$C_4=C_5=C$

unde C este partiţia sistemului în clase de echivalenţă. Asfel se reduce spaţiul Q al sistemului S de la 9 la 5 stări după cum urmează:

$1,3,8\rightarrow q_1$
$2,4\rightarrow q_2$
$5,7\rightarrow q_3$
$6\rightarrow q_4$
$9\rightarrow q_5$

Sistemul S' echivalent cu S va avea 5 stari şi tabelul de tranziţii definit astfel (figura 4.7).

starea prezentã	starea urmãtoare/iesire X_1	X_2	X_3
q_1	24/1	24/0	57/0
q_2	13/0	24/1	24/0
q_3	6/1	24/0	38/0
q_4	8/0	9/1	6/1
q_5	7/0	9/1	7/1

fig.4.7

Înlocuind în tabel perechile de stări cu clasele de echivalentă cărora le aparţin rezultă sistemul echivalent cu S definit de:

starea prezentã	starea urmãtoare/iesire X_1	X_2	X_3
q_1	q_2/1	q_2/0	q_3/0
q_2	q_1/0	q_2/0	q_2/1
q_3	q_4/1	q_2/0	q_1/0
q_4	q_1/0	q_5/1	q_4/1
q_5	q_3/0	q_5/1	q_3/1

fig.4.8

4.2.2 Codificarea stărilor.

Odată obţinut tabelul redus al stărilor automatului următorul pas constă în atribuirea unui număr binar unic fiecărui nume de stare, operaţie numită de *asignare a stărilor* (de codificare a stărilor). Pentru un număr de *r* stări ale unui automat numărul de biţi *k* pentru codificarea variabilelor de stare se determină cu relaţia:

$$2^{k-1} < r \leq 2^k$$

Din relaţia de mai sus se poate observa că operaţia de reducere a numărului de stări poate duce la o micşorare a numărului variabilelor de stare numai dacă se poate reduce numărul de stări sub valoarea 2^{k-1}. Ca exemplu un număr de 13 stări necesită o codificare pe un cuvânt de 4 biti iar o reducere a numărului de stări la 8 nu micşorează cuvântul de stare. S-a demonstrat că dacă pentru un tabel al tranziţilor cu *r* linii şi (stări) codul unei stări se poate exprima cu *k* biţi, atunci numărul total de asignări distincte n_a a celor 2^k cuvinte este dat de realaţia McCluskey:

$$n_a = \frac{(2^k - 1)!}{(2^k - r)!k!}$$

4.2.3. SINTEZA UNUI AUTOMAT PORNIND DE LA ORGANIGRAMA ASM.

Exemplul 1*:* Pornind de la organigrama din figura 4.16 să se găsească expresile functilor de tranzitie *g* si a functilor de transfer *f*.

Automatul prezintă trei intrari $x_3x_2x_1$ care se testează pentru adevărat in starea 1 iar pentru fals în starea 0, sunt generate trei iesiri neconditionate de tip Moore: OUT1, OUT2, OUT3 (ieşiri condiţionate doar de starea prezentă) şi două ieşiri de tip Mealy: OUTM1 şI OUTM2 (ieşiri condiţionate atât de starea prezentă cât şi de tranziţile din această stare).

1. *Asignarea stărilor.*

Studiind funcţionarea automatului se stabileste diagrama Karnaugh pentru spaţiul stărilor. Variabilele diagramei Karnaugh sunt marimile de intrare şi biţii cuvântului de stare prezentă (vezi diagrama din figura 4.9) unde :

C1-C11 sunt căile de tranziţie, A,B,...F sunt stările corespunzătoare.

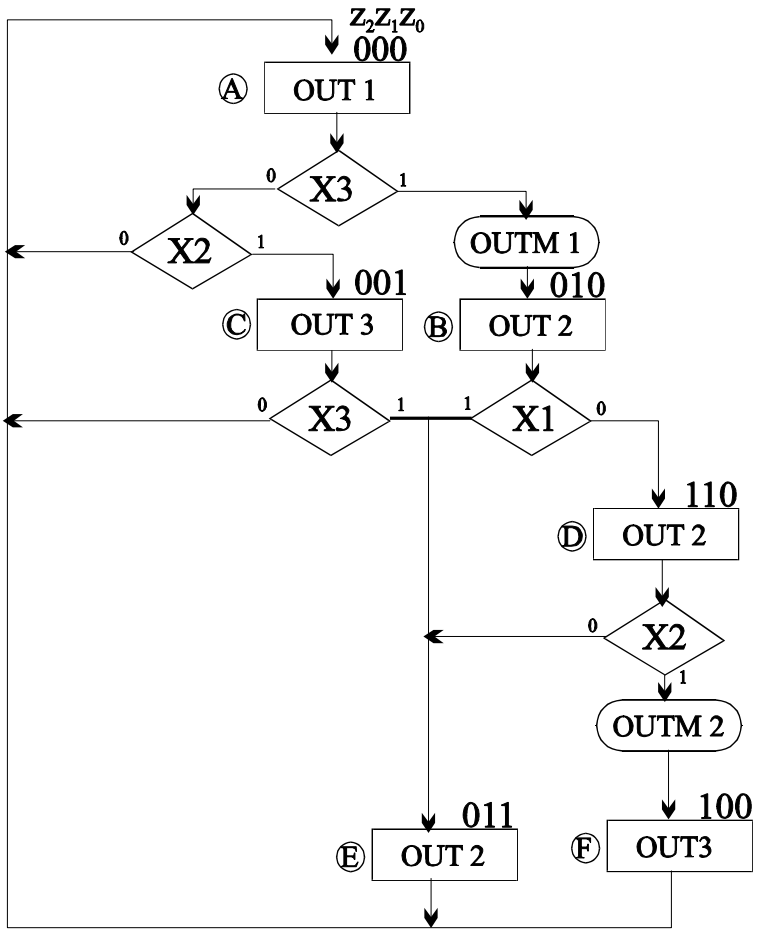
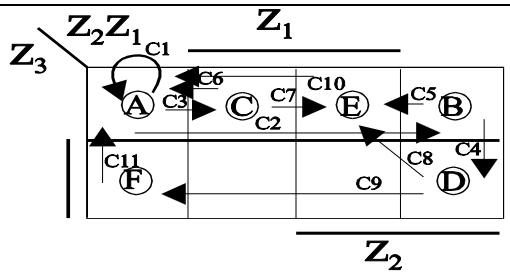


fig 4.9



Tabelul de asignare a starilor

fig. 4.10

Următorul pas este extragerea din diagrama de asignare a starilor a căilor de tranziţie, a condiţiei intrărilor pentru tranziţia respectivă precum şi a codului stării care realizează tranziţia.

Calea de tranziţie	Condiţia de tranziţie	Codul stării din care are loc tranziţia
C1:(A→A)	$\overline{X}_3\overline{X}_2$	$\overline{Z}_3\overline{Z}_2\overline{Z}_1$ (000)
C2:(A→B)	X_3	
C3:(A→C)	$\overline{X}_3X_2$	
C4: (B→D)	$\overline{X}_1$	$\overline{Z}_3Z_2\overline{Z}_1$ (010)
C5:(B→F)	X_1	
C6:(C→A)	$\overline{X}_3$	$\overline{Z}_3\overline{Z}_2Z_1$ (001)
C7:(C→E)	X_3	
C8:(D→E)	$\overline{X}_2$	$Z_3Z_2\overline{Z}_1$ (110)
C9:(D→F)	X_2	
C10:(E→A)	-	$\overline{Z}_3Z_2Z_1$ (011)
C11:(F→A)	-	$Z_3\overline{Z}_2\overline{Z}_1$ (100)

2. Tabelul de tranziţie a stărilor.

a) Se construieşte tabelul de tranziţii al stărilor (reprezentarea simbolică) ţinând seama de condiţia intrarii pentru tranziţia respectivă şi de tranziţia stărilor. Ex: Starea A tranzitează în starea B dacă este sadisfăcută condiţia intrarilor: $\overline{x}_3\overline{x}_2$ (figura 4.11a). Condiţia $\overline{x}_3\overline{x}_2$ se codifică 00- (semnul - semnifica faptul că tranziţia se efectuează indiferent de valoarea lui x_1).

b) Se construieşte reprezentarea asignată a tabelului de tranziţii al stărilor înlocuind in reprezentarea simbolică caracterele stărilor (A,B,...F) cu variabilele de stare ce le caracterizează (figura 4.11b)

Calea de tranzitie	$X_3X_2X_1$	Starea prezenta	Starea urmatoare
C1	0 0 -	A	A
C2	- 1 -	A	B
C3	0 1 -	A	C
C4	- - 0	B	D
C5	- - 1	B	E
C6	0 - -	C	A
C7	1 - -	C	E
C8	- 0 -	D	E
C9	- 1 -	D	F
C10	- - -	E	A
C11	- - -	F	A

Tabelul de tranzitie a starilor
reprezentare simbolica

a)

Calea de tranzitie	Conditia de tranzitie $X_3X_2X_1$	Starea prezenta $Z_3Z_2Z_1$	Starea urmatoare $Z^+_3Z^+_2Z^+_1$
C1	0 0 -	0 0 0	0 0 0
C2	- 1 -	0 0 0	0 1 0
C3	0 1 -	0 0 0	0 0 1
C4	- - 0	0 1 0	1 1 0
C5	- - 1	0 1 0	0 1 1
C6	0 - -	0 0 1	0 0 0
C7	1 - -	0 0 1	0 1 1
C8	- 0 -	1 1 0	0 1 1
C9	- 1 -	1 1 0	1 0 0
C10	- - -	0 1 1	0 0 0
C11	- - -	1 0 0	0 0 0

Tabelul de tranzitie a starilor
reprezentare asignata

b)

fig. 4.11

3. Determinarea funcţilor de tranziţie a stărilor (variabilele stării următoare).

Conform tabelului din figura 4.18b se extrag expresile funcţilor z^+_1, z^+_2, z^+_3

$$Z_1^+ = \bar{Z}_1\bar{Z}_2\bar{Z}_3X_3X_2 + \bar{Z}_1Z_2\bar{Z}_3X_1 + Z_1\bar{Z}_2\bar{Z}_3X_3 + \bar{Z}_1Z_2Z_3\bar{X}_2$$

$$Z_2^+ = \bar{Z}_1Z_2\bar{Z}_3X_1 + \bar{Z}_1Z_2Z_3X_1 + Z_1\bar{Z}_2\bar{Z}_3X_2 + \bar{Z}_1Z_2Z_3X_2$$

$$Z_3^+ = \bar{Z}_1Z_2\bar{Z}_3X_1 + \bar{Z}_1Z_2Z_3X_2$$

3. Stabilirea funcţilor de transfer (ecuaţile ieşirilor).

Tabelul iesirilor neconditionate de tip Moore se construieşte pentru iesirile care sunt dependente doar de stări.

$$OUT_1 = \bar{Z}_1\bar{Z}_2\bar{Z}_3$$

$$OUT_2 = \bar{Z}_1\bar{Z}_2Z_3 + Z_1\bar{Z}_2\bar{Z}_3$$

$$OUT_3 = \bar{Z}_1Z_2Z_3 + Z_1\bar{Z}_2Z_3$$

$Z_3Z_2Z_1$	OUT1	OUT2	OUT3
0 0 0	1	0	0
0 1 0	0	0	0
0 0 1	0	1	0
1 1 0	0	0	1
0 1 1	0	1	0
1 0 0	0	0	1

Tabelul ieşirilor condiţionate de tip Mealy se construieşte ţinând seama atât de variabilele stării prezente cât şi de intrarile automatului.

Calea de tranzitie	Conditia de tranzitie $X_3X_2X_1$	Starea prezenta $Z_3Z_2Z_1$	ieşiri conditionate OUTM1	OUTM2
C1	0 0 -	0 0 0	0	0
C2	- 1 -	0 0 0	1	0
C3	0 1 -	0 0 0	0	0
C4	- - 0	0 1 0	0	0
C5	- - 1	0 1 0	0	0
C6	0 - -	0 0 1	0	0
C7	1 - -	0 0 1	0	0
C8	- 0 -	1 1 0	0	0
C9	- 1 -	1 1 0	0	1
C10	- - -	0 1 1	0	0
C11	- - -	1 0 0	0	0

$OUTM_1 = \bar{Z}_1 Z_2 Z_3 X_2$

$OUTM_2 = Z_1 Z_2 Z_3 X_2$

4.3. CIRCUITE BASCULANTE BISTABILE

Circuitele basculante bistabile (CBB) sunt automate sincrone sau asincrone care prezintă două stări stabile. Funcţia principală realizată de un CBB este de element fundamental de memorie (volatilă) pentru 1 bit. Structurile cele mai simple de CBB sunt circuitele de ordinul unu cu o singură buclă de reacţie **RS** sau **D**. Alte structuri CBB mai evoluate sunt circuitele de ordin doi **JK** şi **T**.

4.3.1. Latch-uri. Generalităţi.

Construit pe o structură de automat asincron, circuitul latch modelează funcţionarea unui "zăvor". Operaţia de zăvorâre comportă două acţiuni: dacă zăvorul este închis orice altă operaţie de închidere nu are efect iar dacă este deschis orice altă operaţie de deschidere nu are efect. Nu poate fi definită starea zăvorului pentru o acţiune simultană de deschidere şi închidere. Pornind de la afirmaţile de mai sus se construieşte diagrama de tranziţii (figura 4.12a) şi apoi conform etapelor de sinteză a automatelor sincrone se stabileşte tabelul succesiunilor prin asignarea stării $1 \rightarrow 0$ şi $2 \rightarrow 1$
(fig.4.12b şi c). Diagrama Karnaugh pentru sinteza funcţiei de excitaţie z^+si structura fizică a automatului sunt date în figura 4.23d şi e.

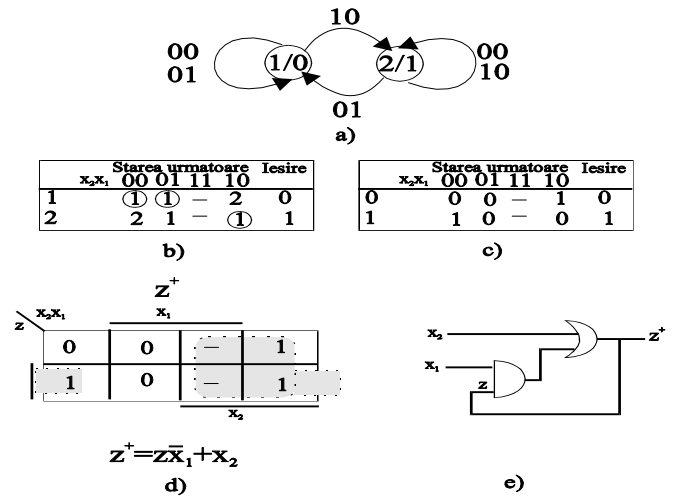


fig. 4.12

4.3.2. CIRCUITE BASCULANTE BISTABILE (CBB)

4.3.2.1. CBB cu tranzistoare bipolare.

Schema de bază a unui CBB cu tranzistoare bipolare este prezentată în figura 4.13

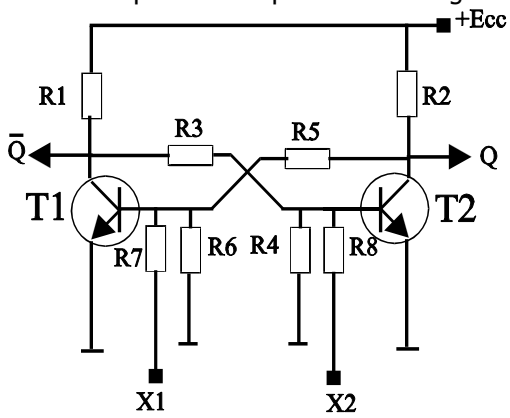


fig. 4. 13

CBB rămâne pemanent în oricare din cele două stări schimbarea din una în alta se face sub acţiunea unui impuls extern (x1, x2). Stările stabile sunt date de starea funcţională a tranzistoarelor T1 şi T2 (T1 saturat, T2 blocat şi T1 blocat, T2 saturat). Bascularea se poate face prin aplicarea unui semnal pozitiv pe baza tranzitorului blocat sau prin aplicarea unui semnal negativ (punere la masă) pe baza tranzistorului saturat. Impedanţele de cuplaj sunt rezistenţe dar uneori sunt folosiţi şi condensatori în paralel (condensatori de accelerare).

4.3.2.2. Circuit basculant monostabil (CBM).

CBM prezintă o stare stabilă şi una cvasistabilă (figura 4.14). Dacă circuitul a fost adus în starea cvasistabilă printr-un semnal extern, el revine în starea permanent stabilă după un timp predeterminat de constanta t= RC_1 a circuitului. Impedantele de cuplaj sunt una pur capacitivă iar cealaltă rezistivă.

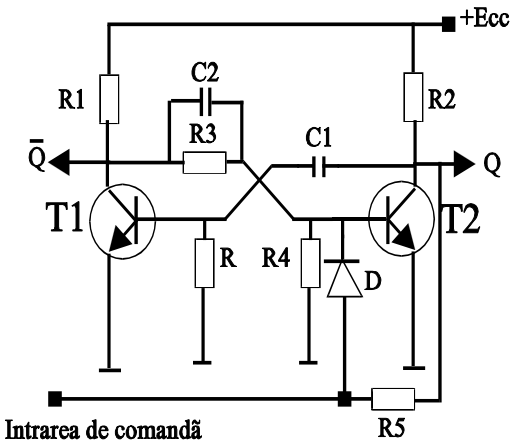


fig.4.14

4.3.2.3. Circuit basculant astabil (multivibrator) CBA.

Caracteristic pentru circuitele CBA este faptul că nici una din stări nu este permanent stabilă, el continuând să le schimbe într-un anumit ritm (figura 4.15). În schema din figură se poate constata că, impedanţele de cuplaj sunt pur capacitive iar tensiunile pe colectorii tranzistoarelor (ieşirile) sunt ridicate (+5V) când tranzistoarele sunt blocate şi aproape nulă la saturaţie. Tranzistoarele funcţionează alternant (T1 blocat, T2 saturat şi invers), cea ce duce la generarea la ieşire a unor impulsuri dreaptunghiulare cu o durată dată de constanta de temporizare $t_2=R_4C_2$ şi $t_1=R_3C_1$.

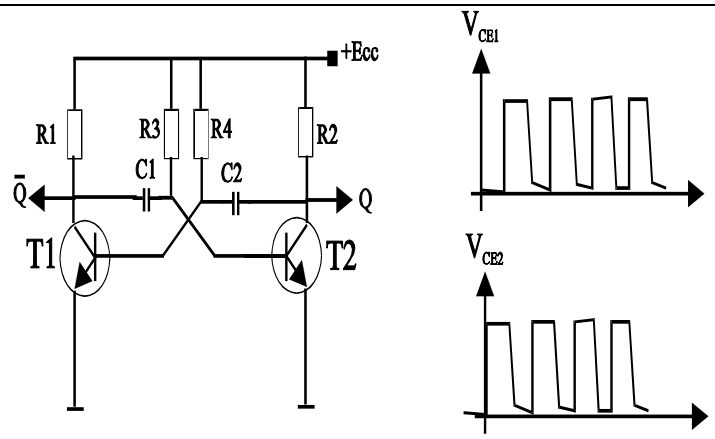


fig.4.15

Circuitele integrate consacrate astabil/monostabil sunt **CDB 4121**,CDB **4123** şi timerul βA **555**.

4.3.2.4. Circuitul basculant nesimetric Trigger Schmitt*.*

Structura internă a triggerului Schmitt reprezintă un circuit regenerativ ca şi circuitele basculante bistabile (fig.4.16). Sub acţiunea comutaţiei intrărilor şi prin intermediul reacţiei pozitive (rezistenţă de emiter R_E comună celor două tranzistoare) circuitul ajunge în starea finală.

- **V_i=0** inversorul construit cu tranzistorul T1 este blocat iar inversorul realizat cu T2 este în conducţie, tensiunea V_0 are valorea tensiunii de saturaţie a lui T2 (V_{0L}).
- **0<V_{in}<U_{BE}=0,7V :** Tranzistorul T1 este blocat iar T2 în saturaţie. Tensiunea de ieşire V_0 este egală cu tensiunea de saturaţie a lui T2 (V_{0L}).

$$I_{E2} = I_{B2} + I_{C2}$$

$$\frac{V_E}{R_E} = \frac{V_{cc} - (V_E + U_{BE})}{R_1} + \frac{V_{cc} - (V_E + U_{CE})}{R_2}$$

înlocuind cu U_{BE}=0,7V, U_{CE}=0,2V şi valorile cunoscute ale rezistenţelor rezultă: V_E=1,8V, V_0=V_E+U_{CE}=1,9V, V_{in} < 0,7+1,8=2,5V. Coordonatele punctului C sunt: C (2,5V; 1,9V).

- **V_{in}=V_{p+} = 2,5V** Tranzistorul T1 intră în conducţie**,** curentul I_{C1} creşte, U_{CE1}=U_{BE2} scade. Tranzistorul T2 se blochează. Coordonatele punctului D sunt D(2,5; Vcc).
- **V_{p+} <V_{in}<Vcc.** Orice crestere a tensiunii va duce la saturarea lui T1 si blocarea lui T2. valoarea lui I_{C1} dacă se neglijează I_{BE1} va fi:

$$I_{C1} = \frac{Vcc - U_{CE(sat)}}{R_1 + R_E} = 1mA$$

$$V_E = I_{C1} \cdot R_E = 1V$$

- **V_{p-} <V_{in}<Vcc.** Scăderea tensiunii V_{in} provoacă scăderea curentului I_{C1} şi creşterea tensiunii U_{CE1}. Când U_{CE1}=U_{BE2}=0,7V tranzistorul T2 va intra în conducţie. Acelaşi efect are şi creşterea tensiunii U_{BE2} datorată micşorării de căderi de tensiune pe rezistenţa R_E.

$$I_{C1} = \frac{Vcc - U_{BE2}}{R_1 + R_E} = 0{,}88A$$

$$V_E=I_{C1}R_E=0{,}88V$$

$$V_{p-}=V_E + U_{BE1}=0{,}88+0{,}7=1{,}6V$$

Coordonatele punctului E sunt (1,6V; Vcc).

- Orice scădere a tensiunii V_{in} duce la blocarea lui T1 şi saturarea lui T2, coordonatele punctului B sunt (1,6V; 1,9V).

Caracteristica obţinută pentru triggerul Schmitt este a caracteristică de tip releu cu histerezis valoarea histerezisului fiind Δ= V_{p+} - V_{p-}= 0,9V. Din caracteristica de funcţionare se pot deduce următoarele: circuitul răspunde rapid la variaţii lente ale tensiunii de intrare, valoarea pragurilor de basculare depinde de valorile rezistenţelor R_1, R_2 şi a tensiunii de alimentare Vcc.

Caracteristica de tip releu recomandă circuitul pentru formarea fronturilor şi amplitudinilor semnalelor digitale când acestea se obţin din semnale digitale distorsionate sau din semnale analogice. Alte structuri de circuit trigger Schmitt sunt construite utilizând şi amplificatoare operaţionale in conexiune cu reacţie pozitivă semnalul de intrarea fiind aplicată pe intrarea neinversoare.

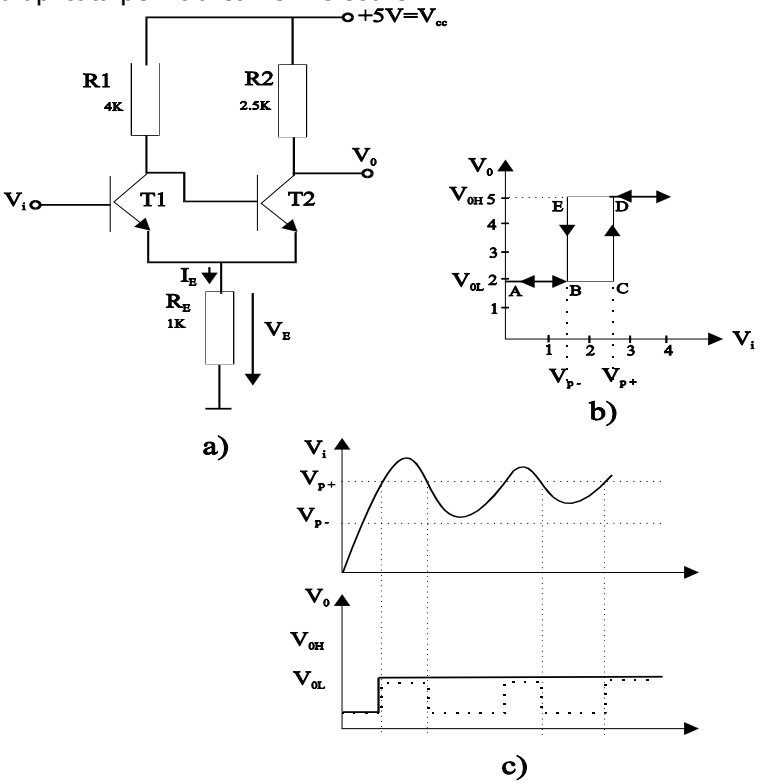


fig. 4.16

4.3.2.5. Circuitul basculant bistabil RS asincron realizat cu porţi logice.

Pentru determinarea funcţionării **CBB** sunt necesare câteva notaţii consacrate: "**R**" = *reset*, intrarea de ştergere; "**S**"= *set*, intrarea de înscriere; "**Q**"= starea prezentă ($\overline{Q}$= negata stării prezente), "**Q**$^+$ "= starea următoare.

Schemele de bază pentru CBB-RS cu porţi SI-NU şi porţi SAU-NU sunt date în figura 4.17 a, b şi c.

Pentru găsirea ecuaţiei de funcţionare a CBB-RS (cu porţi SI-NU) se pleacă de la forma implementată în figura 4.28b unde variabilelor de intrare S *set* şi R *reset* li se asociază variabilele x_1 şi x_2. Ieşirea ***y*** a CBB este unic determinată pentru o anumită secvenţă de intrare x_1x_2 dacă şi numai dacă se cunosc funcţile caracteristice (funcţia de excitaţie *g* şi funcţia de transfer *f*) şi starea iniţială. $y=f(x_1,x_2,z_1,z_2)=\overline{\overline{x_1 z_2}} = x_1 + \bar{z}_2 = S + \bar{z}_2 = z_1 = Q$

$$Q = S + \bar{z}_2 = S + Q\overline{R}$$

$$W = \overline{Q} = R + \bar{z}_1 = R + \overline{QS}$$

Din analiza funcţionării CBB (utilizând tabelele de adevăr şI de excitaţii) se determină ecuaţile caracteristice ce descriu funcţionarea CBB-RS:

$$\mathbf{Q^+ = S + Q\overline{R} = \overline{\overline{S + Q\overline{R}}} = \overline{\overline{(Q\overline{R})}\,\overline{S}}}$$

$$\mathbf{\overline{Q}^+ = \overline{S + Q\overline{R}} = \overline{\overline{(\overline{Q} + R)} + S}}$$

Ecuaţile caracteristice descriu funcţionarea unui CBB construi cu porţi SI-NU şi cu porţi SAU-NU. Funcţia de memorare este executată de CBB pentru combinaţia intrărilor SR=00 în acest caz CBB reţine informaţia înscrisă anterior. Pentru combinaţia intrărilor SR=10, CBB execută funcţia de inscriere în starea 1 (*setare*) iar pentru combinaţia intrării SR=01 execută operaţia de ştergere (*resetare* sau înscrierea stării 0). Pentru cazul în care cele două intrări sunt active simultan SR=11 dacă cele două porţi sunt identice ieşirile ar comuta alternativ generându-se un tren de impusuri dreptunghiulare cu factor de umplere 50% şI perioadă egală cu $2t_p$. În

realitate porţile nu sunt identice cea ce face ca la activarea simultană a intrărilor cea mai rapidă poartă să ajungă în starea în care a fost comandată iar cealaltă mai lent în starea opusă. Acest procedeu de activare simultană a intrarilor (SR=11) comandă CBB fie in starea 0 fie în starea 1 neexistând nici un control (starea de nedeterminare a iesirii). Acestă lipsă de control poate fi eliminată restricţionând neactivarea intrărilor simultan. Condiţia de funcţionare a CBB-RS asincron este:

$$\mathbf{SR= 0\ (}\overline{\overline{SR}} = 1\mathbf{)}$$

Exemplu: Circuit care realizează comanda TTL fermă a unui contact mecanic (figura 4.30).

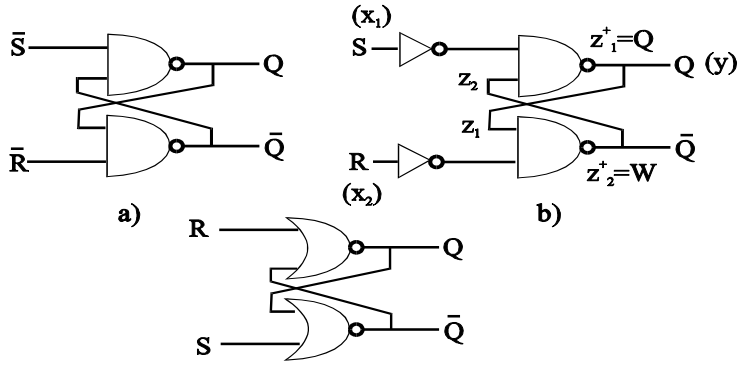


fig. 4.17

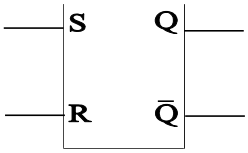
Din relaţile de mai sus se va construi tabelul de adevăr (sau de stări) a CBB-RS.

S	R	Q	$\overline{Q}$	functia
0	0	Q	$\overline{Q}$	memorare
0	1	0	1	stergere
1	0	1	0	înscriere
1	1	*	*	nedeterminare

Tabel de adevăr

Q	S	R	Q^+
0	0	*	0
0	1	0	1
1	0	1	0
1	*	0	1

Tabel de excitatii



Simbol de reprezentare

fig. 4.18

Din analiza funcţionării CBB (utilizând tabelele de adevăr şI de excitaţii) se determină ecuaţile caracteristice ce descriu funcţionarea CBB-RS:

$$\mathbf{Q^+ = S + Q\overline{R} = \overline{\overline{S} + Q\overline{R}} = \overline{(Q\overline{R})}\overline{S}}$$

$$\mathbf{\overline{Q}^+ = \overline{S + Q\overline{R}} = \overline{(\overline{Q} + R) + S}}$$

Ecuaţile caracteristice descriu funcţionarea unui CBB construi cu porţi SI-NU şi cu porţi SAU-NU. Funcţia de memorare este executată de CBB pentru combinaţia intrărilor SR=00 în acest caz CBB reţine informaţia înscrisă anterior. Pentru combinaţia intrărilor SR=10, CBB execută funcţia de inscriere în starea 1 (*setare*) iar pentru combinaţia intrării SR=01 execută operaţia de ştergere (*resetare* sau înscrierea stării 0). Pentru cazul în care cele două intrări sunt active simultan SR=11 dacă cele două porţi sunt identice ieşirile ar comuta alternativ generându-se un tren de impusuri dreptunghiulare cu factor de umplere 50% şI perioadă egală cu $2t_p$. În realitate porţile nu sunt identice cea ce face ca la activarea simultană a intrărilor cea mai rapidă poartă să ajungă în starea în care a fost comandată iar cealaltă mai lent în starea opusă. Acest procedeu de activare simultană a intrarilor (SR=11) comandă CBB fie in starea 0 fie în starea 1 neexistând nici un control (starea de nedeterminare a iesirii). Acestă lipsă de control poate fi eliminată restricţionând neactivarea intrărilor simultan. Condiţia de funcţionare a CBB-RS asincron este:

$$\mathbf{SR= 0\ (}\overline{\overline{SR}} = 1\mathbf{)}$$

Exemplu: Circuit care realizează comanda TTL fermă a unui contact mecanic (figura 4.19).

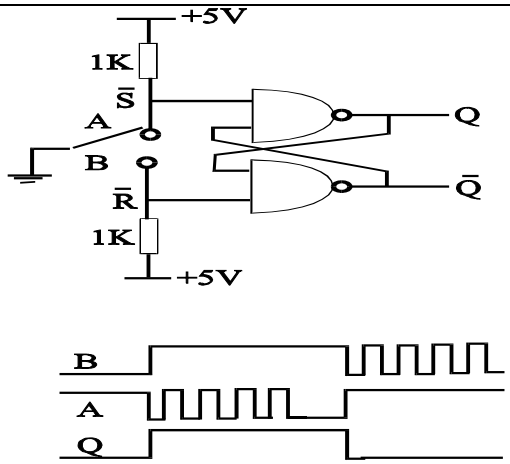
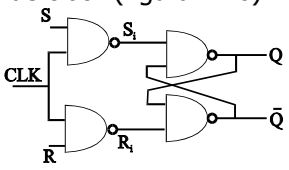


fig. 4.19

Se ştie că, contactele mecanice pe lângă timpul mare de acţionare pe care îl au, lamela elastică poate produce datorită elasticităţii câteva oscilaţii înainte de a se opri pe poziţia comandată. Înlăturarea acestui fenomen se face prin includerea în schemă a unui CBB-RS care reţine doar prima dintr-o succesiune de comenzi de setare sau resetare.

4.3.2.6. Circuite basculante bistabile RS sincrone.

În structurile digitale este necesar un control total asupra fenomenului de procesare a informaţiei. De aceea este necesar ca proiectantul să ştie când, cum şi unde are loc procesarea. În cazul CBB-RS asincrone acest proces era greu de controlat cea ce face oportună introducerea unui semnal de clock cu rol de validare (sincronizare) a intrărilor. Sincronizarea intrărilor se face prin intermediul unor porţi validate fie pe palierul de *high* sau *low* al semnalului de clock (figura 4.20)



Q^t	S	R	Q^{t+1}
0	0	*	0
0	1	0	1
1	0	1	0
1	*	0	1

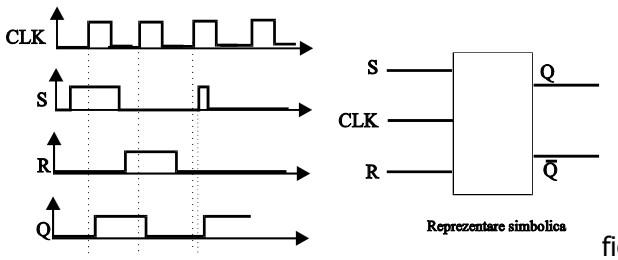


fig.4.20

Se consideră notaţile: S, R varibile de intrare de tip *nivel*, S_i, R_i variabile de intrare de tip *impuls* (sunt valide doar pe durata impulsului de tact) şi S^t=ST, R^t=RT semnale de intrare corespunzătoare momentului t, unde T este durata impulsului de clock. Ecuaţia caracteristică a CBB-RS sincron este:

$$Q^{t+1} = \overline{\overline{S_i R_i} Q^t} = S_i + \overline{R_i} Q^t = ST + \overline{RT} Q^t = S^t + \overline{R^t} Q^t$$

cu condiţia de funcţionare:

SR= 0

4.3.2.7. Circuitul basculant bistabil JK

Denumirea specifică a acestui tip de circuit basculant bistabil vine de la denumirea în limba engleză (J) jump= salt şi (K) keep= a ţine. Principalul scop în proiectarea CBB-JK este eliminarea stării de nedeterminare

specifică CBB-RS pentru combinaţia SR=11 a intrărilor prin impunerea circuitului de basculare în starea opusă. Bascularea forţată în starea opusă impune existenţa unei funcţionări cu autonomie ridicată faţă de intrări lucru ce se poate face prin includerea CBB-RS într-o buclă de reacţie cea ce face ca noua structură construită să fie un circuit de ordinul 2. Construcţia CBB-JK urmăreşte metoda generală de sinteză a automatelor sincrone (fig 4.21a)având ca element de memorie un CBB-RS. În figura 4.21 sunt prezentate toate fazele de sinteză a CBB-JK după metoda generală de sinteză a automatelor sincrone.În figura 4.21a este reprezentată diagrama de tranziţii care descrie funcţionarea unui CBB-RS din care a fost eliminată restricţia de activare simultană a intrărilor prin introducerea pe arcele de tranziţie între stările 1 şi 2 a comenzii de intrare JK=11. Odată obtinută diagrama de tranziţii se trece la construcţia tabelului asignat de tranziţii a stărilor (fig.4.21b) cu starea 1 (0) şi starea 2 (1). Următorul pas este transpunerea spaţiului stărilor în diagramă Karnaugh pentru găsirea funcţiei de excitaţie adică ecuaţia de funcţionare a CBB-JK.

Se construiesc apoi diagramele Karnaugh pentru stabilirea variabilelor stării următoare Z^+_1 şi Z^+_2 care sunt intrări pentru blocul de memorie (memoria este construită din bistabilul RS deci Z^+_1=S şi Z^+_2= R). Intrările CBB-RS extrase din diagrama Karnaugh a varibilelor stării următoare va fi:

$$S = J\overline{Q}$$

$$R = KQ$$

iar ecuatia de functionare pentru CBB-JK este:

$$\mathbf{Q^{t+1} = J\overline{Q}^{t} + \overline{K}Q^{t}}$$

unde Q^t este starea bistabilului la momentul t.

Conform diagramei de stabilire a semnalelor S şi R (fig.4.21d) se construieşte cu porţi SI-NU CBB-JK sincron prezentat în fig 4.21e. Legătura încrucişată pentru reacţie va determina posibilitatea ca bistabilul JK să intre în oscilaţii pentru J=K=1 şi CLK activ, procesul fiind eliminat prin aplicarea pentru acest bistabil a structurilor master-slave ce vor fi prezentate ulterior.

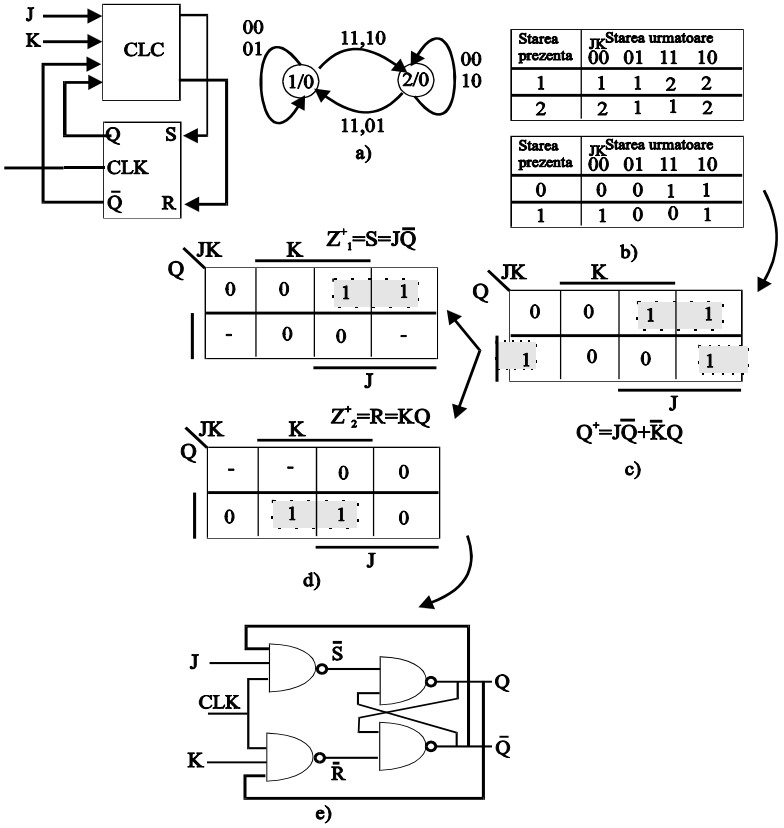


fig.4.21

Rezultatul sintezei CBB-JK este stabilirea tabelelor caracteristic şi de excitaţie (figura 4.22a şi b).

J	K	Q^t
0	0	Q^t
0	1	0
1	0	1
1	1	$\overline{Q}^t$

a)

Q^t	J	K	Q^{t+1}
0	0	*	0
0	1	*	1
1	*	1	0
1	*	0	1

b)

fig.4.22

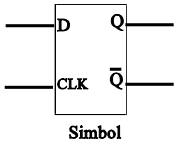
4.3.2.8. Circuitul basculant bistabil de tip D (delay).

Revenind la dezavantajul principal al CBB-RS o nouă metodă de eliminare a restricţiei RS=11 a intrărilor este construcţia bistabilelor de tip **D**. Una din soluţile care rezolvă această problemă este forţarea celor două intrări R şi S de a avea totdeauna valori opuse adică $S = \overline{R}$. Tabelul de adevăr a CBB-D este prezentat în figura 4.23 din care se extrage forma ecuaţiei de funcţionare

$$\mathbf{Q^{t+1} = D^t}$$

unde D^t este starea intrării de date la momentul t.

D^t	Q^t	Q^{t+1}
0	0	0
0	1	0
1	0	1
1	1	1



Simbol

fig 4.23.

Plecând de la ecuaţia de funcţionare a CBB-D : $Q^{t+1}=D^t$

$$Q^{t+1}= D^t = D^t (Q^t+\overline{Q}^t)= D^tQ^t + D^t\overline{Q}^t$$

şi ecuaţia de funcţionare a CBB-RS: $Q^{t+1} = S^t + \overline{R}^tQ^t$ rezulta prin analogie că:

$$Q^{t+1} = (\overline{R}^t + S^t)Q^t + S^t\overline{Q}^t$$

$$S^t = D^t$$

$$R^t = \overline{D}^t$$

Deci CBB-D va avea următoarea structură:

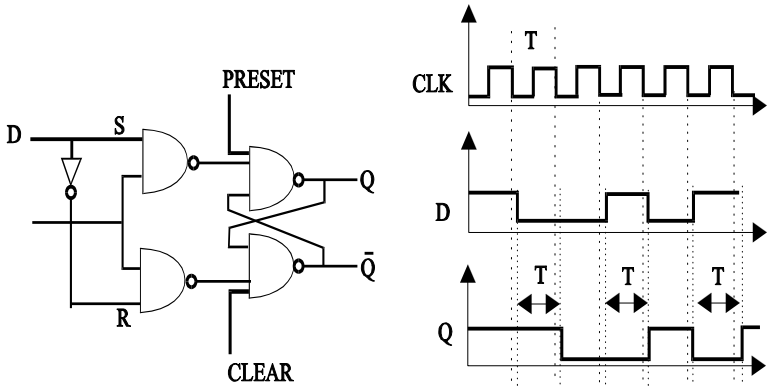


fig . 4.24

Din analiza diagramei de semnale rezultă că CBB-D lucrează ca şi repetor dar realizează şi principala funcţie a CBB şi anume cea de întârziere (delay). CBB-D urmăreşte la fiecare impul de tact evoluţia intrării sesizând la ieşire modificarea intrării de date pe toată durat palierului activ al ceasului. Ca şi structurile RS

simple CBB-D sunt folodite în mod special pentru realizarea unor structuri complexe de memorie cum ar fi: registrele de deplasare si blocurile de memorie adresabile prin decodificatoare şi multiplexoare. PRESET (preînscriere) şi CLEAR (ştergere) sunt intrări asincrone prioritare utile în sistemele digitale pentru înscrierea unei informaţii de iniţializare sau resetare a unor structuri ce conţin bistabili. Circuit integrat consacrat care conţine patru celule D este CDB 475.

4.3.2.9 Circuitul basculant bistabil de tip T.

CBB-T are o funcţionare descrisă in tabelul de adevăr şi în tabelul de tranziţii din figura 4.25a şi b. Funcţionarea circuitului constă în comutarea în starea opusă pentru T=1, iar pentru T=0 semnalul de clock nu modifică starea bistabilului. Ecuaţia caracteristică de funcţionare a CBB-T este:

$$Q^{t+1} = \overline{Q}^{t}T + Q^{t}\overline{T} = Q^{t} \oplus T$$

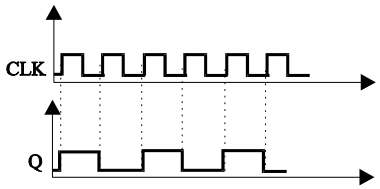
Proprietatea de bascula la fiecare impuls de tact recomandă folosirea CBB-T ca şi numărător modulo 2 (fig.4.25). Utilizarea circuitului ca şi divizor cu 2 a frecvenţei duce la obţinerea pe ieşirea Q a unui semnal divizat cu un factor de umplere foarte aproape de 0,5 chiar dacă semnalul aplicat pe intrarea clock are un factor de umplere mult diferit de 0,5.

T	Q^t
1	$\overline{Q}^t$
0	Q^t

a)

Q^t	T	Q^{t+1}
1	0	0
0	1	1
1	1	0
1	0	1

b)



c)

fig. 4.25

Deoarece circuitul nu există sub formă de circuit integrat independent este necesară construcţia lui utilizând alte structuri de bistabili RS, JK şi D.

Se scriu comasat toate tabelele de tranziţii a CBB RS, JK, D şi T (fig 4.26a). Din tabelul de tranziţii se construieşte diagrama Karnaugh al spaţiului stărilor pentru fiecare tip de bistabil în parte considerând ca variabile de intrare Q şi T. În figura 4.26 b şi c este prezentată exemplul de construcţie a unui CBB-T pe o structură D.

Q^t	T	S	R	J	K	D	Q^{t+1}
0	0	0	–	0	–	0	0
1	0	–	0	–	0	1	1
0	1	1	0	1	–	1	1
1	1	0	1	–	1	0	0

a)

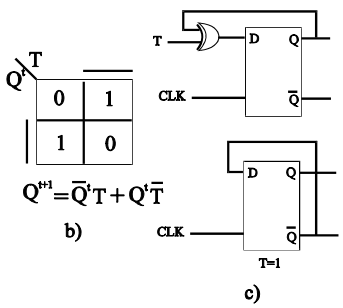


fig. 4.26

În figura 4.27a şi b este prezentată construcţia unui CBB-T pe structuri RS şi JK.

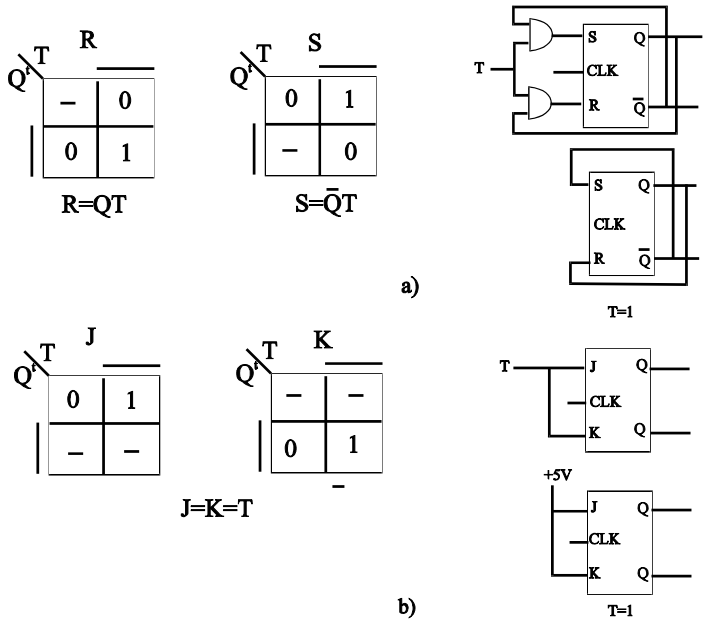


fig 4.27

4.3.2.10. Circuitul basculat bistabil RS-MASTER-SLAVE. Principiul MASTER-SLAVE.

După cum s-a menţionat, un bistabil RS simplu cu tact poate comuta pe durata impulsului de tact (pe palier) şi ca urmare a comutării intrărilor de date din acest interval. În multe situsţii se impune ca tranziţia ieşirii să se facă în momente bine determinate fără să fie influenţate de modificarea stărilor de la intrare. În acest scop s-au adoptat o serie de structuri formate din două circuite bistabile simple înseriate, unul Master (stăpân) ale cărui ieşiri sunt aplicate ca intrări la următorul bistabil Slave (sclav) în aşa fel încât ieşirile celui de al doilea bistabil să fie complet izolate de intrările ansamblului. Cele două bistabile sunt validate în opoziţie de către semnalul CLK. O structură de CBB-RS-MS este prezentată în figura 4.28a iar semnalele explicative pentru temporizări în figura 4.28b.

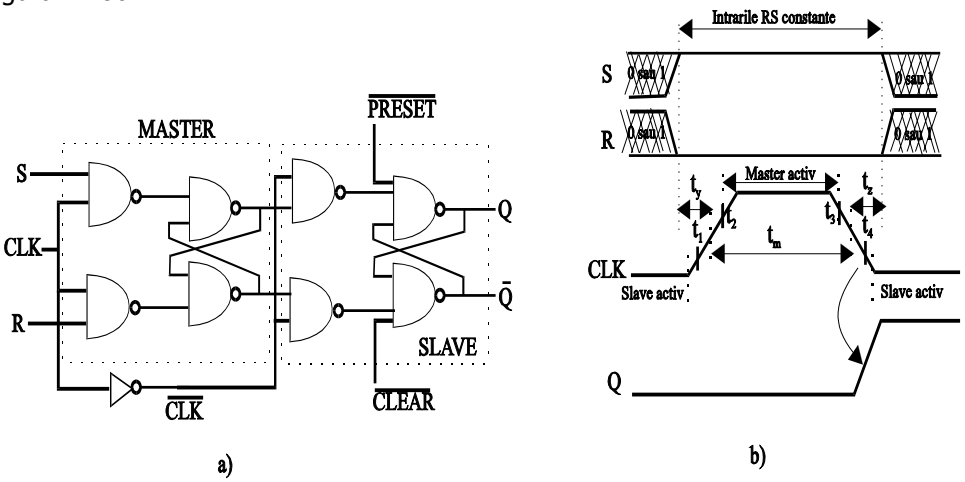


fig. 4.28

-Momentul $\mathbf{t_1}$: La aplicarea frontului crescător al semnalul CLK, $\overline{CLK}$ dezactivează intrările letch-ului slave şi separă cele două bistabile, bistabilul slave rămâne în starea comandată de master la momentul t_1.

-*Momentul* $\mathbf{t_2}$: În acest moment impulsul de clock are un nivel suficient de mare pentru a deschide porţile SI-NU de la intrarea masterului, acesta fiind înscris în starea corespunzătoare intrărilor RS şi păstrează această stare pe toată durata palierului dacă datele de intrare rămân constante.

-*Momentul* t_3: La acest moment semnalul se clock devalidează bistabilul master prin blocarea porţilor SI-NU de pe intrări. Starea care a fost înscrisă în master la momentul t_3 este transferată bistabilului slave (t_4) validat de semnalul $\overline{CLK}$. După aceşti timpi procesul se repetă.

După cum se poate observa transferul de date de la intrare la ieşirea CBB-MS comportă două etape: prima etapă constă în înscrierea datelor in latch-ul master iar a doua transferul acestora în slave. Acest lucru nu se poate face oricum existând câteva restricţii de timp. Prima restricţie de timp impusă este ca durata activă a palierului semnalului CLK să fie mai mare decât timpul de propagare prin master.

O altă restricţie este ca intrările de date să fie menţinute constante un timp egal cu $t_y+t_z+t_m$. Dacă acest lucru nu se întâmplă bistabilul slave va memora starea masterului în momentul t_3 cea ce face ca în general aceste structuri să fie proiectate pentru comutaţie pe frontul posterior al semnalului CLK. Structura master-slave dispune şi de intrări prioritare care acţioneată direct asupra bistabilului slave. Semnalele PRESET şi CLEAR nu pot fi activate simultan şi execută înscrierea şi resetarea structurilor de bistabili raportat la funcţionarea globală a unui sistem digital complex.

4.3.2.11. Circuitul basculant bistabil JK Master-Slave (CBB-JK-MS).

CBB-JK-MS se compune într-o organizare clasică de structură master-slave din două bistabile RS la care se realizează cele două legături de reacţie specifice bistabilelor JK. Funcţionarea bistabilului comportă două faze: înscrierea datelor în bistabilul master şi apoi transferul lor în slave. Şi în acest caz ieşirile sunt izolate faţă de intrări eliminându-se posibilitatea de apariţie a oscilaţilor la ieşire.

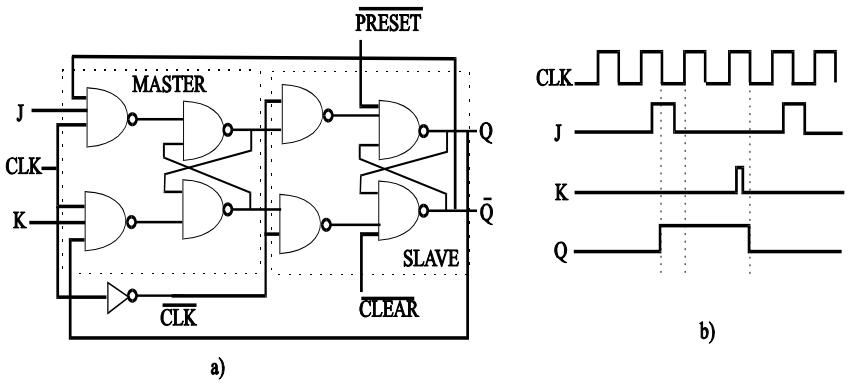


fig. 4.29

Se menţin şi în cazul CBB-JK-MS acealeşi restricţi de timp şi de stare a intrărilor ca şi la structura CBB-RS-MS : durata activă a palierului semnalului CLK să fie mai mare decât timpul de propagare prin bistabilul master şi o altă restricţie este ca intrările de date să fie menţinute constante un timp egal cu $t_y+t_z+t_m$. Problemele care apar sunt generate de posibilitatea apariţiei unui impuls nedorit (zgomot) pe intrarea K (figura 4.29b) suficient ca şă comute circuitul master din starea unu în zero, fenomenul se transmite şi bistabilului slave care preia eronat informaţia. Eliminarea acestei probleme de transparenţă a CBB-JK-MS se face prin menţinerea constantă a intrărilor pe durata palierului semnalului CLK plus timpul de prestabilire. De multe ori în practică menţinerea constantă a intrărilor un timp aşa de lung este dezavantajoasă de aceea se impune soluţia constructivă de realizare a unui CBB-JK-MS care permite modificarea intrărilor pe durata palierului activ de clock denumit şi bistabil cu date deblocate. Constructiv această structură este alcătuită dintr-un dispozitiv de comutaţie pentru partea de master şi o structură clasică master-slave pentru partea de slave, realizându-se astfel un transfer amânat al conţinutului din master în slave.

4.4. REGISTRE

În tehnica sistemelor digitale, tehnică de calcul şi automatizări se folosesc diferite sisteme electronice capabile să memoreze temporar o informaţie şi să o transfere la cerere. Asemenea sisteme realizate cu CBB-RS-MS, CBB-JK-MS şi cu ferite de comutaţie care pot să îndeplinească funcţile de mai sus se numesc *registre*. Aceste tipuri de memorie sunt folosite ca suporţi de memorie tampon pentru un singur cuvânt, de exemplu pentru stocarea temporară a unui operand sau a rezultatului într-o unitate de calcul aritmetic şi logic (ALU).

Într-un registru format din *n* bistabili se poate înscrie o informaţie de forma: b_0,b_1,b_2, ... ,b_n unde b_i = (1,2,...n) poate avea valorile 0 sau 1. În funcţie de modul în care se face scrierea şi citirea registrele sunt de următoarele tipuri:

- *regiştrii serie* -informaţia este introdusă succesiv bit cu bit . Scrierea se comandă cu ajutorul impulsurilor de clock, câte unul pentru fiecare cifră binară.
- *regiştrii parallel* - Informaţia este înscrisă simultan pentru toate rangurile si este citită paralel.
- *regiştrii serie-paralel* - informaţia este introdusă bit cu bit şi este şi se citeşte simultan pentru toate rangurile.
- *regiştrii paralel-serie* - informaţia este introdusă paralel iar citirea se face serie bit cu bit.

4.4.1. Registre serie.

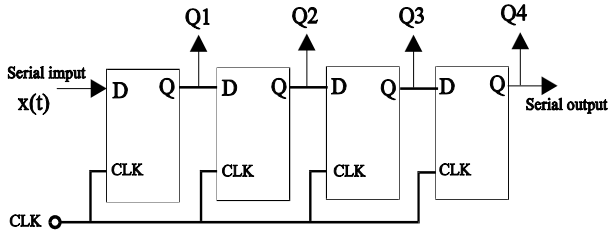
Registrele serie se obţin printr-o extindere de tip serie de celule bistabile de tip D. În figura 4.30 este prezentată o structură de registru serie pentru patru biţi precum şi funcţionarea sa la aplicarea pe intrare a secvenţei 1001.

Ecuaţia de transfer a circuitului este:

$$Q_i(t+T)=Q_{i-1}(t)\ CLK$$
$$Q_i(t+iT)=x(t)$$

conform ecuaţiei fundamentale de funcţionare a bistabililor de tip D.

Pentru înscrierea datelor sunt necesare patru impulsuri de clock, al cincilea impuls de ceas introduce în registru 0. Cititea se face tot pe durata a patru impulsuri de clock după care registrul în registru rămâne valoarea 0 dacă pe intrarea serială nu avem accesibil alt cuvânt de informatie.



1001 →	0	0	0	0
100 1 →	0	0	0	0
10 0 →	1	0	0	0
1 0 →	0	1	0	0
1 →	0	0	1	0
0 →	1	0	0	1

fig 4.30

Orice operaţie de transfer de la o celulă de bistabil la alta este corectă dacă sunt îndeplinite câteva restricţii legate de temporizare. Problemele ce pot apărea sunt generate de defazajul de clock care se manifestă în special la un număr mare de celule. O altă problemă constă în faptul că transferul de la o celulă al alta nu este posibil dacă timpul de propagare prin celula anterioară nu este mai mare decât timpul de menţinere al celulei următoare. În general aceste restricţii de temporizare sunt eliminate prin utilitarea uor celule de bistabili realizate în aceeaşi tehnologie. Din studiul privind întârzierile controlate ce apar în funcţionarea corectă a unui registru serial putem spune că din acest punct de vedere acesta poate fi considerat echivalentul în digital al liniei de întârziere analogică. Din aceste moduri de funcţionare şi conform ecuaţiei de transfer rezultă că registrele serie pe lângă operaţia importantă de memorare a unui cuvânt poate fi utilitat şi pentru procesare: deplasarea la dreapta cu *k* poziţii a unui cuvânt înscris realizează operaţia de împărţire cu 2^k a acelui cuvânt iar deplasarea la stânga cu *k* poziţii realizează operaţia de înmulţire cu 2^k a cuvântului.

4.4.2. Registre paralele.

Ca şi componenţă internă registrele paralel sunt alcătuite din *n* bistabili de tip D (uzual), singura legătură între ele este semnalul de clock comun. Cuvântul este înscris paralel pe intrările de date D_0, D_1, ...D_{n-1} şi este citit tot paralel pe ieşirile Q_0,Q_1,..., Q_{n-1} (figura 4.31a). Exploatând caracteristica bistabililor de a genera şi negata variabilelor înscrise, regiştri paraleli genereată atât variabilele negate cât şi cele nenegate ale intrărilor. Acest transfer paralel al datelor de la intrarea la ieşirea unui registru paralel nu se face oricum ci sub controlul unor semnale externe. Înscrierea datelor în registru se face sincronizat cu semnalul de clock (pe front). Unele structuri de regiştri paraleli dispun şi de un semnal prioritar de înscriere LOAD DESABLE care când este activ blochează înscrierea datelor chiar dacă semnalul de clock este activ. O altă comandă controlează validarea datelor la ieşire OUTPUT ENABLE pentru regiştri conectaţi la magistrale deci cu ieşiri TSL. Semnalul de ştergere CLEAR acţionează asupra intrărilor prioritare asincrone de reset al bistabililor (figura 4.31b şi c). Exemplu de circuit integrat consacrat folosit pentru construcţia de regiştri paraleli este CDB475 (4 bistabili D).

O aplicaţie importantă a structurilor paralele de regiştrii este funcţionarea cuplată a unui registru paralel cu un sumator complet - *registrul acumulator* (figura 4.32). Fiecărei celule a registrului îi corespunde o celulă a sumatorului complet. Fiecare celulă sumator complet însumează bitul cuvântului de intrare b_0,b_1,b_2,b_3, bitul de transfer anterior de la celula precedentă şi bitul Q_i de la celula corespunzătoare a celulei bistabilului (i=0,1,2,3). Bitul sumă rezultat se aplică la intrarea D a bistabilui corespunzător unde este înscris la activarea semnalului clock iar bitul de transfer rezultat se aplică celulei sumator următoare ca bit de transfer anterior. Rezultă că la fiecare activare a clock-ului conţinutul registrului este însumat cu valoarea secvenţei paralele de la intrarea sumatoarelor b_0,b_1,b_2,b_3.

Dacă conţinutul registrului este Q_3,Q_2,Q_1,Q_0=0000 şi transferul anterior C_i=0 după *n* impulsuri de ceas conţinutul registrului este egal cu de *n* ori valoarea cuvântului b_0,b_1,b_2,b_3. Când se aplică b_0,b_1,b_2,b_3=0001 si C_i=0 conţinul registrului este incrementat la fiecare impuls de clock funcţionând ca şi numărător binar sincron. Pentru combinaţia b_0,b_1,b_2,b_3=1111si C_i=0 circuitul funcţionează ca şi numărător sincron cu decrementare.

Un circuit acumulator poate executa operaţii de adunare, numărare deplasare. Folosind şi o structură externă de legături se pot construi şi circuite acumulator programabile pentru mai multe operaţii: adunare, scădere, deplasare stânga dreapta, ştergere şi încărcare. Structurile compuse pe bază de regiştrii acumulator şi extrem de folosite în tehnica de calcul pot fi utilizate pentru calcule mai complexe asupra numărului de impulsuri de clock aplicate cum ar fi: extragerea rădăcinii pătrate, ridicare la putere de diferite ordine, logaritmare în baza 2 etc. Deoarece după aplicarea ultimului impuls de clock la ieşire se generează valoarea funcţiei calculate deci procesarea informaţiei în timp real un avantaj foarte important.

4.4.3. Registrul serie-paralel. (registrul cu încărcare paralelă şi deplasare serială (CDB 495.)

Structura bazată pe regiştri serie-paralel şi paralel-serie poate asigura prin modul se selectare funcţionarea ca şi registru paralel sau modul registru serie. Practic principuil de funcţionare a acestor circuite constă în folosirea aceleaşi celule de bistabil pentru cele două moduri de funcţionare prin modificarea conexiunilor de intrare şi ieşire la nivelul celulei. Schema de principiu al unui registru serie-paralel este prezentată în figura 4.33a. Selecţia celor două moduri de lucru se face utilizând multiplexoare 2:1 pentru fiecare celulă de bistabil D. Pentru modul de lucru **Mod=0** ieşirea unei celule Q_i este conectată la intrarea de date a următoarei, structura funcţionează ca şi registru serie. Cuvântul serial se aplică pe intrarea serie bit cu bit şi după al n-lea impuls se citeste serial la ieşirea celulei Q_n. Dacă **Mod=1** se selectează intrarea 1 a multiplexorului permiţând încărcarea paralelă a cuvântului de date în celulele de bistabili. Acest mod corespunde funcţionării ca şi registru paralel.

- Registrul cu încărcare paralelă şi deplasare serială CDB 495.

Conţine patru celule de bistabili RS în configuraţie D (figura 4.33b), ieşirea fiecărei celule este legată la intrarea celulei următoare prin intermediul unui multiplexor 2:1 realizat cu două porţi SI si o poartă SAU.

Mod=0 - se realizează încărcarea serială cuvântului de date de pe intrarea serială şi deplasarea la stânga sincron cu semnalul de ceas **CLOCK 1**.

Mod=1 - se realizează încărcarea paralelă sincron cu semnalul de ceas **CLOCK 2**.

Dacă este utilizat doar un mod de lucru cele două terminale CLOCK 1 si CLOCK 2 se leagă împreună. Deplasarea la dreapta se realizează sincron cu semnalul CLOCK 2 şi Mod=1 dar sunt necesare şi câteva conexiuni externe: ieşirea Q_D la intrarea C, Q_C la B şi Q_B la A, intrarea de date va fi terminalul D iar ieşirea serie

va fi terminalul Q_A.

Realizând modalitatea alternativă de lucru prezentată mai sus registrul poate fi folosit pentru implementarea sistemelor de transmisie serială- pentru emisie prin "împachetarea" cuvântului serial de date cu bitii de *start* şi *stop* iar pentru recepţie decodificarea şi extragerea din cuvântul recepţionat a datelor utile după o eventuală corecşie a erorilor (prin arbori de paritate).

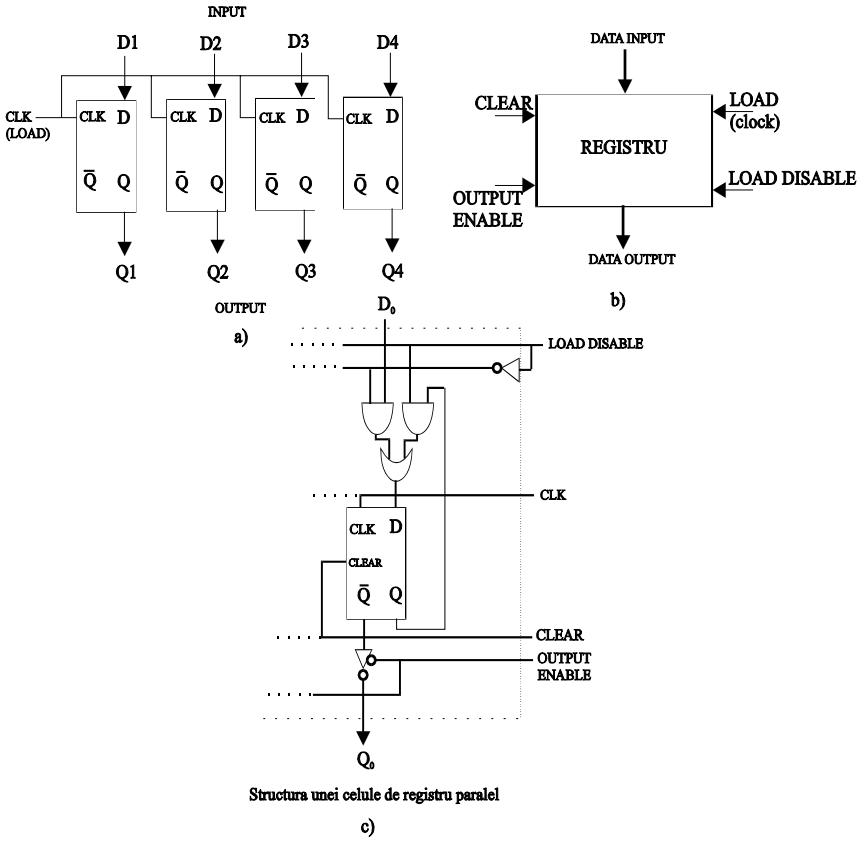


fig. 4.31

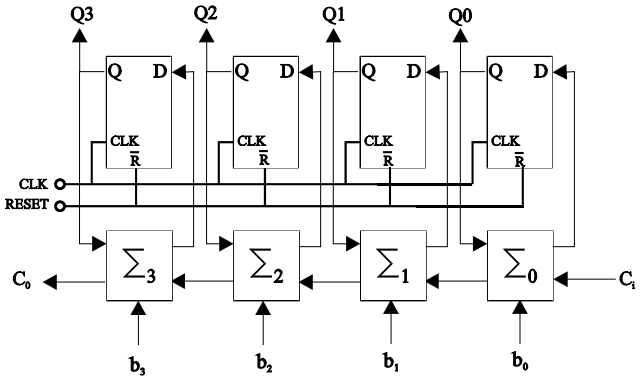


fig 4.32

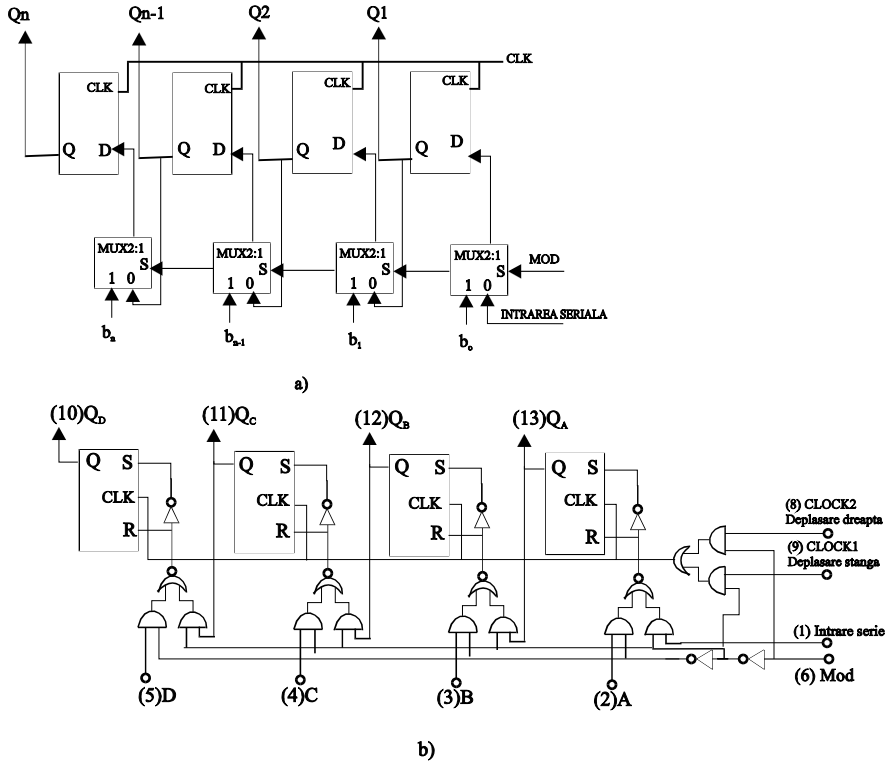


fig. 4.33

4.5. CIRCUITE NUMĂRĂTOARE.

Numărătorul electronic binar reprezintă o structură logică de tip secvenţial (automat finit) capabilă să-şi modifice conţinutul care exprimă un număr de biţi memoraţi ca urmare a aplicării impulsurilor la intrare şi care asfel sunt numărate bit cu bit. Deşi numărarea se face în cod binar (cel mai adesea cel natural) la ieşire conţinutul poate fi afişat direct în binar sau în urma unui proces de decodificare, acesta poate fi redat şi sub forma altor coduri cum ar fi codul zecimal, cod alfanumeric etc.

Structural circuitul numărător reprezintă un automat cu mulţimea intrărilor zero (X=0), de tip Moore A=(Y,Q,f,g) cu mulţimea stărilor egală cu mulţimea ieşirilor Y=Q. În general circuitele numărătoare au o stare iniţială unică de obicei zero, dar există si structuri ce îşi modifică starea iniţială de aici şi denumirea de numărătoare presetabile sau cu preînscriere. Un circuit de numărare modulo *M* este un automat care prezintă *M* stări şi care sadisface condiţia ca din fiecare stare se poate trece numai într-o singură stare următoare printr-o tranziţie necondiţionată parcurgându-se astfel ciclic cele *M* stări (figura 4.34).

Un numărător modulo *M* în care *M* nu este prim se obţine din înscrierea de numărătoare modul $M_1, M_2, ... M_k$ respectând relaţia: $\mathbf{M = M_1 M_2 ... M_k}$.

Ca şi exemplu un numărător modulo 8 (M=8) se poate implementa prin înscrierea a trei numărătoare modulo 2, deci a trei celule de bistabili (2^3=8).

Circuitele nimărătoare pot fi clasificate în două grupe: *sincrone*- în care semnalul de clock se aplică simultan la toate celulele de bistabili si *asincrone* în care impulsul de clock se aplică doar primei celule comutaţia bistabilelor fiind succesivă în timp.

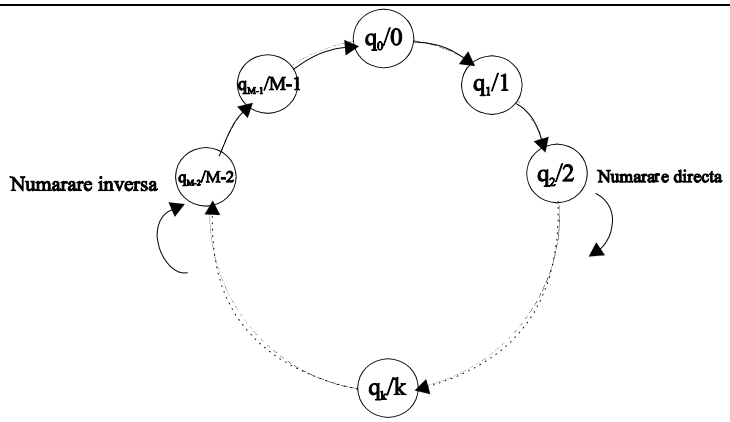


fig. 4.34

4.5.1. Circuite numărătoare asincrone.

În practică construcţia numărătoarelor asincrone se realizează utilizând celule înseriate (ieşirea Q_i se leagă la intrarea de clock CLK_{i+1} a bistabilului următor) de bistabili JK (simpli sau MS) în configuraţie T (prin legarea intrărilor J=K la potenţialul de +5V (1 logic)). Proprietatea importantă a acestor bistabili este de a diviza cu 2 semnalul de clock atâta timp cât T=1. Schema de principiu si diagrama de semnale este prezentată în figura 4.36a si b. Numărătorul poate fi în starea 0 prin activarea semnalului RESET aplicată simultan tuturor bistabililor. Dacă se doreşte proiectarea unui numărător care îşi micşorează conţinutul la aplicarea fiecărului impuls de clock se iau ăn considerare ieşirile $\overline{Q}_i$ care se leagă la intrarea CLK_{i+1} a bistabilului următor. Schema de principiu şi diagrama de semnale pentru acest tip de numărător sunt date în figura 4.37a si b.

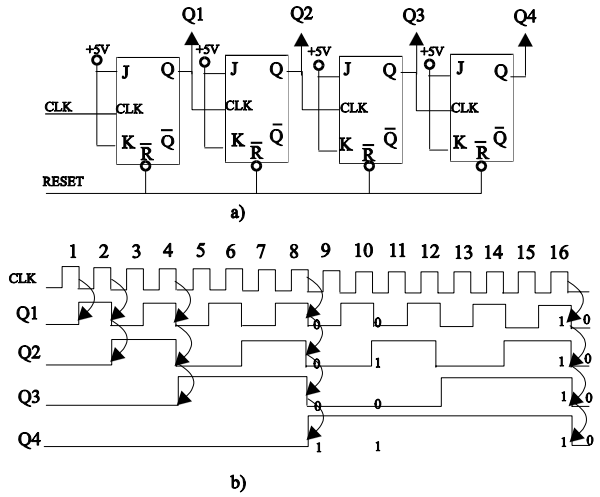


fig.4.36

Combinând cele două structuri prezentate mai sus se obţine schema de principiu a unui *numărător reversibil* care poate număra atăt direct (count-up) cât şi invers (count-down). Modul de lucru pentru acest tip de numărătoare este comandat prin terminalul count-up/ down prin acţionarea porţilor SAU care conectează fie intrările Q_i fie $\overline{Q}_i$ la intrările CLK_{i+1} ale bistabilului următor(figura 4.38). Circuitul mai dispune si de semnale de validare a numărării (count enable) şi de resetare (RESET).

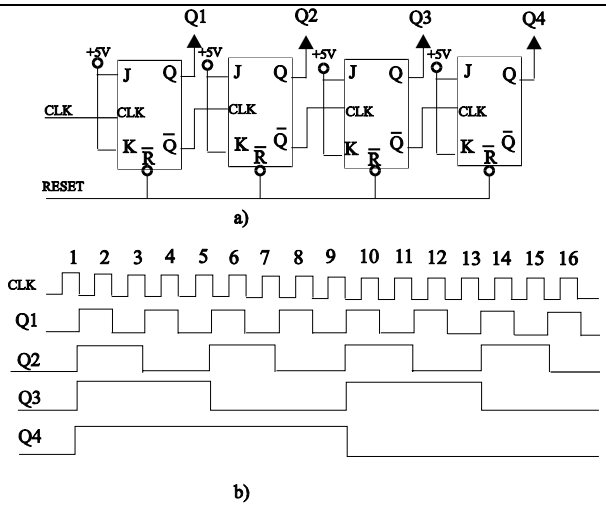


fig. 4.37

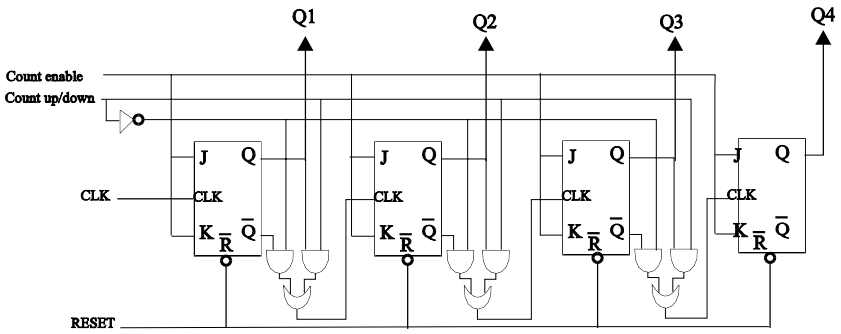


fig.38

În exemplele considerate până acum cei *n* bistabili nu comută în acelaşi timp nefiind comandaţi de acelaşi impuls de clock, deci fiecare bistabil comută ca o consecinţă a comutării bistabilului anterior. La nivelul fiecărui bistabil are loc o întârziere de durată t_B astfel încât timpul total de comutare a celor n bistabili este nt_B. pentru o corectă comutare este necesar ca frecvenţa impulsurilor aplicate la intrarea de clock să fie mai mică decât:

$$f_i < \frac{1}{nt_B}$$

ceea ce limitează mult viteza de lucru a acestor numărătoare.

Pentru eliminarea fenomenului de hazard determinat de apariţia unor impulsuri parazite la ieşirea numărătorului este utilizat un semnal de validare (STROBE) care face ca decodificarea ieşirilor să se facă numai după ce toate ieşirile bistabililor se află intr-o stare stabilă.

4.5.1.1 Numărătoare asincrone modulo M cu respectarea condiţiei $M=2^n$.

Exemplu numărătorul modulo 8 ($M=8=2^3$). Sunt necesare pentru implementare trei bistabile JK în configuraţie T (J=K=1). Tabelul de adevăr şi schema sunt prezentate în figura 4.39a si b.

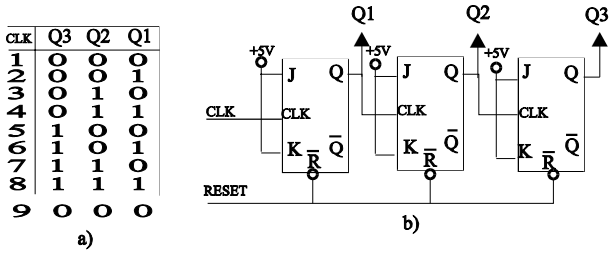


fig. 4.39

4.5.1.2 Numărătoare asincrone modulo M cu condiţia $M \neq 2^n$.

Exemplu: numărătoare modulo 5, 10, 12 etc.

Numărătorul modulo 5.

Circuitul dispune de 5 stării deci pentru implementare sunt necesare trei celule JK ($2^2<5<2^3$). Cu un numărător ce conţine trei celule JK se puate număra maxim până la 8, deci pentru a număra până la 5 este necesară excluderea a trei stări (101,110,111), condiţia de oprire şi revenire la zero după cinci stări. pentru această sinteză este necesar de urmărit următoarele etape:

Etapa 1. Se reprezintă diagrama de stării a numărătorului (fig.4.40a).

Etapa 2. Se scrie tabelul de adevăr (de stari) pentru bistabilul JK (fig. 4.40b)

Etapa 3. Pentru stabilirea comenzilor de la intrările JK ale bistabililor este necesară construirea unui tabel condensat în care variabilele J_1,K_1,J_2,K_2,J_3,K_3 sunt funcţii de starea prezentă Q^t si următoare Q^{t+1}.

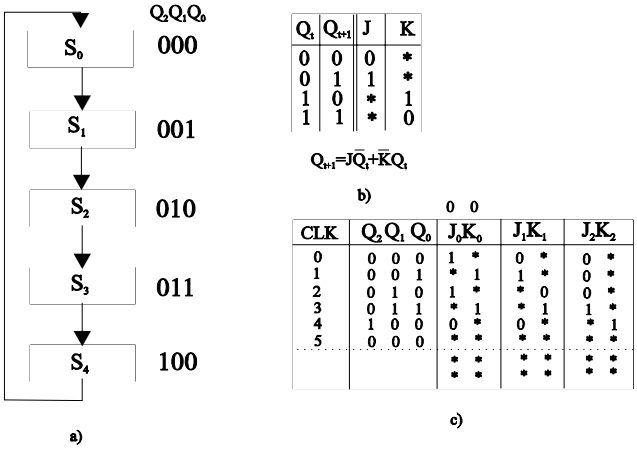


fig. 4.40

Etapa 4. Din tabelul de adevăr (fig.4.40c) se reprezintă J_0,K_0, $J_1,K_1.J_2,K_2$ în diagrame Karnaugh şi se minimizează (fig 4.41a).

Etapa 5. Odată stabilite relaţiile ce determină J_0,K_0, $J_1,K_1.J_2,K_2$ se va implementa fizic (fig. 4.41b).

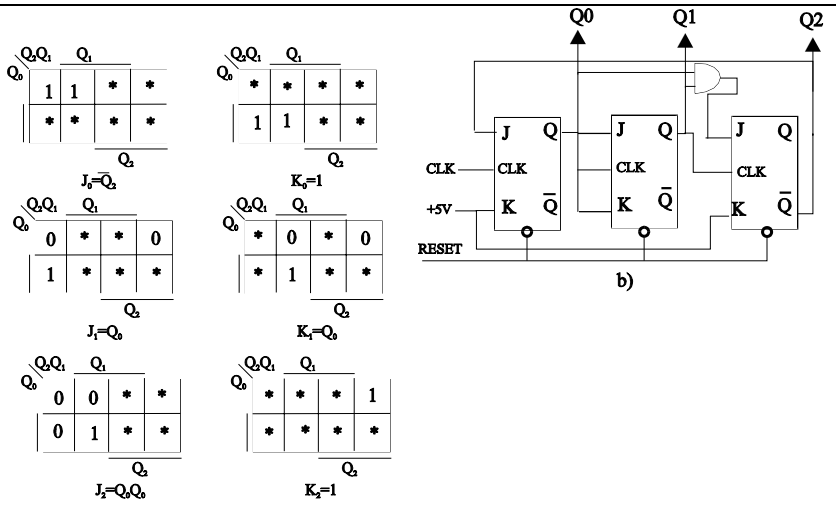


fig. 4.41

Numărătorul modulo 10 (M=10<2^4).

Se poate obţine prin conectarea în cascadă a două numărătoare modulo 5 şi modulo 2 conform relaţiei $M_{10}=M_2M_5$. Vom realiza proiectarea numărătorului modulo 10 (zecimal) utiliza celule de bistabili de tip D în configuraţie T.

Deoarece $\mathbf{Q^{t+1}=Q^t \oplus T}$ pentru bistabilul T si $\mathbf{Q^{t+1}=}\overline{Q}^t$ pentru T=1 şi conform ecuaţiei de funcţionare a bistabilelor D, $\mathbf{Q^{t+1}=D}$ rezultă că pentru a implementa numărătorul cu bistabili D în configuraţie T este necesar ca pentru început să realizăm legătura $D=\overline{Q}^t$ pentru fiecare celulă. Dacă studiem tabelul de adevăr pentru numărătorul zecimal (figura 4.42a) observăm că, condiţia de oprire (şi aducere la 0) a numărătorului apare în momentul când cuvântul binar Q_0,Q_1,Q_2,Q_3 are valoarea 10 in zecimal (1010 in binar). În acest moment decodificatorul (realizat cu o singură poartă) activează semnalul asincron de ştergere CLEAR. Din tabelul de adevăr se extrage expresia condiţiei de oprire $\overline{\mathrm{CLEAR}} = \overline{Q_1 Q_3}$.

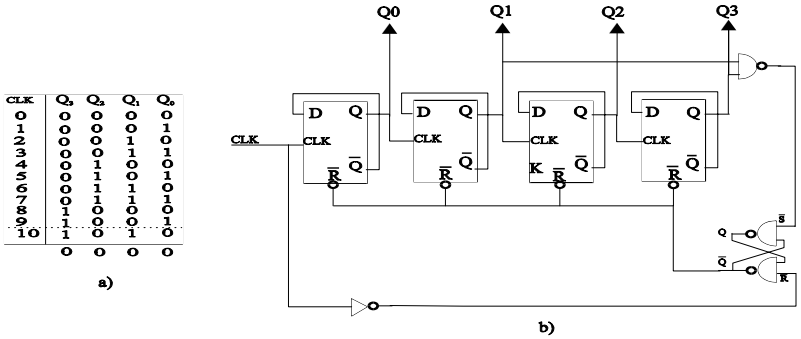


fig. 4.42

Schema de mai sus sadisface funcţionarea la frecvenţe joase dar devine transparentă la frecvenţe mai mari prin propagarea în interiorul ei a unor posibile variaţii. Acest fenomen face ca durata semnalului CLEAR să nu mai fie suficientă, inpulsul de ştergere poate dispărea înainte de înscrierea în zero a tuturor bistabililor. Pentru a asigura o durată activă mai lungă pentru semnalul de resetare CLEAR suficientă pentru ştergerea sigură a tuturor bistabililor în serie cu poarta SI se introduce un CBB-RS. Semnalul produs de poarta SI înscrie bistabilul în 1 logic deci $\overline{Q}^t = \overline{\mathrm{CLEAR}}=0$, durata semnalului CLEAR este da data aceasta suficint de lungă pentru a reseta bistabilele. Reasetarea CBB-RS din buclă se face prin aplicarea semnalului de clock (palierul semnalului de clock) ce produce R=1 şi revenirea în starea 0 a CBB-RS.

Circuite numărătoare asincrone consacrate produse în România sunt: **CDB 490**- numărător/divizor decadic, **CDB 493**- numărător binar, **CDB 492**- numărător/divizor cu 12 (vezi anexa). Alte tipuri de numărătoare asincrone (Texax Instruments): numărătorul 12 biţi binar **7040**, numărătorul 14 biţi binar **7060**.

Circuitul numărător divizor decadic asincron **CDB 490** (fig.4.43).

Circuitul este realizat practic prin legarea în cascadă a două numărătoare mod 2 şi mod 5 (vezi fig.4.43). Conectarea se face prin legarea externă a ieşirii Q_0 (A_i) la intrarea CLK (BD_i) a numărătorului mod 5. Numărarea impulsurilor aplicate la intrare se face în cod binar. Circuitul dispune de intrări asincrone pentru ştergere $R_0(1)$ si $R_0(2)$ si pentri iniţializare $R_9(1)$ si $R_9(2)$ care aduc numărătorul în starea corespunzătoare cifrei 9.

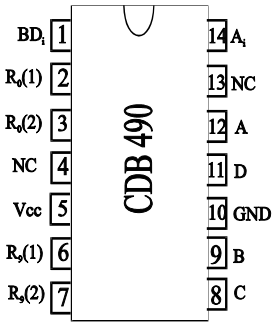


fig.4.43

4.5.2. Numărătoare sincrone

După cum s-a mai arătat numărătoarele sincrone prezintă dezavantajul întârzierilor cumulative ale bistabililor. În acest sens frecvenţa maximă de lucru va fi limitată de aceste întârzieri şi în plus pot apărea stări parazite care în cazul unei cuplării a unui decodificator la ieşire vor determina impulsuri false spre restul sistemului. Pentru nu numărător sincron frecvenţa maximă este determinată de timpul de propagare prin cei n bistabili precum şI timpul de validare la ieşirea decodificată a numărătorului adică:

$$\frac{1}{f} \geq nt_B + t_v$$

în care t_B este durata de propagare prin celula de bistabil şi t_V este durata de impulsului de validare. Pentru un numărător realizat cu patru celule de bistabili şi cu t_B=50ns şi t_V= 100ns frecvenţa maximă de lucru este:

$$\frac{1}{f} \geq (4 \cdot 50 + 100)\text{ns} = 300\text{ns}$$

$$f \leq 3{,}33 \text{ Mhz}$$

Pentru a mării frecvenţa de lucru şi pentru a elimina şi dezavantajele legate de întârzierile ce apar la comutaţia bistabililor se introduce structura de *numărător sincron* în care comanda de clock se aplică simultan tuturor celulelor de bistabili. Practic acest tip de numărătoare sunt realizate din bistabili JK în configuraţie T (cu condiţia T=1).

Exemplu: Se cere implementarea unui numărător sincron pe patru biţi utilizând celule de bistabili JK.

Etapa 1. Se reprezintă diagrama de stării a numărătorului (fig.4.44a).

Etapa 2. Se scrie tabelul de adevăr (de stări) pentru bistabilul JK (fig. 4.44b)

Etapa 3. Pentru stabilirea comenzilor de la intrările JK ale bistabililor este necesară construirea unui tabel condensat al stărilor în care variabilele $J_1,K_1,J_2,K_2,J_3,K_3J_4K_4$ sunt funcţii de starea prezentă Q^t si următoare Q^{t+1} (fig. 4.56c).

Etapa 4. Din tabelul de adevăr (fig.4.44c) se reprezintă J_0,K_0, $J_1,K_1.J_2,K_2J_4K_4$ în diagrame Karnaugh şi se minimizează (fig 4.45a).

Etapa 5. Odată stabilite relaţiile ce determină J_0,K_0, $J_1,K_1.J_2,K_2$ J_4K_4 se va implementa fizic (fig. 4.45b).

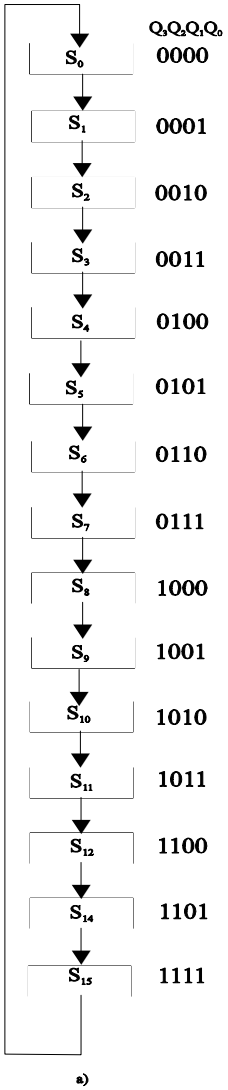
Viteza de numărare a acestor numărătoare este mai mare decât cea a numărătoarelor asincrone depinzând doar de întârzierea t_B a fiecărui bistabil plus întârzierea t_p pentru fiecare poartă.

$$\frac{1}{f} \geq t_B + t_p$$

$$\frac{1}{f} \geq 50 + 2 \cdot 25 = 100ns$$

$$f \leq 10Mhz$$

În funcţie de scopul urmărit şi firma producătoare există o mare varietate de circuite integrate numărătoare sincrone: **74190**- numărător sincron decadic reversibil cu transport paralel, **74191**- numărător sincron binar reversibil, **74192-** identic cu 74190 dar cu două intrări de numărare şi fără comandă de sens, **74193-** identic cu 74191 dar cu două intrări de numărare şi fără comandă de sens (în România sunt fabricate de firma IPRS Băneasa SA sub indicativul **CDB4192** şi **CDB 4193**), **74160/161** numarator binar, **4518/20** dual BCD/binar,
numaratoare binare reversibile **74169, 74668/669, 4510/16** şi numătrătorul de 8 biţi reversibil **74867/ 869.**



Q_t	Q_{t+1}	J	K
0	0	0	*
0	1	1	*
1	0	*	1
1	1	*	0

$Q_{t+1}=J\overline{Q}_t+\overline{K}Q_t$

b)

CLK	Q_3	Q_2	Q_1	Q_0	J_0K_0	J_1K_1	J_2K_2	J_3K_3
0	0	0	0	0	1 *	0 *	0 *	0 *
1	0	0	0	1	* 1	1 *	0 *	0 *
2	0	0	1	0	1 *	* 0	0 *	0 *
3	0	0	1	1	* 1	* 1	1 *	0 *
4	0	1	0	0	1 *	0 *	* 0	0 *
5	0	1	0	1	* 1	1 *	* 0	0 *
6	0	1	1	0	1 *	* 0	* 0	0 *
7	0	1	1	1	* 1	* 1	* 1	1 *
8	1	0	0	0	1 *	0 *	0 *	* 0
9	1	0	0	1	* 1	1 *	0 *	* 0
10	1	0	1	0	1 *	* 0	0 *	* 0
11	1	0	1	1	* 1	* 1	1 *	* 0
12	1	1	0	0	1 *	0 *	* 0	* 0
13	1	1	0	1	* 1	1 *	* 0	* 0
14	1	1	1	0	1 *	* 0	* 0	* 0
15	1	1	1	1	* 1	* 1	* 1	* 1

c)

fig. 4.44

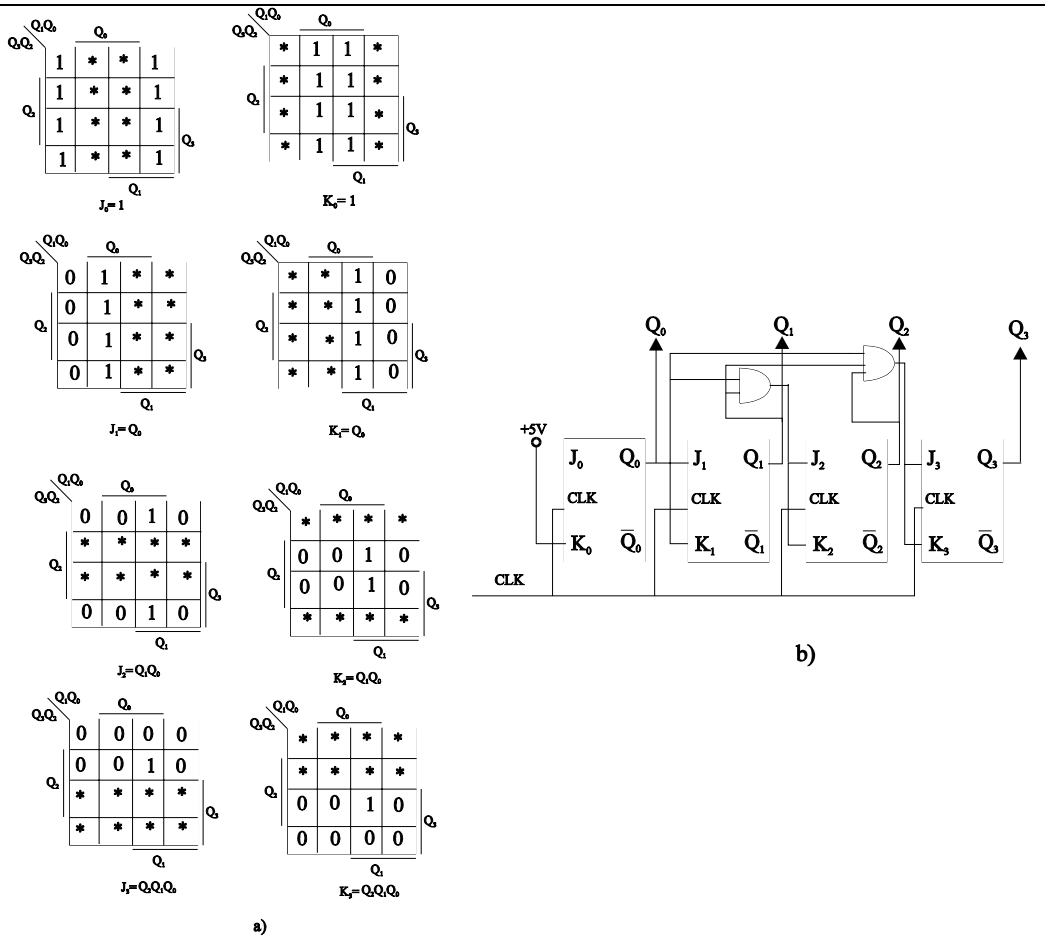


fig 4.45

4.5.3. Numărătoare presetabile (cu preînscriere).

Numărătoarele modulo 2^n se obţin prin înserierea a *n* celule de bistabili şi parcuregerea în sens direct sau invers a 2^n stări. Sinteza unui numărător modulo M (M<2n) se realizează pe o structură de numărător modulo 2^n pentru care se elimină 2^n-M stări. Soluţia de eliminare a 2^n-M stări este de a introduce o tranziţie forţată din starea S_{2^n-1} fie în starea $S_{2^n-(M-1)}$ sau S_M. Structurile de numărătoare care au această facilitate se numesc *numărătoare presetabile*. În general aceste numărătoare conţin patru celule de bistabili cu posibilitatea de nimărare în sens direct si invers (reversibile) realizând un maxim mod 16 sau mod 10 (decadice). Încărcarea cuvântului de date (presetarea sau preâncărcarea) se face asincron paralel pe palier sau sincron pe front. În figura 4.46ab este prezentat circuitul numărător presetabil reversibil **MMC 40193** (C-MOS produs la Microelectronica SA).

În figura 4.46c este prezentat circuitul de înscriere asincronă într-o celulă de tip D (acelaşi circuit de încărcare poate fi aplicat fiecărui tip de celulă de bistabil). Încărcarea datelor este validată de semnalul de încărcare LOAD, pe palierul acestui semnal clock-ul nu are efect. la activarea semnalului $\overline{\text{LOAD}}$ si pentru D_n=1 comanda bistabilului este $\overline{\text{PRESET}}$=1 si $\overline{\text{CLEAR}}$=0 deci în bistabil se va înscrie 1. Pentru eliminarea posibilităţilor de activare necontrolată a semnalului $\overline{\text{LOAD}}$ în cazul înscrierii asincrone este necesară introducerea unui letch suplimentar introdus în schemă ca în figura 4.46c.

Înscrierea sincronă (fig 4.46d) are unele avantaje faţă de cea asincronă cea ce o face a fi utilizată mai des la proiectarea numărătoarelor presetabile. Pentru înscrierea datelor acţionează semnalul $\overline{\text{LOAD}}$ dar înscrierea preopriuzisă are loc doar odată cu următorul impuls de clock.

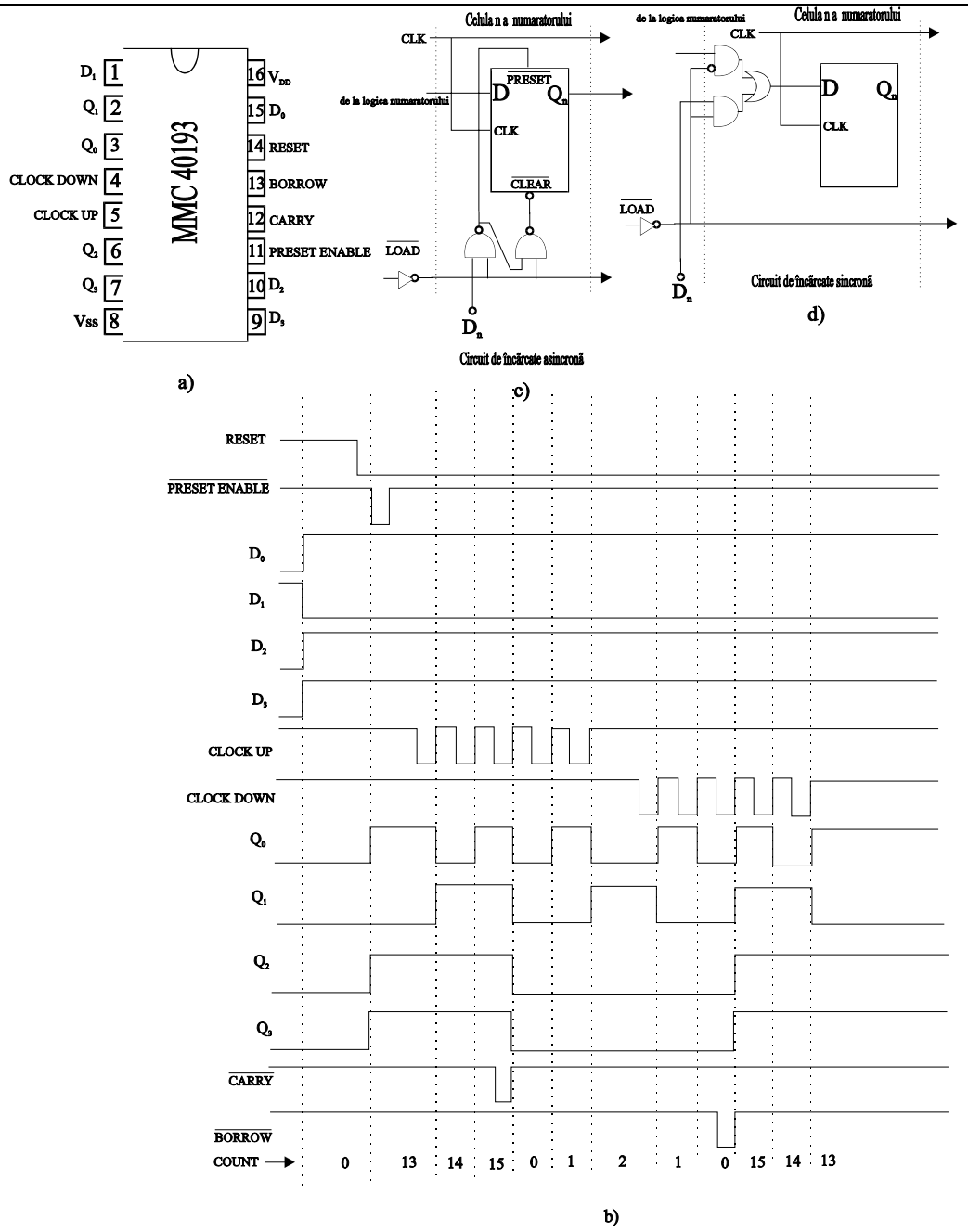


fig. 4.46

4.5.4. Numărătoare Johnson (în inel).

Pe lângă utilizarea în unităţile aritmetice sau a altor blocuri din sistemele numerice, registrele de deplasare serie sunt folosite şi la sinteza numărătoarelor în inel. Cuvântul de *n* biţi înscris într-un registru serie se "pierde" bit după bit la ieşirea serială a registrului după un interval de *n* tacte. Construcţia *registrelor în inel* se bazează pe o structură de registru serie la care se realizează o legătură de reacţie între ieşirea serie şi intrarea serie, informaţia din rgistru numai este pierdută ci recirculată in interiorul "inelului"obţimut prin legătura de reacţie. Transferul ciclic prin registru se poate determina cu relaţia:

$$Q_{i+1}(t+T)=Q_i\ (t)\ CLK,\ Q_0(t+T)=Q_n(t)\ CLK$$

Pentru exemplificare se cere sinteza unui numărător Johnson de patru celule. Pentru sinteză se folosesc patru celule de bistabili JK (fig.4.48a). Semnalul CLEAR aduce registrul în starea iniţială (0000). Deoarece

$J_0 = \overline{Q}_3 = 1$ si $K_0 = Q_3 = 0$ la primul impuls de clock se va înscrie în registru numărul 0001. În continuare acest bit 1 se deplasează în registru, dar celula Q_0 rămâne permanent în 1 până când celula Q_3 nu este comutată în zero. Diagrama cu cele 8 cuvinte înscrise succesiv în numărător este prezentată în figura 4.48c. Se poate trage concluzia că numărul maxim de stări distince şi implicit lungimea cuvântului de numărare al oricărui registru de deplasare se poate dubla prin realizarea reacţiei inversate.

Generarea semnalelor de fază simetrice şi nesuprapuse se poate realiza dintr-un numărător Johnson cuplat la ieşire cu un sistem de porţi (decodificator). Eliminarea posibilităţii de apariţie a hazardului este sadisfăcută prin faptul că în cuvântul de stare de la ieşirea numărătorului Johnson la fiecare impuls de clock comută doar un singur bit. Construcţia decodificatorului de ieşire care generează semnalele $s_1...s_8$ se stabileşte conform schemei din figura 4.48d.

O aplicaţie importantă este sinteza numărătoarelor Johnson utilizând circuitul registru cu încărcare paralelă şi deplasare serială **CDB 495**. Pentru o funcţionare normală ciecuitul trebuie amorsat (iniţializat). Aceasta se face prin folosirea unor reacţii suplimentare de porţi externe forţând corespunzător intrarea serială pentru orice stare care nu corespunde secvenţei normale. În figura 4.47a este prezentat un numărător Johnson cu amorsare cu deplasare de 0 iar în figura 4.47b cu deplasare de 1. Intrarea serială este folosită pentru evitarea stărilor care nu pot activa pe CM în 1 pentru încărcarea paralel (starea 0000 şi 1111).

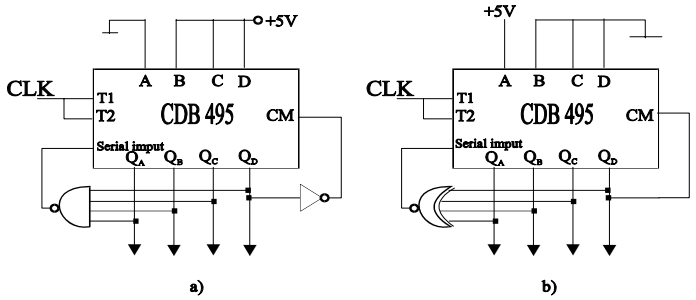


fig.4.47

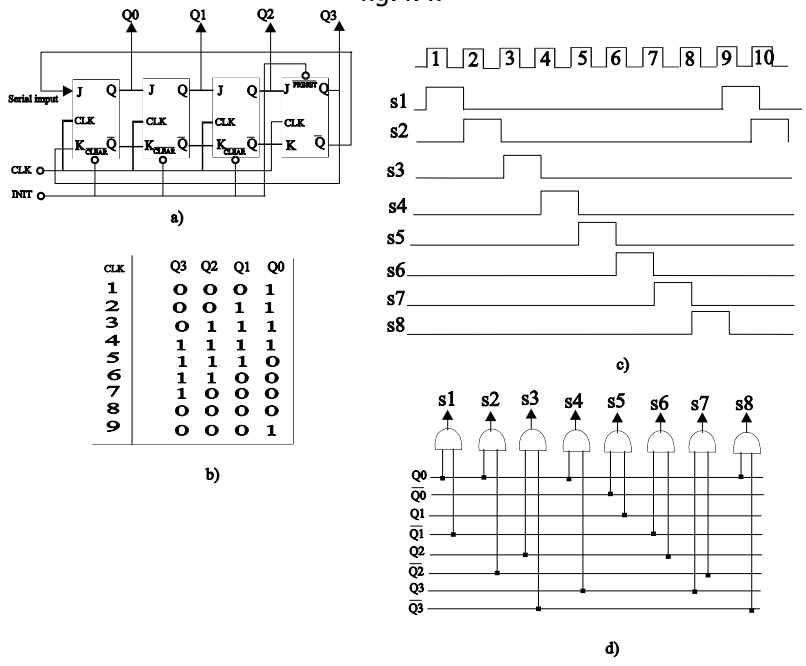

Q0 Q1 Q2 Q3
Serial imput
CLK
INIT
a)
CLK Q3 Q2 Q1 Q0
1 0 0 0 1
2 0 0 1 1
3 0 1 1 1
4 1 1 1 1
5 1 1 1 0
6 1 1 0 0
7 1 0 0 0
8 0 0 0 0
9 0 0 0 1
b)
1 2 3 4 5 6 7 8 9 10
s1 s2 s3 s4 s5 s6 s7 s8
c)
s1 s2 s3 s4 s5 s6 s7 s8
Q0 $\overline{Q0}$ Q1 $\overline{Q1}$ Q2 $\overline{Q2}$ Q3 $\overline{Q3}$
d)

fig. 4.48

4.5.5. Numărătoare în cod arbitrar.

Utilizând celule de bistabili JK se cere proiectarea unui numărător de trei biţi în cod Gray.

Etapa 1. Pentru stabilirea comenzilor de la intrările JK ale bistabililor este necesară construirea unui tabel condensat al stărilor în care variabilele $J_1,K_1,J_2,K_2,J_3,K_3J_4K_4$ sunt funcţii de starea prezentă Q^t si următoare Q^{t+1} (fig. 4.49a).

Etapa 2. Din tabelul de adevăr se reprezintă J_0,K_0, $J_1,K_1.J_2,K_2J_4K_4$ în diagrame Karnaugh şi se minimizează (fig 4.49b).

Etapa 3. Odată stabilite relaţiile ce determină J_0,K_0, $J_1,K_1.J_2,K_2\ J_4K_4$ se va implementa fizic (fig. 4.49c).

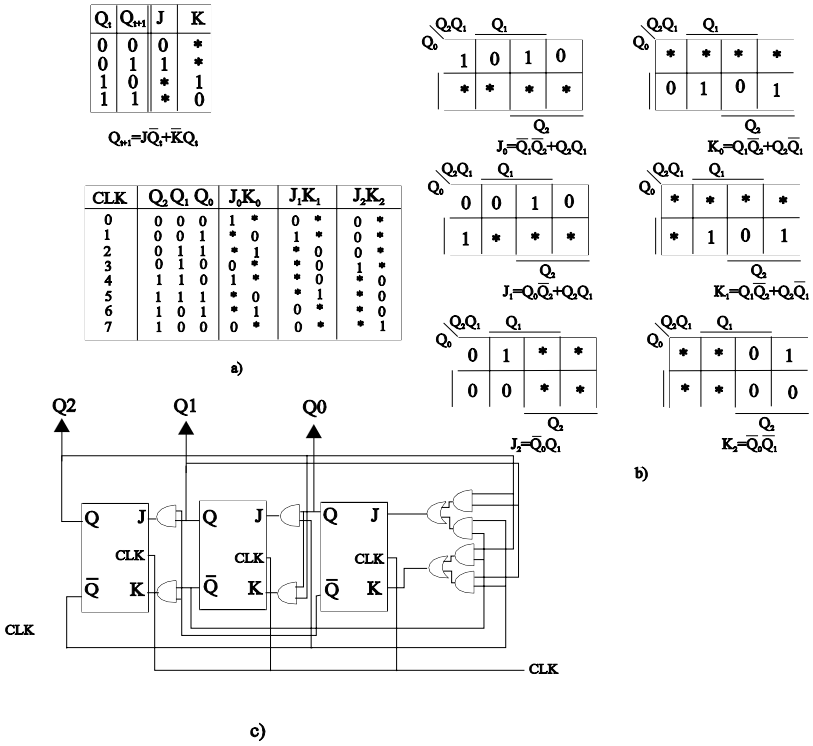


fig. 4.49

4.6. Memorii semiconductoare.

În compataţie cu memorile cu ferite, memorile semiconductoare cu circuite basculantte bistabile permit obţinerea unei densităţi foarte mari de informaţie înmagazinată deci o mare capacitate. Spre deosebire de alte categori de memorii (cu ferite, benzi sau discuri magnetice) care nu necesită consum de energie electrică pentru păstrarea informaţiei, memorile cu CBB necesită un consum permanent de energie pentru păstrarea informaţiei (excepţie fac memorile **ROM** studiate anterior care odată programate de către fabricant păstrează informaţia). Memorile semiconductoare sunt deci volatile şi nedistructive (informaţia poate fi citită în orice moment fără a fi distrusă atâta timp cât circuitul se află sub tensiune).

4.6.1. Memorii SRAM (memorii RAM statice).

1. Celula **RAM** statică cu tranzistoare bipolare.

Celula statică de memorie cu tanzistoare bipolare de la intersecţia liniei *x* cu coloana *y* are ca suport un circuit baculant bistabil obţinut din două inversoare (tranzistoarele npn multiemiter T_1 şi T_2 figura 4.50ab). În cazul celulului de memorie din figura 4.50b câte un emiter din fiecare tranzistor este folosit pentru linia de selecţie x_i şi câte unul pentru linia y_i. Cel de al treilea emiter al tranzistoarelor este legat la liniile de citire scriere S_0 şi S_1.

Datele se scriu şi se citesc la intersecţia coloanei şi liniei care conţin bistabilul considerat. La ***scriere*** linile *x* şi *y* corespunzătoare sunt activate (aduse în 1 logic). CBB se află sub controlul linilor de citire scriere şi este adus ăn starea dorită prin aplicarea la terminalele S_0 şi S_1 a unui semnal logic fie pentru a scrie 1 logic fie pentru a citii 0 logic forţând blocarea sau aducerea în conducţie a tranzistorului T_1 sau T_2 corespunzător bitului memorat. Linile x şi y sunt aduse apoi la 0 logic bistabilul memorând informaţia. De exemplu pentru înscrierea bitului 1 este necesară blocarea tranzistorului T_2 care se poate obţine prin polarizarea inversă a joncţiunilor emiter bază în urma aplicării unui impuls la intrarea S_1 concomitent cu activarea linilor x şi y. La ***citire*** CBB este din nou activat prin aducerea linilor x şi y la nivel ridicat. Curentul care trece prin tranzistorul în stare de conducţie este deviat de la liniile de adresare către linile de citire scriere şi "curge" către ieşirea de citire corespunzătoare, starea CBB este determinată de ieşirea care devine 0 sau 1.

Citirea nu este distructivă, CBB păstrează informaţia stocată dar spre deosebire de memorile magnetice, memorile cu bistabili necesită un consum continuu de energie cea ce face ca memorile SRAM să fie memorii volatile.

Circuit integrat consacrat **CDB 481E** (memorie de 16biţi).

2. Memorii SRAM în tehnologie N-MOS (fig. 4.51a) şi **C-MOS** (fig 4.51b).

În prezent memorile integrate cu tranzistoare MOS au o foarte mare răspândire datorită faptului că sunt ieftine, tehnologic mai uşor de realizat, densitate mare de integrare etc. Tipurile de memorii cu tranzistoare MOS au anumiţi parametrii cum ar fi viteza de lucru şi timpul de acces mai slabi decât la cele cu tranzistoare bipolare dar au un consum mult mai mic şi o capacitate mult mai mare. Celula statică de la intersecţia liniei x_i cu coloana y_i are ca suport un CBB realizat cu două inversoare (tranzistoarele T_1 şi T_2). Deoarece ambele variante au o funcţionare identică explicaţile se vor referii in general pentru amândouă.

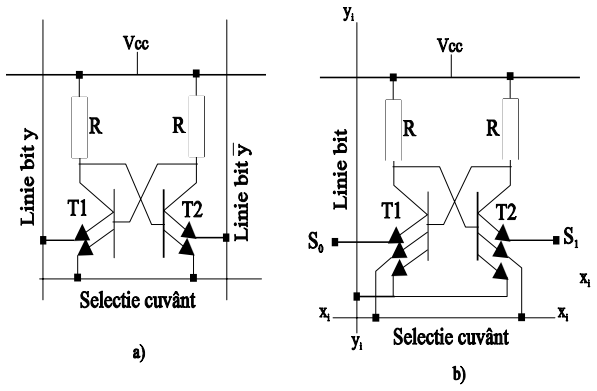


fig. 4.50

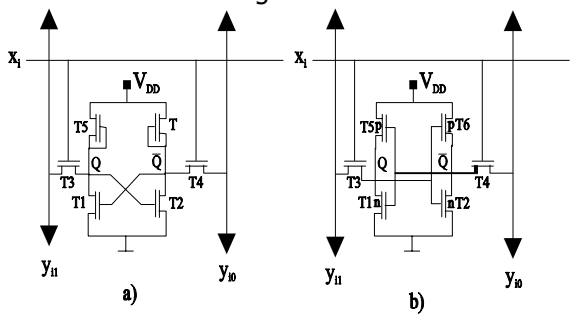


fig. 4.51

Funcţionarea: Tranzistorii T_3 şi T_4 sunt tranzistoare de activare (scriere citire) a bistabilului format din tranzistoarele T_1 şi T_2 iar tranzistorii T_5 şi T_6 sunt tranzistori de sarcină (rezistenţe MOS). Pentru *citire* se aplică o tensiune ridicată pe linia selecţie cuvânt (x_i), care deschide tranzistoarele T3 şi T4 iar circuitele de citite vor sesiza pe linile de bit y_{i0} şi y_{i1} care din tranzistorii din bistabil se află în conducţie T_1 sau T_2 (în funcţie de starea bistabilului 0 sau 1). Pentru scrierea informaţiei se aplică din nou tensiunea ridicată pe linia de cuvânt şi apoi prin circuitele de citire se forţează trecerea bistabilului într-o stare sau alta. Deoarece tot timpul unul din inversoarele (unul din tranzistorii T_1 sau T_2) sunt în conducţie rezultă un consum de putere destul de mare ($\approx$ 500mW/ 1Kbit). Preoblema este rezolvată utitlizând tranzistosre C-MOS (fig.4.51b) care au consumul în regim de curent continuu neglijabil (1mW/1Kbit). La celula N-MOS se poate reduce curentul în regim de aşteptare sub ordinul de μA printr-o dimensionare corectă a tranzistoarelor T_5 şi T_6. Pentru obţinerea unei siguranţe sporite în procesele se scriere şi citire cele două coloane de bit nu sunt folosite în mod diferenţial ci în mod simetric simultan (când o bară este utilizată într-o comandă cealaltă este fixată la un potenţial de 3V intermediar nivelelor H şi L).

Scriere: a) **bit 1**- y_{i0} forţată la nivel L, y_{i1} nivel intermediar 3V, T_3 şi T_4 în conducţie determină T_1 blocat şi T_2 în conducţie deci apariţia stării Q=1.

b) **bit 0**- y_{i1} forţată la nivel L, y_{i0} nivel intermediar 3V, T_3 şi T_4 în conducţie determină T_2 blocat şi T_1 în conducţie deci apariţia stării Q=0.

Citire: a) **bit 1**- activarea liniei x_i, y_{i1} nivel intermediar 3V, y_{i0} nivel intermediar 3V, tranzistorul T_2 care este în conducţie conectează linia y_{i0} la masă potenţialul ei scade fată de 3V deci diferenţa de potenţial între linile y_{i0} şi y_{i1}este pozitivă.

b) **bit 0**- activarea liniei x_i, y_{i1} nivel intermediar 3V, y_{i0} nivel intermediar 3V, tranzistorul T_1 care este în conducţie conectează linia y_{i1} la masă potenţialul ei scade fată de 3V deci diferenţa de potenţial între linile y_{i0} şi y_{i1}este negativă.

Semnul diferenţei şi generarea nivelului logic al bitului conţinut în celulă este este sesizat de către amplificatoare diferenţiale de detectare ataşate fiecărei coloane (amplificatoare de sens). Viteza de execuţie a unei operaţii depinde de viteza de decodificare al adreselor şi de rapiditatea de variaţie a potenţialelor pe linia de selecţie şi pe coloane.

Operaţile de scriere şi citire ale memorilor **SRAM**.

Pentru orice utilizator din exterior circuitul de memorie se reduce la o magistrală de adrese, de date şi de control. Magistrala de control conduce circuitul de memorie în cazul în care acesta este plasat într-un sistem global (sisteme microprocesor etc,). Principalele semnale de control pentru memoria SRAM sunt: $\overline{CS}$ - cip select face selecţia circuitul de memorie, $\overline{WE}$ - write enable activ execută ciclul de scriere, inactiv ciclul de citire. În figura 4.66a şi b este prezentată structura şi simbolul unui circuit de memeorie SRAM de capacitate 1K×4biţi.

Citirea, scrierea şi succesiunea semnalelor este prezentată în figura 4.66c (citire) si 4.66d (scriere).

Scrierea: 1. Se aplică cuvântul de adresă A_0-A_9.

2. Se activează semnalul de selecţie $\overline{CS}$=0 şi semnalul $\overline{WE}$
3. Se aplică cuvântul de date D_0-D_3 pe magistrala de date.
4. Se dezactivează semnalele $\overline{CS}$ si $\overline{WE}$
5. Se eleiberează magistrala de date si adrese. Ieşirile trec în starea de înaltă impedanţă (HZ).

Citirea: similar cu operaţia de scriere cu condiţia că $\overline{WE}$ este inactiv.

Condiţii de timp pentru operaţia de *citire*:

- $\mathbf{t_{ACC}}$=t_1-t_0 timp de acces momentul dintre aplicarea adreselor şI si momentul apariţiei datelşor valide pe magistral de date.
- $\mathbf{t_{CS1}}$ timp minim necesar din momentul activării selecţiei circuitului până în momentul în care ieşirile trec din starea HZ în starea mormală.
- $\mathbf{t_{CS2}}$ timp minim necesar din momentul dezactivării selecţiei circuitului până în momentul în care ieşirile trec din starea mormală în starea HZ.

Condiţii de timp pentru operaţia de *scriere*:

- $\mathbf{t_{ADEC}}$ timp minim necesar pentru decodificarea cuvântului de adresă
- $\mathbf{t_{PS}}$ timp de prestabilire
- $\mathbf{t_{MS}}$ timp de menţinere

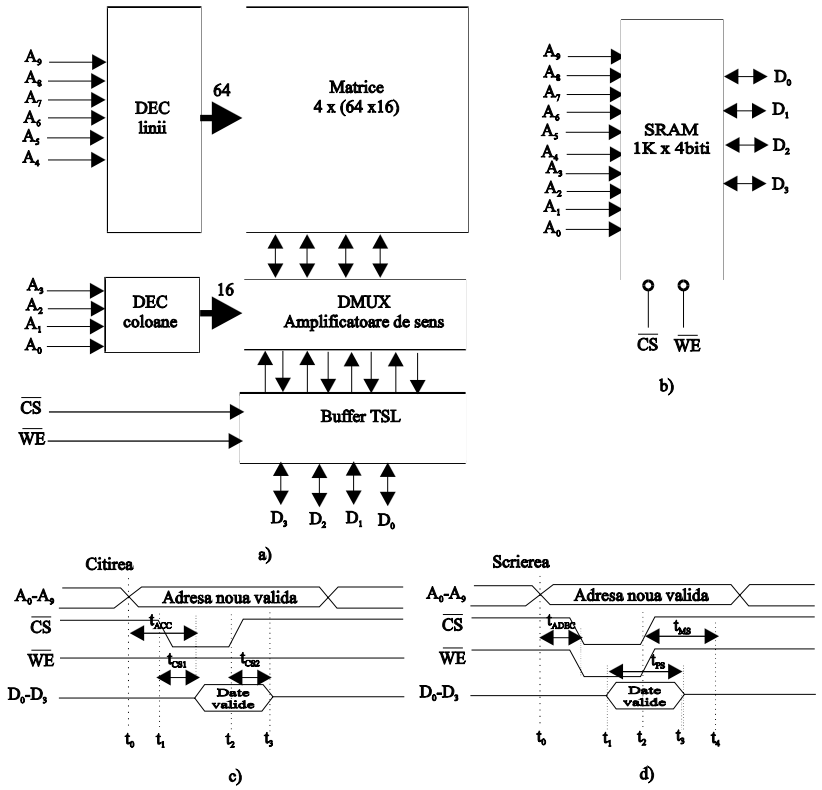


fig. 4.52

Exemplul 1: Să se proiecteze utilizând circuite de memorie SRAM **Intel 2114** (1024 x 4biţi) o memorie RAM de 4K cuvinte a 8 biţi (fig 4.53).
- Procedeele sunt similare cu cele de la extinderea capacităţii memorilor ROM.

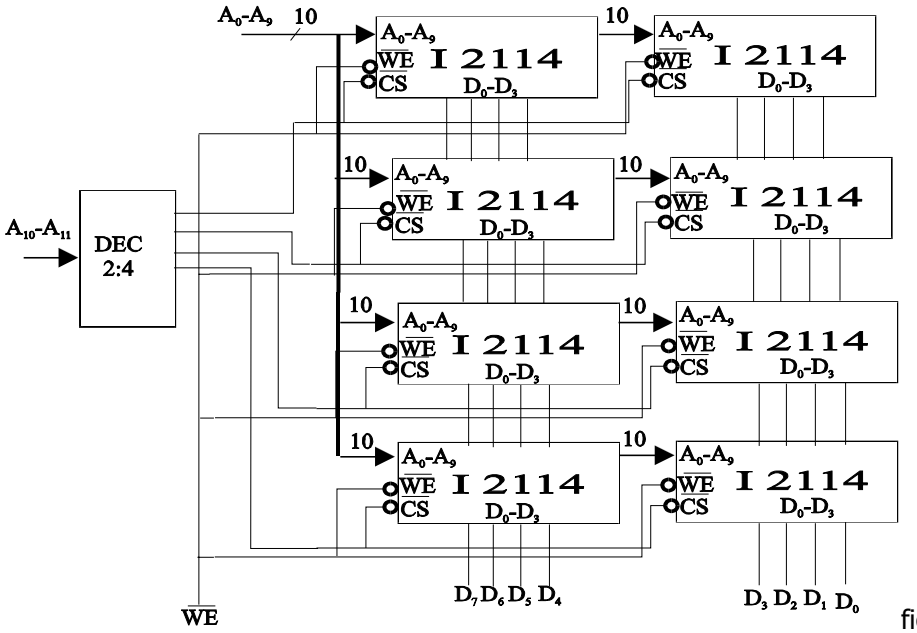
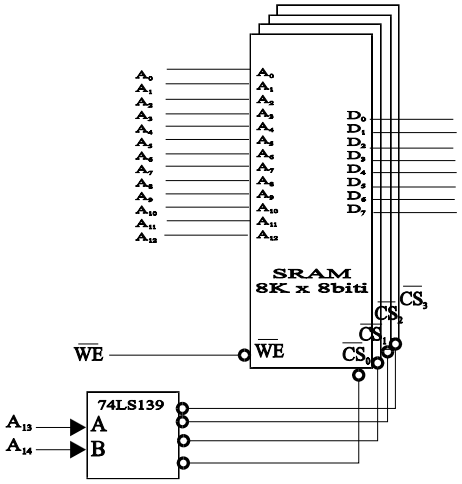


fig. 4.53

Exemplul 2: Utilizând memorii SRAM de 8K x 8 biţi să se extindă capacitatea memoriei la 32 K octeţi. Pentru decodificare se va utiliza circuitul 74LS139 (fig. 4.54).



$A_{14}A_{13}A_{12}...A_1A_0$	$\overline{CS}_0\ \overline{CS}_1\ \overline{CS}_2\ \overline{CS}_3$	Blocul
0 0* * *	0 1 1 1	0
0 1* * *	1 0 1 1	1
1 0* * *	1 1 0 1	2
1 1* * *	1 1 1 0	3

fig. 4.54

Circuite de memorie SRAM consacrate: **I 2147** (2K x 1bit), **I 2102** (1K x 1bit), **I 2114** (1K x 4biti).

4.6.2. Memorii DRAM (memorii de tip RAM dinamic).

Structurile de memorie DRAM păstrează în general aceeaşi organizare matricială de la memorile SRAM cu deosebirea că celula de memorie SRAM constituită dintr-un letch este înlocuită cu o capacitate integrată care formează celula dinamică. Comparativ cu celula statică la celula dinamică se mai păstrează unul din tranzistoarele T_1, T_2 care va conecta celula (capacitatea C_D) la o coloană realizând astfel structura prezentată în figura 4.55.

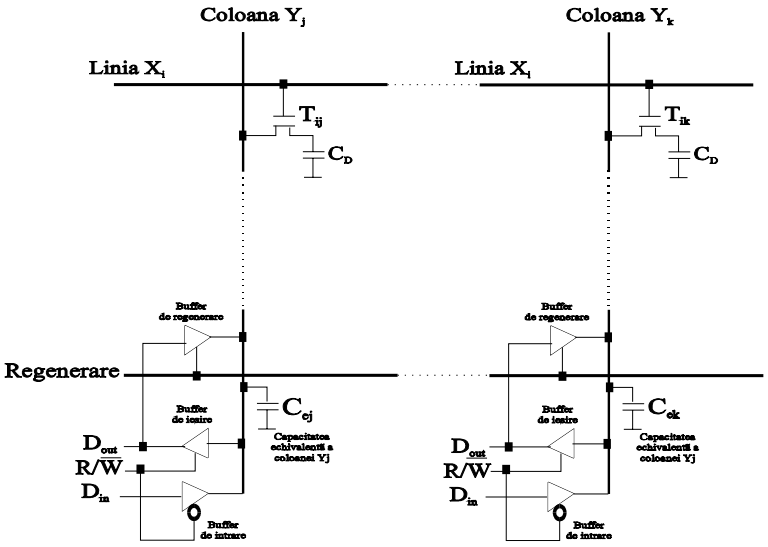


fig. 4.55

Valoarea capacităţii C_D este de ordinul zecimilor de pF iar capacitatea echivalentă pentru fiecare coloană de 10...20 ori mai mare. Această simplitate comstructivă a celulei de memorie DRAM duce la o densitate foarte mare de integrare şi consum redus de putere deci implicit la realizarea unor circuite de memorie de capacităţi foarte mari (1K, 4K, 16K, 256K, 1M, 4M, 8M, 16M, 32M, 64M...).

Selecţia celulei se face activând linia x_i care comandă în conducţie tranzistorul T_{ij} realizându-se astfel

conectarea capacităţii C_D la coloana Y_j. Prin această conectare pe coloana Y_j rezultă o tensiune care reflectă valoarea anterioară a tensiunii de pe condensator înainte de conectare. Deoarece există o mare disproporţie între valoarea capacităţii C_D şi C_e citirea conţinutului celulei se face utilizând la iesire amplificatoare de sens (buffere de iesire).

Scrierea:

- Se realizează selecţia celulei prin activarea liniei X_i.
- Pe intrarea D_{in} se aplică bitul care trebuie înscris.
- Semnalul $R/\overline{W}$ =1 dezactivează bufferul de ieşire şi activează bufferul de intrare, condensatotul C_D se încarcă cu o sarcină proporţională cu tensiune aplicată pe intrarea de date D_{in}.
- Prin dezactivarea liniei X_i se blochează tranzistorul T_{ij} condensatorul rămăne încărcat cu o sarcină corespunzătoare bitului D_{in}.

Citirea:

- Se realizează selecţia celulei prin activarea liniei X_i.
- Semnalul $R/\overline{W}$ =0 dezactivează bufferul de intrare şi activează bufferul de iesire. Valoarea bitului înscris este generată ca data de ieşire Dout.
- Se dezactivează linia X_i si semnalul $R/\overline{W}$.

Datorită curenţilor de scurgere sarcina electrica corespunzătore valorii 1 logic acumulată în capacitatea C_D se diminuează în timp cea ce face necesară regenerarea continuă a acesteia la intervale de 2...4ms.

Regenerarea:

- Se realizează selecţia celulei prin activarea liniei X_i.
- Semnalul $R/\overline{W}$ =0 activeazează amplificatorul de sens deci nivelul de tensiune corespunzător bitului înscris se aplică la intrare bufferului de regenerare.
- Semnalul *regenerare* activează bufferul de regenerare ce reface nivelul de tensiune de pe condensatorul celulei.
- Se dezactivează linia X_i , semnalele $R/\overline{W}$ şi *regenerare*.

4.6.2.1 Structura circuitelor de memorie DRAM.

Structura internă a unui circuit de memorie DRAM este prezentată în figura 4.56.

Activarea liniei X_i selectează toate celule de pe acestă linie, alegerea doar a unei celule se face prin selecţia coloanei respective (Y_j). Selecţia simultană a tuturor celulelor se face periodic (intervale de 2...4ms) prin activarea semnalului *regenerare* şi este utilă pentru operaţia de regenerare. Pentru implementarea acestei operaţii de regenerare este necesară generarea în intervalul de 2...4ms a tuturor adreselor matricei de memorie, acţiune efectuată de un numărător inclus intr-un bloc de control al regenerării (refresh controler).

Selecţia se face în două direcţii principale: pe linie printr-un decodificator cu activarea liniei X_i şi pe coloană printr-un DMUX care selectează coloana Y_j. Acest procedeu de selecţie a unei celule face necesară divizarea cuvântului de adresă A_0,A_1, ..., A_{n-1} în două subcuvinte. Subcuvântul format din biţii inferiori (A_0,A_1, ..., $A_{n/2-1}$) se aplică DEC pentru linii iar cel format din biţii superiori ($A_{n/2}$, $A_{n/2+1}$,..., A_{n-1})DMUX pentru coloane. Ordinea de adresare este urmatoarea: întâi se aplică pe magistrala de adrese subcuvântul inferior care este inscris în registrul adresă linii cu semnalul de strob $\overline{RAS}$ (Row Address Strob) după care pe magistrală se aplică subcuvântul superior ce este înscris în registrul adresă coloane cu semnalul $\overline{CAS}$ (Column Address Strob).

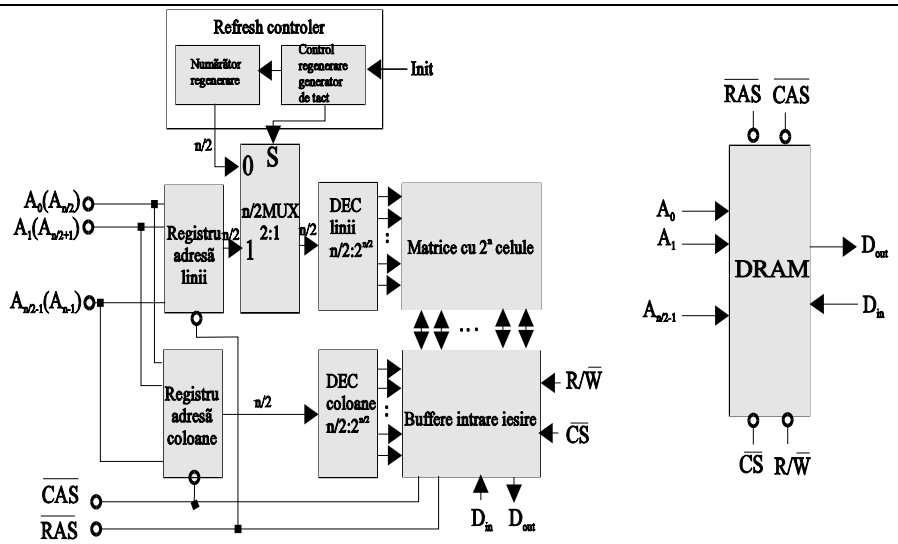


fig.4.56

Dacă subcuvântul de adresă se măreşte cu un bit (cuvântul de adresă de măreşte cu 2 biţi) capacitatea memoriei se va mării de 4 ori ($2^{n/2+1}$ $2^{n/2+1}=2^n$ 4).Acesta explică faptul că circuitele DRAM uzuale au capacităţi multiplu de patru (1K, 4K, 16K, 1M, 4M, 16M, 32M, 64M...)

4.6.2.2. Ciclii de citire, scriere şi regenerare pentru memorile DRAM

Diagrama de semnale şi timpi pentru scriere, citirea şi regenerarea memorilor de tip DRAM este prezentă în figura 4.57.

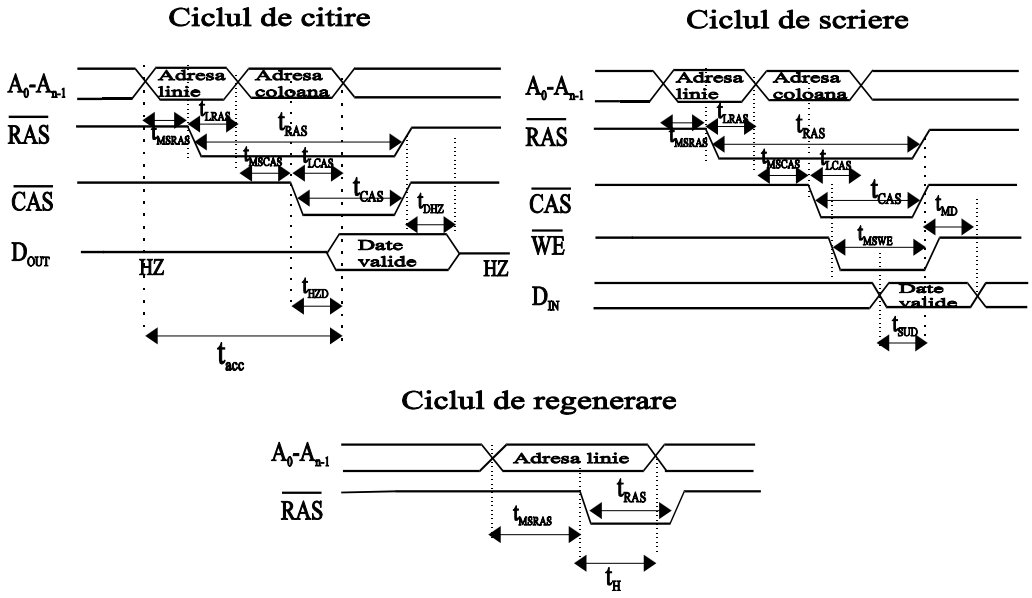


fig. 4.57

- ***Ciclul de citire***

t_{RAS}- durata minimă a semnalului RAS
t_{CAS}- durata minimă a semnalului CAS
t_{MSRAS}- timp minim de stabilire a adresei de linie faţă de frontul negativ al RAS.
t_{MSCAS}- timp minim de stabilire a adresei de coloană faţă de frontul negativ al CAS.
t_{LRAS}- timp minim de menţinere a adresei de linie faţă de frontul negativ RAS.
t_{LCAS}- timp minim de menţinere a adresei de coloană faţă de frontul negativ CAS.

t_{HZD}- timp minim necesar în care ieşirea TSL trece din starea HZ generând la ieşire data stabilă.
t_{DHZ}- timp minim necesar în care ieşirea de date trece din starea HZ.
tacc- timp minim de acces, intervalul de timp din momentul aplicării adresei până în momentul apariţiei datelor la ieşire.

- ***Ciclul de scriere.***

Conţine toţi timpii proprii operaţiei de citire şi în plus:
t_{SUD}- timpul de stabilire a datelor faţă de frontul posterior al CAS
t_{MD}- timpul de menţinere a datelor faţă de terminarea semnalului CAS.
t_{MSWE}- Timp de stabilire a comenzii de scriere faţă de frontul posterior CAS.

- ***Ciclul de regenerare.***

Reprezintă un ciclu de scriere simultană a tuturor biţilor de pe o linie şi necesită doar aplicarea adresei de linie, activarea semnalului RAS şi iniţializarea comenzii de regenerare. Pentru corectitudinea operaţiei este necesară respectarea strictă a timpilor de stabilire şi menţinere a adresei de linie faţă de activarea semnalului RAS.

În general timpul de ciclu (timpul minim dintre două operaţii de scriere-citire sau citire scriere) pentru memorile DRAM este cuprins în intrevalul 110-150ns. Acest lucru arată că memorile SRAM sunt de 5...10 ori mai rapide decât circuitele de memorie DRAM.

4.8.2.3. Adresarea si comanda regenerarii pentru o memorie DRAM de 64K x 1bit. [8]

Schema bloc este prezentată în figura 4.58. Blocul NUM. este un numărător pe 8 biţi care generează adresele A0...A7 pentru împrospătare. Blocul CONTROL generează 256 de impulsuri într-un interval de 2...4ms, comandă semnalele RAS, CAS, R/W, generează semnalele de selecţie MUX pentru cele două căi şi semnalul de strob pentru registru de adrese. multiplexorul determină aplicarea la cele 8 linii de adresă ale memoriei, a adresei de linie (A0...A7) a adresei de coloană (A8...A15) precum şi a adresei de regenerare. Blocul de control va fi comandat de microprocesorul sistemului pe magistrala de control.

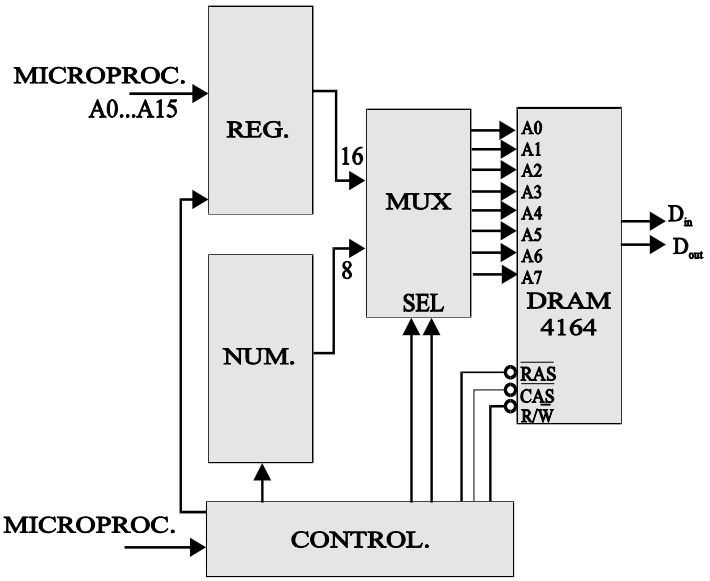


fig.4.58

Memorii DRAM folosite uzual: **Intel I2104 , I2107** - 4K x 1bit, **I 2117**- 16K x 1 bit, **I 4164** - 64K x 1 bit, **Microelectronica SA MMN 4027**- 4K x 1 bit, **MMN 4116**- 16K x 1 bit, **Micron MT4LC4M4B1-** 4M x 4 biţi**.**

4.6.2.4. Memoria SIMM 4M x 8 biţi MT2D48. .

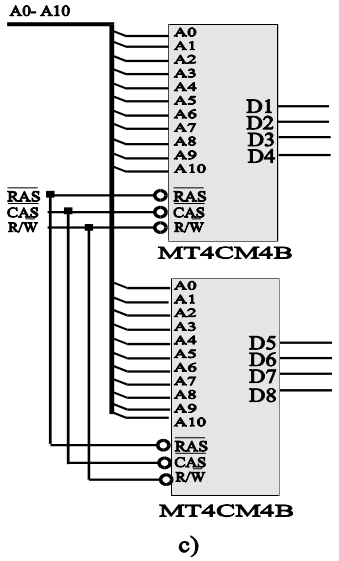
Folosită în sistemele IBM-PC memoria SIMM **MT2D48** are capacitatea de 4Mocteţi. Circuitul dispune de 22 linii de adresă furnizate secvenţial. Funcţionarea este similară cu prezentarea făcută pentru memorile DRAM cu deosebirea că timpul de regenerare este de 32ms mult mai mare decât cel de la memorile DRAM din prima generaţie care au un timp de regenerare de 2...4ms.

Semnificaţia celor 30 de pini este prezentată în figura 4.59 a şi b. Ca şi structură electrică circuitul este realizat prin extensie folosind două circuite de memorie **MT4CM4B** (fig.4.59c).

a)

Pin	Semn.	Pin	Semn.	Pin	Semn.	Pin	Semn.
1	Vcc	9	Vss	17	A8	25	D8
2	/CAS	10	D3	18	A9	26	NC
3	D1	11	A4	19	A10	27	/RAS
4	A0	12	A5	20	D6	28	NC
5	A1	13	D4	21	/WE	29	NC
6	D2	14	A6	22	Vss	30	Vcc
7	A2	15	A7	23	D7		
8	A3	16	D5	24	NC		

b)

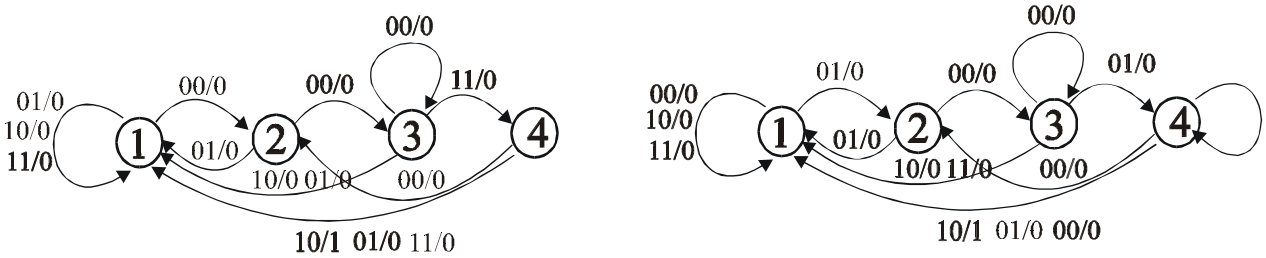


c)

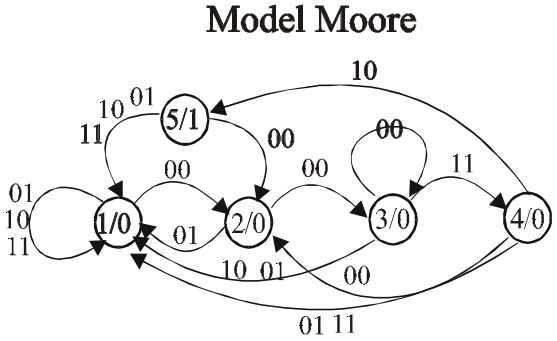
fig. 4.59

4.7. CIRCUITE LOGICE SECVENTIALE – APLICATII

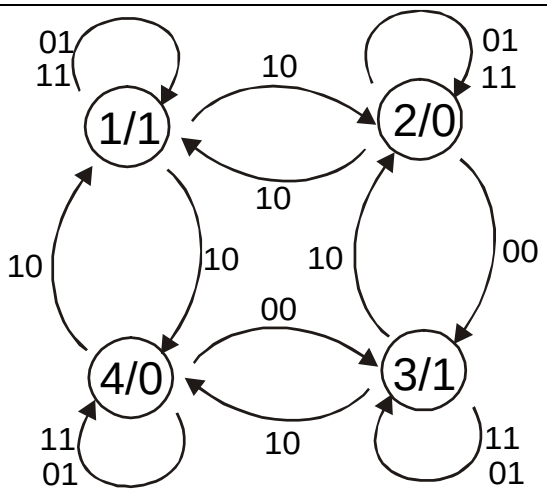
Problema 4.1 Să se construiască tabelul de tranziţie al stărilor pentru automatele Mealy definite de urmatoarele grafuri .



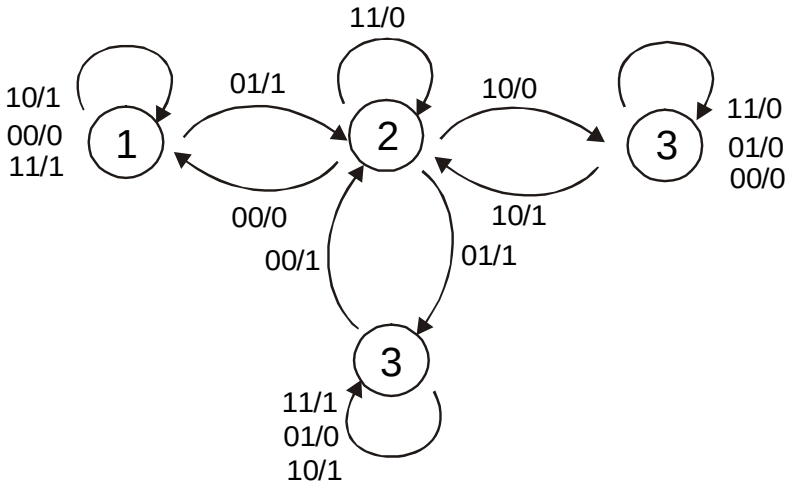
Problema 4.2 Să se construiască tabelul de tranziţie al stărilor pentru automatul Moore definit de graful de tranziţii urmator.



Problema 4.3 Circuitul basculant bistabil RS (sincron şi asincron)
Problema 4.4 Circuitul basculant bistabil JK (sincron şi asincron)
Problema 4.5 Circuitul basculant bistabil RS-Master-Slave (sincron şi asincron)
Problema 4.6 Circuitele basculante bistabile de tip D şi T
Problema 4.7 Utilizând circuite bistabile de tip JK să se proiecteze un numărător asincron modulo 5
Problema 4.8 Utilizând circuite bistabile de tip JK să se proiecteze un numărător asincron modulo 7
Problema 4.9 Utilizând circuite bistabile de tip JK să se proiecteze un numărător sincron modulo 4
Problema 4.9 Utilizând circuite bistabile de tip D să se proiecteze un numărător sincron modulo 6
Problema 4.10 Utilizând circuite bistabile de tip D să se proiecteze:
a) un registru serie de 4 biţi
b) un registru paralel de 4 biţi
Problema 4.16 Memoria SRAM. Celula SRAM. Organizarea memoriei.
Problema 4.17 Memoria SRAM. Ciclii de citire şi scriere.
Problema 4.18 Memoria DRAM. Celula DRAM. Organizarea memoriei.
Problema 4.19 Memoria DRAM. Ciclii de citire, scriere şi regenerare.
Problema 4.20 Să se implementeze un modul SRAM de 128K utilizând două variante:
a) extensia capacităţii de adresare utilizând circuite SRAM de 1Kx4 biţi (MMN2114)
b) extensia capacităţii de ieşire utilizând circuite SRAM de 1Kx4 biţi (MMN2114)
Problema 4.21 Să se construiască organigrama şi apoi să se implementeze un numărător comandat cu următoarele comenzi: M5- numără până la 5, M6- numără până la 6 şi lipsa unei comenzi numără până la 8
Problema 4.22 Să se construiască tabelul de tranziţii pentru automatul sincron definit de următorul graf Moore:



Problema 4.23 Să se construiască tabelul de tranziţii pentru automatul sincron definit de următorul graf Mealy:



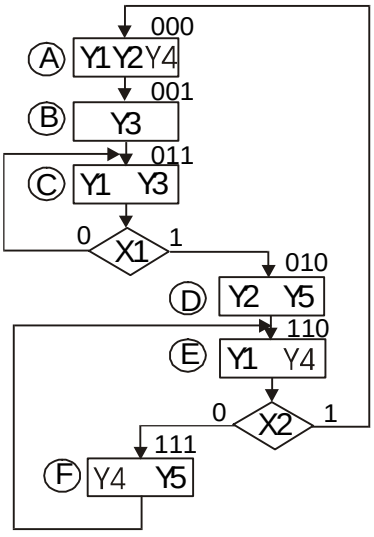
Problema 4.24 Să se reducă şi apoi să se implementeze automatul definit prin următorul tabel de tranziţii:

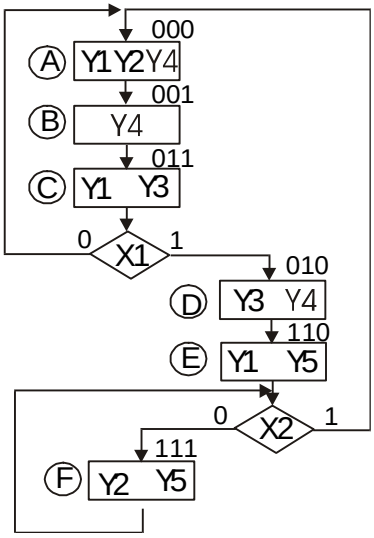
Starea prezentă Q	**Starea urmatoare Q** X_1X_0				**iesire Y**
	00	01	11	10	
1	1	1	1	2	0
2	*	1	2	*	0
3	3	1	2	1	1
4	4	5	1	*	1
5	1	1	3	4	0
6	2	2	4	3	0
7	1	8	9	1	1
8	*	8	10	4	0
9	10	1	3	5	1
10	10	3	1	4	1

Problema 4.25 Să se reducă şi apoi să se implementeze automatul definit prin următorul tabel de tranziţii:

Starea prezentă Q	**Starea urmatoare Q** X_1X_0			
	00	01	11	10
1	1/1	1/1	1/1	2/0
2	*/*	1/1	2/1	*/*
3	3/1	1/1	2/0	1/0
4	4/1	5/1	1/0	*/*
5	1/1	1/1	3/0	4/1
6	2/1	2/0	4/1	3/1
7	1/0	8/1	9/1	1/1
8	*/*	8/1	10/1	4/1
9	10/1	1/1	3/0	5/1
10	10/1	3/1	1/0	4/1

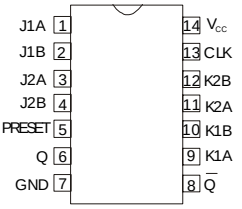
Problema 4.26 Să se implementeze următoarele automate definite prin organigramă ASM.





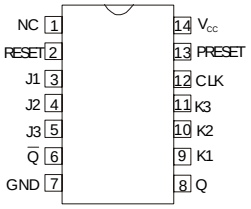
6. CIRCUITE LOGICE SECVENTIALE INTEGRATE

7471• Bistabil master-slave cu SI-SAU pe intrarile J,K



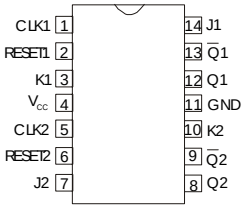
J= (J1A J1B)+ (J2A J2B)
K= (K1A K1B)+ (K2A K2B)

7472• Bistabil J -K master-slave

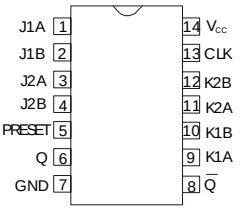


J= J1 J2 J3
K= K1 K2 K3

7473• Doua bistabile J -K master-slave

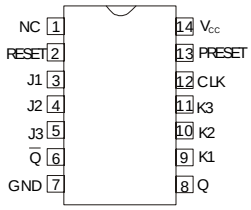


7471• Bistabil master-slave cu SI-SAU pe intrarile J,K



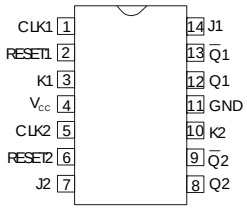
J= (J1A J1B)+ (J2A J2B)
K= (K1A K1B)+ (K2A K2B)

7472• Bistabil J -K master-slave

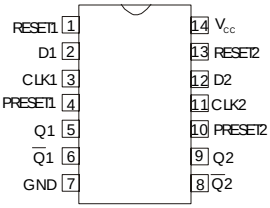


J= J1 J2 J3
K= K1 K2 K3

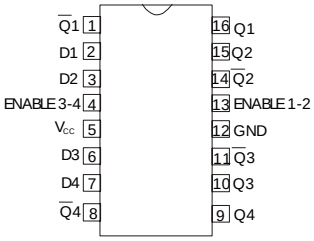
7473• Doua bistabile J -K master-slave



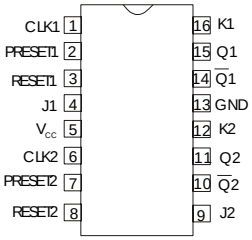
7474• Doua bistabile de tip D



7475• Patru bistabile de tip D cu retinere

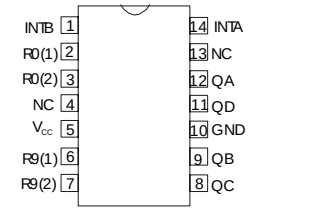


7476• Doua bistabile de tip J-K

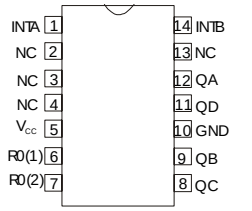


• Memorie RAM de 64 biti 16x4

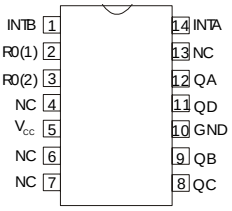
• Numarator decadic (divizor cu 2 si 5)



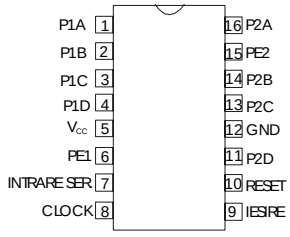
7492• Numarator divizor prin 12



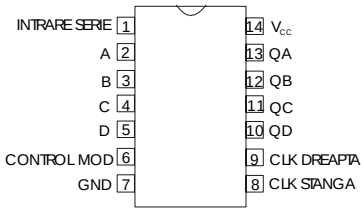
7493• Numarator binar de 4 biti



7494• Registru de deplasare pe 4 biti cu 2 intrari asincrone

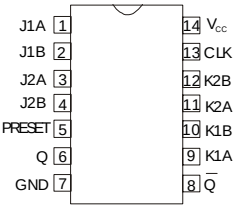


7495• Registru de deplasare pe 4biti cu acces paralel



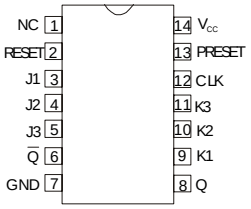
6. CIRCUITE LOGICE SECVENTIALE INTEGRATE

7471• Bistabil master-slave cu SI-SAU pe intrarile J,K



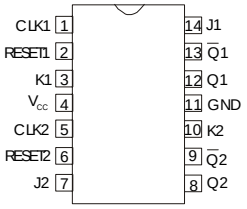
J= (J1A J1B)+ (J2A J2B)
K= (K1A K1B)+ (K2A K2B)

7472• Bistabil J -K master-slave

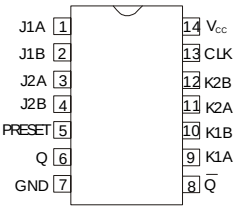


J= J1 J2 J3
K= K1 K2 K3

7473• Doua bistabile J -K master-slave

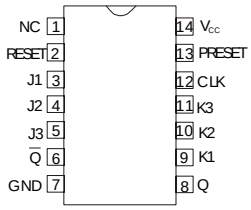


7471• Bistabil master-slave cu SI-SAU pe intrarile J,K



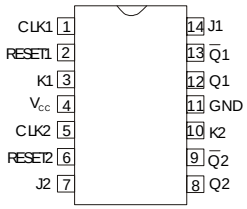
J= (J1A J1B)+ (J2A J2B)
K= (K1A K1B)+ (K2A K2B)

7472• Bistabil J -K master-slave

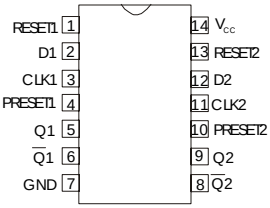


J= J1 J2 J3
K= K1 K2 K3

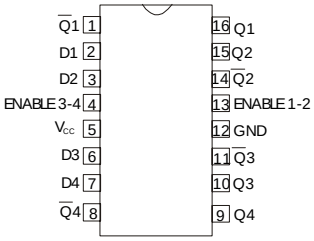
7473• Doua bistabile J -K master-slave



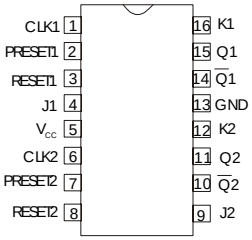
7474• Doua bistabile de tip D



7475• Patru bistabile de tip D cu retinere

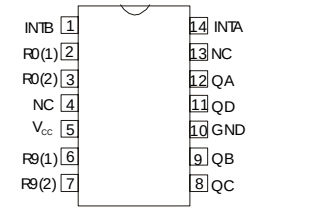


7476• Doua bistabile de tip J-K

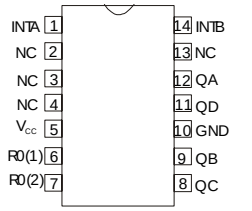


• Memorie RAM de 64 biti 16x4

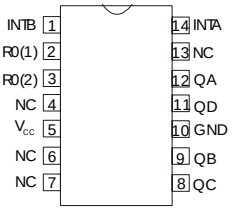
• Numarator decadic (divizor cu 2 si 5)



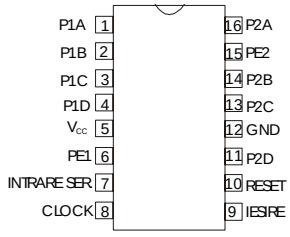
7492• Numarator divizor prin 12



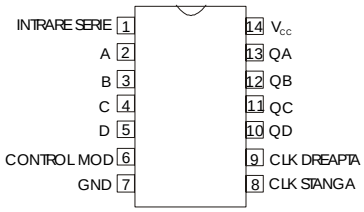
7493• Numarator binar de 4 biti



7494• Registru de deplasare pe 4 biti cu 2 intrari asincrone



7495• Registru de deplasare pe 4biti cu acces paralel



B. ELECTRONICA DIGITALA

CAPITOLUL 1 - SISTEME DE NUMERATIE.CODURI-

1.1. Sistemul de numerație zecimal

Sistemul de numerație utilizat cel mai frecvent este *sistemul de numerație poziționa*l. Intr-un asfel de sistem, un număr se reprezintă printr-un şir de cifre în care fiecare din pozițile cifrelor are o anumită *pondere*. Valoarea unui număr este suma ponderată a cifrelor sale, de exemplu:

1734=1x1000+7x100+3x10+4x1

Virgula zecimală face posibilă utilizarea unor puteri ale lui 10 atât pozitive cât şi negative:

5185,68=5x1000+1x100+8x10+5x1+6x0,1+8x0,01

In general: un număr N de forma $n_1n_0n_{-1}n_{-2}$ are valoarea**:** $N=n_110^1+n_010^0+n_{-1}10^{-1}+n_{-2}10^{-2}$

adică : $N = \sum_{i=-n}^{p-1} d_i \cdot r^i$

Cifra cea mai din stânga este este cifra de cel mai mare ordin sau *cifra cea mai semnificativă* (MSB) iar cifra cea mai din dreapta este cifra de cel mai mic ordin sau *cifra cea mai puțin semnificativă* (LSB).

1.2 Sistemul de numerație binar

Baza de numerație este 2 iar valoarea numărului este: $B = \sum_{i=-n}^{p-1} b_i \cdot 2^i$

Exemple de echivalente zecimale ale numerelor binare:

$10011_2=1x2^4+0x2^3+0x2^2+1x2^1+1x2^0=19_{10}$

$100010_2=1x2^5+0x2^4+0x2^3+1x2^2+1x2^1+0x2^0=34_{10}$

$101,001_2=1x2^2+0x2^1+1x2^0+0x2^{-1}+0x2^{-2}+1x2^{-3}=5,125_{10}$

Exemplu de transformare binar- zecimal:

179:2=89 rest 1 (LSB)
:2= 44 rest 1
:2= 22 rest 0
:2= 11 rest 0 **deci: $179_{10}=1011001_2$**
:2= 5 rest 1
:2= 2 rest 1
:2= 1 rest 0
:2=0 rest 1 (MSB)

1.3 Sistemul de numerație octal.

Are baza 8. ***Exemple***:

- **Conversie zecimal-octal**:

- se fac împărțiri repetate la 8 şi se păstrează restul. Rezultatul se citeşte de la ultimul rest spre primul (MSB).

467:8=58 rest 3 (LSB)
:8= 7 rest 2 **deci: $467_{10}=723_8$**
:2= 0 rest 7 (MSB)

- **Conversie octal - zecimal**

- pornind de la relația de reprezentare a numerelor într-o bază dată **(8)** numărul zecimal de obține prin adunarea coeficienților puterilor lui 8.

$1234_8=1x8^3+2x8^2+3x8^1+4x8^0=668_{10}$

- **Conversie binar-octal**

- de la dreapta spre stânga se împarte cuvântul binar în grupe de trei biți, pentru fiecare scriindu-se cifra zecimală de la 0 la 7 corespunzătoare

$100011001110_2=100\ 011\ 001\ 110_2=4316_8$

- **Conversie octal-binar**

- fiecărei cifre din cuvântul octal îi corespunde o grupare de trei biți în binar.

$1234_8=001\ 010\ 011\ 100_2$

1.3 Sistemul de numerație hexazecimal.

Are baza 8. ***Exemple***:

- **Conversie zecimal-hexazecimal**:

- se fac împărțiri repetate la 16 şi se păstrează restul. Rezultatul se citeşte de la ultimul rest spre primul (MSB).

3417:16=213 rest 9 (LSB)

:16= 13 rest 5 **deci: $3417_{10}=D59_{16}$**

:16= 0 rest 13 (MSB)

- **Conversie hexazecimal - zecimal**

- pornind de la relația de reprezentare a numerelor într-o bază dată **(16)** numărul zecimal de obține prin adunarea coeficienților puterilor lui 16.

$C0DE_{16}=12x16^3+0x16^2+13x16^1+14x16^0=49374_{10}$

- **Conversie binar-hexazecimal**

- de la dreapta spre stânga se împarte cuvântul binar în grupe de patru biți, pentru fiecare scriindu-se cifra zecimală de la 0 la F in hexa corespunzătoare.

100011001110_2= 1000 1100 1110 = $8CE_{16}$

- **Conversie hexazecimal-binar**

- fiecărei cifre din cuvântul hexazecimal îi corespunde o grupare de patru biți în binar.

$C0DE_{16}$= 1100 0000 1101 1110_2

1.4 Exemple de conversii de cod.

$10111011001_2=2731_8=5D9_{16}=1497_{10}$

$00101001110_2=1234_8=29C_{16}=668_{10}$

$10,1011001011_2=010,101\ 100\ 101\ 100_2=2,5454_8$

$9F,46C_H=1001\ 1111,\ 0100\ 0110\ 1100_2$

1.5 Numere binare, zecimale, octale şi hexazecimale.

ZECIMAL	BINAR	OCTAL	ŞIR DE 3BITI	HEXA	ŞIR DE 4 BITI
0	0	0	000	0	0000
1	1	1	001	1	0001
2	10	2	010	2	0010
3	11	3	011	3	0011
4	100	4	100	4	0100
5	101	5	101	5	0101
6	110	6	110	6	0110
7	111	7	111	7	0111
8	1000	10	-	8	1000
9	1001	11	-	9	1001
10	1010	12	-	A	1010
11	1011	13	-	B	1011
12	1100	14	-	C	1100
13	1101	15	-	D	1101
14	1110	16	-	E	1110
15	1111	17	-	F	1111

1.6 Adunarea şi scăderea numerelor nezecimale.

1.6.1. Adunarea numerelor binare.

- pentru a realiza adunarea a două numere binare, X şi Y, se adună biți cei mai puțin semnificativi cu transportul inițial. Se aplică acelaşi procedeu tuturor biților pe rând pornind de la dreapta şi adăugând transportul provenit de pe fiecare coloană la suma coloanei următoare.

X 190+	**1 0 1 1 1 1 1 0 +**	**X 170+**	**1 0 1 0 1 0 1 0 +**
Y 141	**1 0 0 0 1 1 0 1**	**Y 85**	**0 1 0 1 0 1 0 1**
S 331	**1 0 1 0 0 1 0 1 1**	**S 255**	**1 1 1 1 1 1 1 1**

1.6.2. Scăderea numerelor binare.

- pentru a realiza scaderea a două numere binare, X şi Y, se scad biți cei mai puțin semnificativi cu imprumutul inițial. Se aplică acelaşi procedeu tuturor biților pe rând pornind de la dreapta şi scăzând imprumutul provenit de pe fiecare coloană la diferenta coloanei următoare.

I	**0 1 1 0 1 1 0 1 0**	**I**	**0 0 0 0 0 0 0 0 0**	→ cuvânt de împrumut
X 210-	**1 1 0 1 0 0 1 0 -**	**X 221-**	**1 1 0 1 1 1 0 1 -**	
Y 109	**0 1 1 0 1 1 0 1**	**Y 76**	**0 1 0 0 1 1 0 0**	
D 101	**0 1 1 0 0 1 0 1**	**D 145**	**1 0 0 1 0 0 0 1**	

1.6.3. Adunarea numerelor hexazecimale.

X 1 9 B 9_H +	**X 1 9 11 9 +**
Y C 7 E 6_H	**Y 12 7 14 6**
S E 1 9 F_H	**S 14 17 25 15**
	14 16+1 16+9 15
	E 1 9 F_H

1.6.4. Tabla adunării şi scăderii în sistemul binar.

C_{in} sau B_{in}	X	Y	C_{out}	Suma	B_{out}	Diferența
0	0	0	0	0	0	0
0	0	1	0	1	1	1
0	1	0	0	1	0	1
0	1	1	1	0	0	0
1	0	0	0	1	1	1
1	0	1	1	0	1	0
1	1	0	1	0	0	0
1	1	1	1	1	1	1

Unde: C_{in} – transport de la rangul inferior
C_{out} – transport spre rangul superior
B_{in} – împrumut de la rangul superior
B_{out} – împrumut spre rangul inferior

1.7 Reprezentarea numerelor negative.

1.7.1. Reprezentarea prin bit de semn

- numărul apare sub forma unei valori precedate de un semn care arată dacă acea valoare este negativă sau pozitivă. Bitul de semn 1 reprezintă un număr negativ iar bitul de semn 0 un număr pozitiv.

01010101_2=+85_{10} 11010101_2= - 85_{10}
01111111_2=+127_{10} 11111111_2= - 127_{10}

1.7.2. Reprezentarea prin complement față de 2

- se complementează bit cu bit numărul pozitiv corespunzător adunându-se la cel mai puțin semnificativ bit valoarea 1.

17_{10}= 00010001_2 → 11101110 + 1 = $1110111\ 1_2$= - 17_{10}

119_{10}= 01110111_2 → 10001000 + 1 = 10001001_2= - 119_{10}

1.7.3. Reprezentarea prin complement față de 1

- se complementează bit cu bit numărul pozitiv corespunzător .

17_{10}= 00010001_2 → $1110111\ 0_2$= - 17_{10} 119_{10}= 01110111_2 → 10001000_2= - 119_{10}

1.7.4. Adunarea şi scăderea complementelor față de 2

- scăderea se realizează prin adunarea unui număr negativ in complement față de 2.

3+	0011	- 2+	1110	6+	0110	4+	0100
4	0100	- 6	1010	- 3	1101	- 7	1001
7	0111	- 8	11000	3	10011	- 3	1101

1.8 Inmulțirea şi împărțirea in binar.

- procedură asemănătoare cu sistemul zecimal

1.8.1. Inmulțirea

```
  11x                 1011x
  13                  1101
-------------------------------
  33+                 1011+
 11                  0000
-----               1011
 143                1011
                   ---------
                   10001111 = 143(10)
```

1.8.2. Impărțirea

```
 217:11                11011001:  1011
 11   19               1011       10011
 ---                   ----
 107                    0101
  99                    0000
 ---                    ----
   8                     1010
                         0000
                        ------
                        10100
                         1011
                        ------
                        10011
                         1011
                        ------
                          1000 rest
```

1.9 Codarea binară a numerelor zecimale.

Cifra zecimală	BCD (8421)	Cu exces de 3	2421	Gray *
0	0000	0011	0000	0000
1	0001	0100	0001	0001
2	0010	0101	0010	0011
3	0011	0110	0011	0010
4	0100	0111	0100	0110
5	0101	1000	1011	0111
6	0110	1001	1100	0101
7	0111	1010	1101	0100
8	1000	1011	1110	1100
9	1001	1100	1111	1101
10	1010	0000	0101	1111
11	1011	0001	0110	1110
12	1100	0010	0111	1010
13	1101	1101	1000	1011
14	1110	1110	1001	1001
15	1111	1111	1010	1000

OBS:

- Codul Gray – are proprietatea de *adiacență*, adică trecerea de la o secvență binară la alta se face prin modificarea unui singur bit in scopul reducerii posibilității apariției de erori.
- Regula de producere este următoarea:
  - bitul cel mai semnificativ al codului Gray este acelaşi cu bitul cel mai semnificativ al codului binar.
  - ceilați biți ai codului Gray se produc prin sume repetate modulo2 ai biților corespunzători din codului binar. Ex.: **0111 (binar) = 0 0+1 1+1 1+1 = 0100 (Gray)**

1.10 Probleme si aplicatii

1. Efectuați următoarele conversii intre sistemele de numerație:
   a) $1101011_2=?_H$
   b) $10110111_2=?_H$
   c) $10110100_2=?_8$
   d) $1010111100_2=?_8$
   e) $174003_8=?_2$
   f) $67,24_8=?_2$
   g) $AB3D_H=?_2=?_{10}=?_8$
   h) $9E36,7A_H=?_2=?_{10}=?_8$
   i) $7158_8=?_2=?_{10}=?_H$
   j) $3511_{10}=?_2=?_8=?_H$
   k) $4321_{10}=?_2=?_8=?_H$

2. Fiecare dintre următoarele operații aritmetice este corectă în cel puțin un sistem de numerație. Determinați care este baza de numerație în fiecare caz.
   a) 1234+5432=6666
   b) 33:3=11
   c) 302:20=12,1
   d) 41:3=13
   e) 23+44+14+32=223

$\sqrt{41}=5$

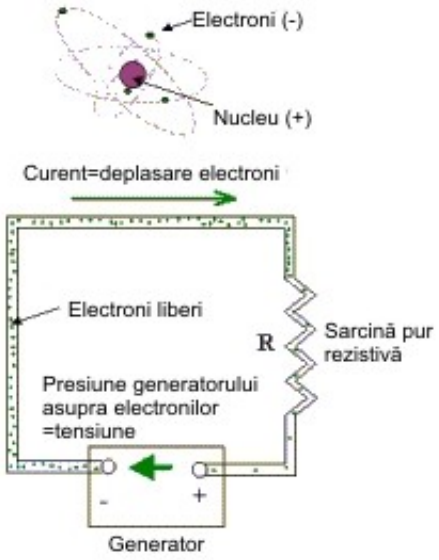
3. Efectuați următoarele operații:
   a) $1101011_2+10110111_2=?_2$
   b) $1111111_2+10111111_2=?_2$
   c) $1000011_2+10010101_2=?_2$
   d) $2305_8+2115_8=?_8$
   e) $8795_8+4315_8=?_8$
   f) $1101111_2-10110111_2=?_2$
   g) $1101001_2-00111111_2=?_2$
   h) $2315_8-2013_8=?_8$
   i) $7115_8-8013_8=?_8$
   j) $AD59_H+FE25_H=?_H$
   k) $BC35_H-AE45_H=?_H$
   l) $123_{10}x12_{10}=?_2=?_H$
   m) $473_{10}x14_{10}=?_2=?_H$
   n) $473_{10}:14_{10}=?_2=?_H$
   o) $123_{10}:12_{10}=?_2=?_H$

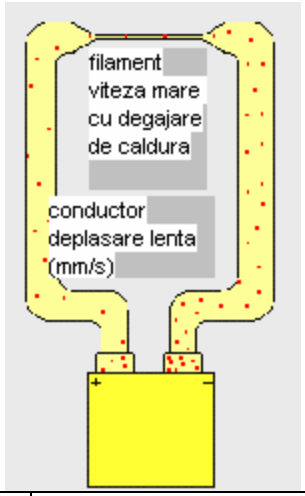
A. NOȚIUNI GENERALE DESPRE ELECTRICITATE ŞI MAGNETISM

I Noțiuni generale despre electricitate şi electrotehnică

I.1 Natura curentului electric

Poate fi definită prin prin noțiunea de pilă şi forță electromotoare:

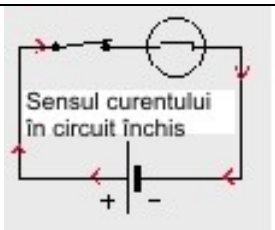




Între cele două borne ale unei pile există în mod continuu o diferență între densitățile electronilor liberi, borna negativă posedă o concentrație mai mare de electroni care au tendința normală de a migra către borna pozitivă deficitară în electroni. Dacă un circuit electric este conectat la o pilă, electronii liberi ai circuitului sunt sunt respinşi de borna negativă şi atraşi de borna pozitivă a generatorului.

Diferența de potențial, sau de tensiune electrică, care există între bornele pilei, poartă denumirea de forță electromotoare, deoarece este capabilă de a antrena în mişcare electronii liberi ai circuitului.

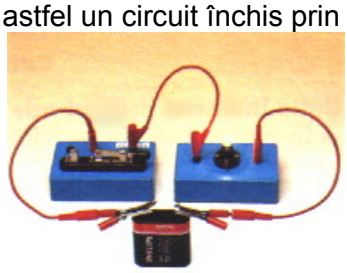
$$1A = 6{,}24x10^{18}\left[\frac{electroni}{sxmm^2}\right]$$

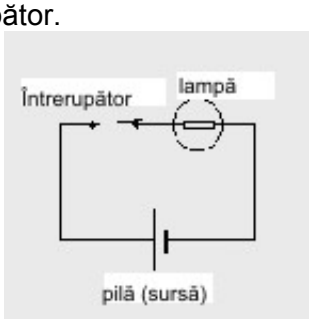


Efectele magnetice şi chimice se inversează atunci când sunt inversate conexiunile la generator, deci există posibilitatea de alegere arbitrară a sensului curentului electric, de la borna pozitivă spre borna negativă, astfel zis invers față de sensul de deplasare a electronilor.

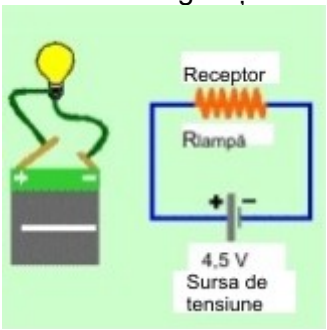
I.2 Circuitul electric

Un circuit electric este constituit dintr-un generator ca sursă de curent (pilă, acumulator, dinam...) şi din unul sau mai multe receptoare (lampă, radiator, fier de călcat, maşină de spălat...). Bornele aparatului sunt legate prin intermediul conductorilor (fire de cupru, lame de alamă...) , constituind astfel un circuit închis prin intermediul unui întrerupător.



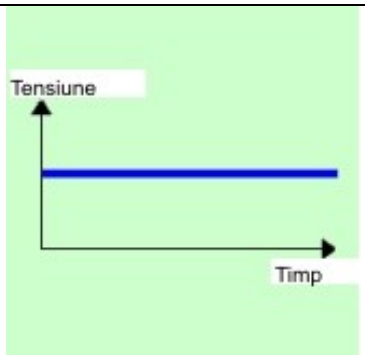
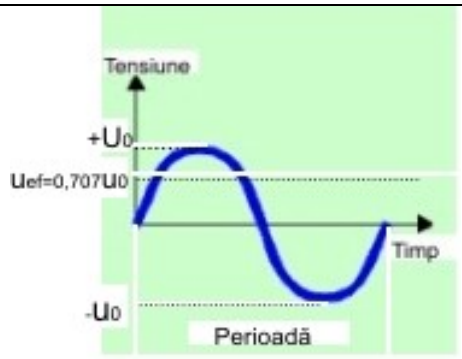


Cel mai simplu circuit electric are următoarea configurație:



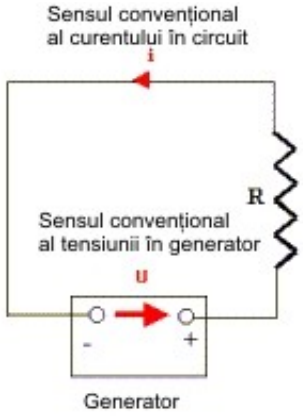
Intensitatea curentului electric [A] reprezintă sarcina electrică care parcurge conductorul de secțiune cunoscută.	Sursa de tensiune [V] furnizează energia necesară menținerii curentului electric prin circuit.

Tipurile cele mai simple de circuite electrice sunt:

De curent continuu	De curent alternativ
	
Tensiunea furnizată de sursă este constantă în timp, iar curentul care parcurge circuitul este deasemeni constant.	Tensiunea furnizată de sursă este variabilă în timp după o lege de tip alternativ sinusoidal, iar curentul care traversează circuitul este deasemeni alternativ, respectiv va trece pribn receptor în mod alternativ într-un sens sau altul, cu o frecvență dată de rețeaua de alimentare (50 sau 60 Hz)

I.3 Legea lui Ohm

Legea de bază a unui circuit electric, numită legea lui Ohm se bazează pe logica dintre cauză şi efect:



$$\frac{Cauza}{Frânare} = Efect \Rightarrow I = \frac{U}{R} \Rightarrow 1[A] = \frac{1[V]}{1[\Omega]} \Rightarrow \begin{cases} U = RI \Rightarrow 1[V] = 1[\Omega] x 1[A] \\ R = \frac{U}{I} \Rightarrow 1[\Omega] = \frac{1[V]}{1[A]} \end{cases}$$

Se constată că efectul devine mai puternic pe măsură ce cauza creşte în amplitudine sau efectul de frînare se diminuează.

Mod de conectare rezistori

Conectarea în serie

$$R_{total} = R_1 + R_2 + R_3$$

iar

$$U_{total} = U_1 + U_2 + U_3$$

- Curentul electric va avea o mărime constantă prin toate rezistențele înseriate

$$I = \frac{U}{R_{total}}[A]$$

- Pe fiecare rezistență se va repartiza o parte corespunzătoare din tensiunea de alimentare la borne

$$U_i = IxR_i\ [V]$$

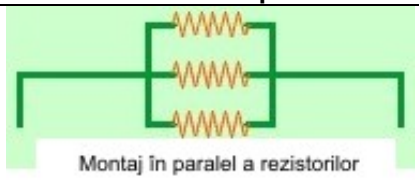
- Puterea disipată pe fiecare rezistență este

$$P_i = U_i xI\ [W]$$

- Puterea disipată pe întreg circuitul este

$$P = UxI = \frac{U^2}{R_{total}} = \sum_i P_i\ [W]$$

Conectarea în paralel



$$R_{total} = \frac{1}{\frac{1}{R_1} + \frac{1}{R_2} + \frac{1}{R_3}}$$

iar

$$I_{total} = I_1 + I_2 + I_3$$

- Tensiunea pe fiecare rezistență va avea o mărime identică cu cea a tensiunii de alimentare la borne
- Fiecare ramură a circuitului va fi parcursă de un curent electric cu o intensitate corespunzătoare rezistenței

$$I_i = \frac{U}{R_i}[A] \Rightarrow I_{total} = \frac{U}{R_{total}} = \sum_i I_i[A]$$

- Puterea disipată pe fiecare rezistență este

$$P_i = UxI_i[W]$$

- Puterea disipată pe întreg circuitul este

$$P = UxI_{total} = \frac{U^2}{R_{total}} = \sum_i P_i[W]$$

În general pentru sarcini pur rezistive

$$R_{echivalent} = R_1 + R_2 + ... + R_n = \sum_{i=1}^{n} R_i\ [\Omega]$$

$$R_{echivalent} = \frac{1}{\frac{1}{R_1} + \frac{1}{R_2} + ... \frac{1}{R_n}} = \frac{1}{\sum_{i=1}^{n} \frac{1}{R_i}}\ [\Omega]$$

Deoarece valoarile rezultate sunt foarte mici, este preferabil a se utiliza conductanța echivalentă a rezistențelor:

$$G_{echivalent} = G_1 + G_2 + ... + G_n = \sum_{i=1}^{n} G_i\ [S]$$

Conductanța, echivalenta electrică a admitanței ce nu crează defazajul dintre curent şi tensiune, dată de relația:

$$G = \frac{I}{U} = \frac{1}{R}[S]$$

I.4 Reprezentarea vectorială a curentului alternativ monofazat

Tensiunea şi curentul alternativ instantaneu se exprimă sub forma unei funcții periodice de tip sinusoidal:

$$u(t) = U_{max.} \sin \omega t$$

$$i(t) = I_{max.} \sin(\omega t + \varphi)$$

unde :

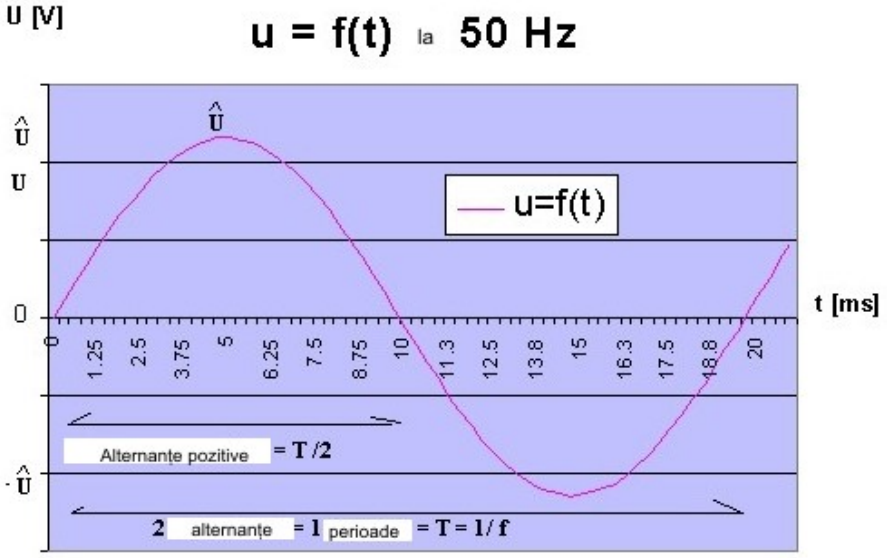
$$\omega = 2\pi f = 314\left[\frac{rad}{sec}\right]$$

$$\varphi - defazaj\ intre\ curent\ si\ tensiune$$

Funcție de tipul de receptor curentul electric poate fi fie în fază cu tensiunea (sincronism), fie defazată înainte sau în urma tensiunii, respectiv atunci când corespunzător unei tensiuni maxime curentul nu mai este cu amplitudinea cea mai mare. În cazul existenței unui defazaj între

tensiune şi curent se poate utiliza o reprezentare grafică, numită reprezentare vectorială, a variației cu unghiul a amplituidinilor celor două mărimi, deoarece a treia mărome, frecvența, este presupusă constantă (50 sau 60 Hz).

O sinusoidă reprezintă un semnal periodic ce conține două alternanțe, una pozitivă şi a doua negativă.



$u = \hat{U} \cdot \sin(\omega t + \phi)$

Pentru definirea semnalul instantaneu al curentului sau tensiunii electrice alternative se utilizează următoarele noțiuni:

Valoarea de vârf	Valoarea efectivă
Reprezintă vârful de creastă al undei sinusoidale: $U_{max} = \sqrt{2}U_{ef}, I_{max} = \sqrt{2}I_{ef}$	Valoarea unei tensiuni continue care aplicată la bornele unui element pur rezistiv generează acelaşi efect termic: $U_{ef} = \frac{U_{max}}{\sqrt{2}}, I_{ef} = \frac{I_{max}}{\sqrt{2}}$

Multe aparate şi echipamente generează armonici. Un semnal sinusoidal complex, la care se neglijează unghiul de defazaj, respectiv de forma:

$$U(t) = U_0 + U_1 \cos\omega + U_2 \cos 2\omega + ... + U_n \cos n\omega$$

conține următoarele componente:

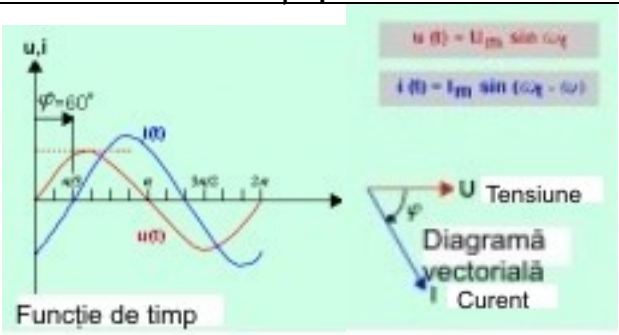
Continuă	Fundamentala	Armonici
U_0	U_1	$U_2, U_3, ... U_n$
	În cazul rețelei de alimentarea aceasta corespunde frecvenței de 50 Hz sau 60 Hz.	Multiplii ai frecvenței fundamentalei:

Rangul armonicii	Valoare Hz
2	100
3	150
4	200
5	250

Aceste armonici pot genera probleme de următoarele nuanțe:

Inconveniente	Utilități
Reprezintă perturbații ale rețelei electrice care diminuează calitatea energiei şi pot afecta funcționarea aparatelor video, audio, de comunicații ş.a. În rețele trifazate prin nul pot circula curenți cu amplitudini mai mari decât prin conductorii polarizați. În general numai armonicile de rang impar au amplitudini importante.	Pot contribui la generarea de semnale nesinusoidale, utilizate în modulații şi transmisii de semnale.

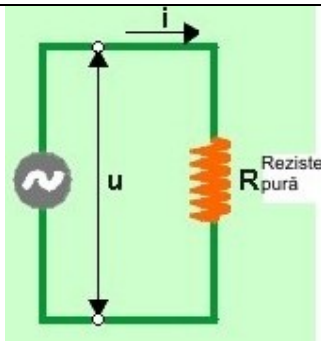
Efectul inductanței prezente în circuit



Curentul electric I este în urma tensiunii electrice U cu un unghi electric $\varphi = 60\left[^{o}el\right]$

Tipuri de impedanțe

Rezistență



Rezistența [Ω] se opune trecerii curentului electric.
Un rezistor constituie o frână redusă în calea curentului.
Toată energia furnizată de către sursă este convertită în întregime în căldură sub efectul Joule.

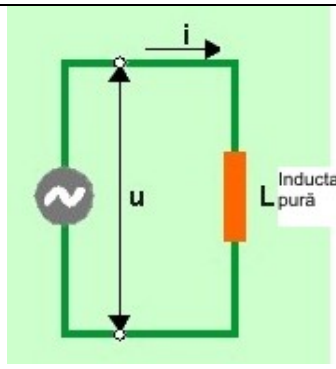
$$R = \rho_{electric}\frac{L}{S}[\Omega]\ unde$$

$$\rho_\theta = \rho_0[1+\alpha\Delta\theta][\Omega m] \Rightarrow$$
$$R_\theta = R_0[1+\alpha\Delta\theta][\Omega]$$

Inversa rezistivității se numeşte conductibilitate:

$$g = \frac{1}{\rho_{el}}\left[\frac{S}{m} = \frac{1}{\Omega m}\right]$$

Inductanță / reactanță inductivă

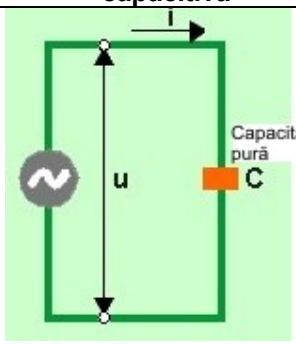


Traversată de un curent continuu (f=0) bobina nu va fi supusă nici unui efect.
Bobina reacționează în mod constant, prin fenomene magnetice, la variațiile curentului ce o parcurge, în sensul întroducerii unei rezistențe numită inductanță [H].
O inductanță constituie o a doua frînă semnificativă în calea curentului.
Reactanța inductivă depinde de viteza de variație a fluxului magnetic şi implicit de frecvență:

$$X_L = 2\pi fL = \omega L[\Omega]$$
$$\Rightarrow X_L = f(f)$$

O bobină reală nu reprezintă o inductanță pură deoarece prezintă şi o rezistență, respectiv impedanța sa va fi o sumă vectorială între rezistență şi reactanța de inducție (nu se poate măsura direct cu ohmetrul).

Condensator / reactanță capacitivă



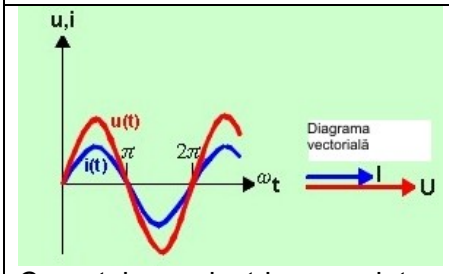
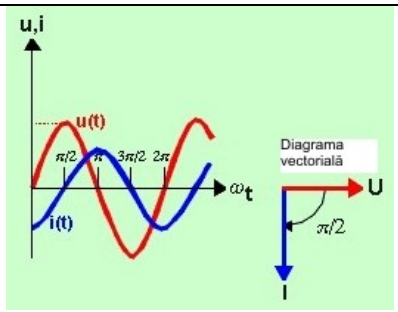
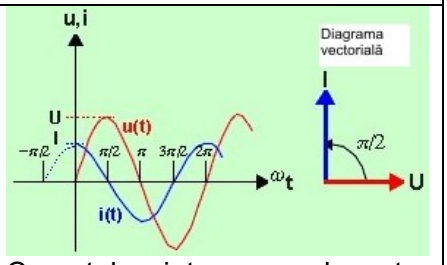
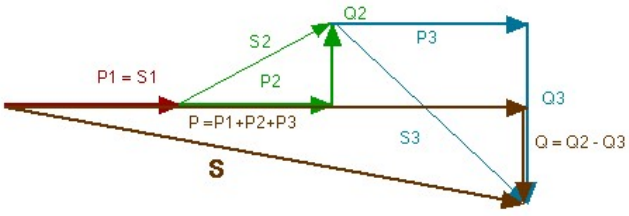
Supus unei tensiuni alternative, un condensator [F] se va încărca şi descărca în ritmul frecvenței.Încărcarea şi descărcarea unui condensator nu se efectuează instantaneu ci cu anumită durată (5τ sec.), unde $\tau = RC[s]$ reprezintă constanta de timp.

La descărcare	La încărcare
$u = Ue^{-\frac{t}{\tau}}$	$i = Ie^{-\frac{t}{\tau}}$

Un condensator reprezintă rezervor/acumulator de sarcini electrice care vor fi cedate circuitului atunci când tensiunea va scădea.
Este constituit din două plăci conductoare (Al, Ag, Au, Cu) separate de un material dielectric (hârtie, mică, poliester).
Reactanța capacitivă depinde de frecvență:

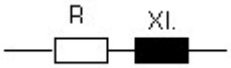
$$X_C = \frac{1}{2\pi fC} = \frac{1}{\omega C}[\Omega]$$
$$\Rightarrow X_C = f(f)$$

Deci:

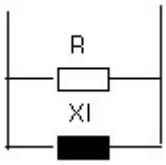
		$X_c=\infty \Rightarrow I=0$ | $X_C=0$ Capacitatea unui condensator reprezintă cantitatea de electricitate ce poate fi acumulată la o tensiune dată: $C=\frac{Q}{U}=\frac{S\varepsilon_0\varepsilon_r}{d}\left[F\right]$
 Curentul electric printr-o rezistență pură, este în orice moment de timp în fază cu tensiunea.	 Curentul printr-o inductanță pură va fi defazat (întârziat) cu 90^0_{el} în urma tensiunii. Puterea este una de tip reactiv: $Q_L=U_X I_X=U_Z I_Z \sin f\left[VAr\right]$	 Curentul printr-un condensator va fi defazat cu 90^0_{el} înaintea tensiunii.
Calculul puterilor în c.a. alternativ		
Puterea aparentă	**Puterea activă**	**Puterea reactivă**
$S=U_Z I_Z=ZI_Z^2=\frac{U_Z^2}{Z}=$ $=\sqrt{P^2+Q^2}\left[VA\right]$ $Daca\ R=Z\Rightarrow S=P$	$P=U_R I_R=RI_R^2=\frac{U_R^2}{R}=$ $=S\cos\varphi\left[W\right]$	$Q=U_X I_X=ZI_X^2=\frac{U_X^2}{X}=$ $=S\sin\varphi\left[VAr\right]$
Puterea ce trebuie furnizată ansamblului de receptoare (S>P)	Puterea utilizată în mod real.	Reprezintă o componentă a puterii aparente şi decalată la 90^0 față de puterea activă. Ea reprezintă puterea consumată de inductanțe şi capacități şi nu reprezintă o putere utiulizabilă.
Modalitate de determinare grafică a puterilor		
 unde: Z_1 – receptor pur ohmic Z_2 – receptor pur inductiv Z_3 – receptor pur capacitiv		
Puterea aparentă	**Puterea activă**	**Puterea reactivă**
$S=\sqrt{P^2+Q^2}$	$P=P_1+P_2+....+P_n=\sum_{i=1}^{n}P_i$	$Q=Q_1+Q_2+....+Q_n=\sum_{i=1}^{n}Q_i$

I.5 Circuite RL

Conexiune serie	Conexiune paralel

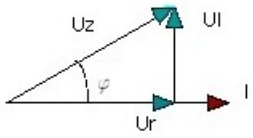


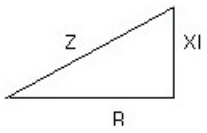
Acest circuit introduce un blocaj al curentului prin impedanță şi este un circuit de tip inductiv.



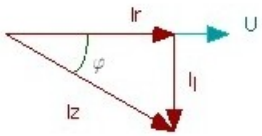
Calculul impedanței se realizează cu formula:

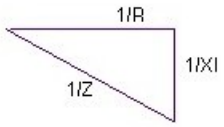
$$Z = \frac{U_Z}{I_Z} = \sqrt{R^2 + X_L^2} \ [\Omega]$$





Pentru reprezentarea grafică se utilizează mărimile directe ale lui R, X_L şi Z





Pentru reprezentarea grafică se utilizează mărimile inverse ale lui R, X_L şi Z, respectiv 1/R,1/X_L şi 1/Z.

Caracteristicile acestui montaj:

Curentul	Tensiunile
Are aceiaşi valoare prin toate cele 3 elemente (R, X_L, Z)	• U_R în fază cu I • U_L cu avans de 90^0 față de I • U_Z cu un unghi $\varphi \in (0,90^0)$ față de tensiunea de alimentare U.

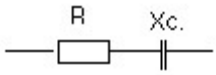
Caracteristicile acestui montaj:

Curentul	Tensiunile
• I_R în fază cu U • I_L cu o întârziere de 90^0 față de U • I_Z decalat cu un unghi $\varphi \in (0,90^0)$ față de tensiunea de alimentare U.	Are aceiaşi valoare prin toate cele 3 elemente (R, X_L, Z)

Pentru a îmbunătății factorul de putere $cos\varphi = \frac{Z}{R}$, trebuie compensată energia inductivă cu energie capacitivă.

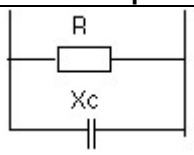
I.6 Circuite RC

Conexiune serie



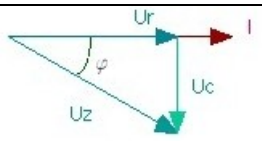
Acest circuit introduce o limitare al curentului prin impedanță şi este un circuit de tip capacitiv.

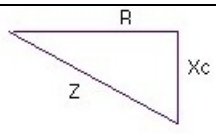
Conexiune paralel



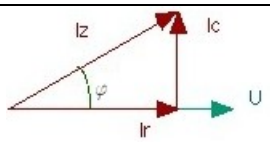
Calculul impedanței se realizează cu formula:

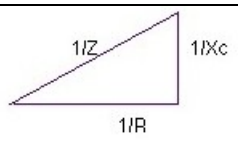
$$Z = \frac{U_Z}{I_Z} = \sqrt{R^2 + X_c^2} \ [\Omega]$$





Pentru reprezentarea grafică se utilizează mărimile directe ale lui R, X_C şi Z





Pentru reprezentarea grafică se utilizează mărimile inverse ale lui R, X_L şi Z, respectiv 1/R,1/X_C şi 1/Z.

Caracteristicile acestui montaj:

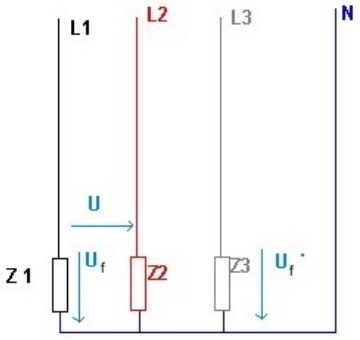
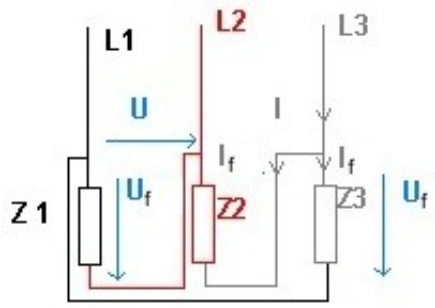
Curentul	Tensiunile
Are aceiaşi valoare prin toate cele 3 elemente (R, X_C, Z)	• U_R în fază cu I • U_C cu o întârziere de 90^0 față de I • U_Z cu un unghi $\varphi \in (0,90^0)$ față de tensiunea de alimentare U.

Caracteristicile acestui montaj:

Curentul	Tensiunile
• I_R în fază cuU • I_C cu un avans de 90^0 față de U • I_Z decalat cu un unghi $\varphi \in (0,90^0)$ față de tensiunea de alimentare U.	Are aceiaşi valoare prin toate cele 3 elemente (R, X_L, Z)

Pentru a îmbunătății factorul de putere $cos\varphi = \frac{Z}{R}$, trebuie compensată energia inductivă cu energie capacitivă.

I.7 Curentul alternativ trifazat

Receptoare trifazate conectate în stea	Receptoare trifazate conectate în triunghi
 Cele mai frecvente cuplaje cu sarcină dezechilibrată pe cele trei faze. Dacă cuplajul este echilibrat nu se impune conectorul de nul.	 Se utilizează pentru sarcini echilibrate.

Caracteristici comune:

Tensiunea de alimentare sau compuse	$U = \begin{cases} U_1 = U_{L1-L2} \\ U_2 = U_{L2-L3} \\ U_3 = U_{L3-L1} \end{cases}$	400 V
Defazajul între tensiunile de alimentare sau compuse	$\varphi = 120^o$	
Tensiunea de fază sau simple (între un conductor polarizat şi consuctorul de nul conectat la pământ)	$U_f = \frac{U}{\sqrt{3}} \Rightarrow \begin{cases} U_{f1} \\ U_{f2} \\ U_{f3} \end{cases}$	230 V
Frecvența	$50 \frac{rotatii}{secunda}$	50 Hz

Caracteristicile acestui tip de conexiuni sunt:

Tensiunea	Curenții
$U_f = \frac{U}{\sqrt{3}}$	$I_f = I$

Caracteristicile acestui tip de conexiuni sunt:

Tensiunea	Curenții
$U_f = U$	$I_f = \frac{I}{\sqrt{3}}$

Tipuri de defecte reprezentative

Cu nul	Fără nul
Prin întreruperea unei faze (cădere siguranță sau întrerupere sarcină) $P_{def} = \frac{2}{3} P_{nom}$	Prin întreruperea unei faze (cădere siguranță sau întrerupere sarcină) $P_{def} = \frac{1}{2} P_{nom}$

Dacă o fază este întreruptă prin cădere de siguranță:

$$P_{def} = \frac{1}{2} P_{nom}$$

Dacă o fază se întrerupe prin ruperea unei sarcini:

$$P_{def} = \frac{2}{3} P_{nom}$$

Determinarea puterilor în trifazat cu sarcină echilibrată

Puterea activă	Puterea reactivă	Puterea aparentă
$P = P_1 + P_2 + P_3 =$ $= 3P_1 = 3U_R I_R = \sqrt{3}UI\cos\varphi =$ $= S\cos\varphi$	$Q = Q_1 + Q_2 + Q_3 =$ $= 3Q_1 = 3U_X I_X = \sqrt{3}UI\sin\varphi =$ $= S\sin\varphi$ În mod convențional se admite următoarele semne atribuite acestei puteri:	$S = 3S_1 = 3U_f I_f = \sqrt{3}UI\cos\varphi$

Natură inductivă	Natură capacitivă
+Q	-Q

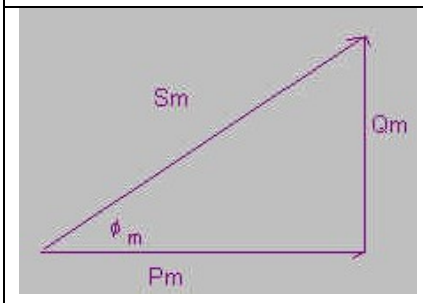
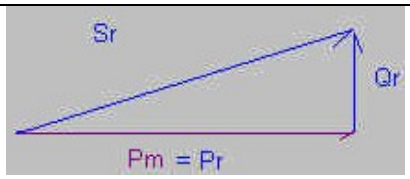
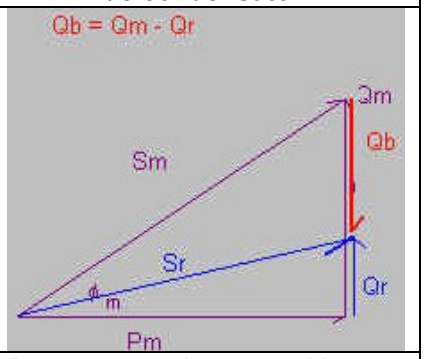
Compensarea factorului de putere

Factorul de putere, asimilat în cazul curentului alternativ perfect sinusoidal, cu cosinusul unghiului de defazaj între tensiune şi curent este dat de relația:

$$\cos\varphi = \frac{P}{Q} \le 1$$

Îmbunătățirea factorului de putere, respectiv apropierea lui spre valoarea unitară, se realizează cu ajutorul unei baterii de condensatoare, numite de compensare.

În cazul concret al unui motor trifazat, mersul calculului de dimensionare a unei baterii de condensatoare este următorul:

Mărimi referitoare la motor	Mărimi referitoare la rețeaua de alimentare	Mărimi calculate pentru bateria de condensatori
		
Puterea activă a motorului: $P_m = UI\cos\varphi_m\ [kW]$ Puterea aparentă a motorului: $Q_m = P_m tg\varphi_m\ [kVAr] \Rightarrow$	Puterea activă a rețelei: $P_r = P_m\ [kW]$ Puterea reactivă a rețelei: $Q_r = P_r tg\varphi_r\ [kVAr] \Rightarrow$	Puterea reactivă capacitivă: $Q_C = \frac{Q_r}{3}[kVAr]$ Valoarea reactanței capacitive a unui condensator: $X_C = \frac{U_C^2}{Q_C} = \frac{U_f^2}{Q_C}[\Omega]$ Capacitatea condensatorului: $C = \frac{1}{2\pi f X_C}\ [mF]$ În cazul uni motor monofazat: $Q_C = Q_m - Q_r$

Condensatorii pot fi conectați în două moduri:

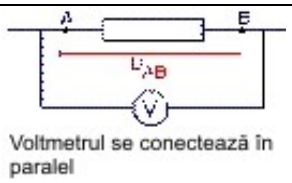
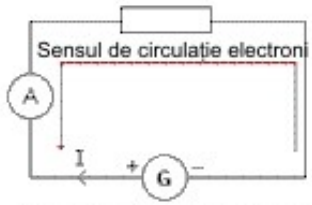
Conectare trifazată		Conectare monofazată $Q = Q_1 = Q_2 = ... = Q_n$	
Conectare în stea	**Conectare în triunghi**	**În serie**	**În paralel**
La o putere echivalentă capacitatea în stea este de 3 ori mai mare decât în triunghi.	Se preferă din considerente economice.	$C_{echiv.} = \frac{1}{\frac{1}{C_1}+\frac{1}{C_2}+..+\frac{1}{C_n}}[F]$	$C_{echiv.} = C_1 + C_2 + ... + C_n [F]$

I.8 Receptoare şi generatoare electrice

Un receptor reprezintă un aparat care converteşte energia electrică pe care o recepționează în altă formă de energie.

Receptor pasiv	Receptor activ
Întreaga energie electrică recepționată este convertită în energie termică (de exemplu, într-un conductor ohmic care verifică legea lui Ohm, respectiv pentru care tensiunea la bornele de conectare este proporțională cu intensitatea curentului care-l parcurge).	O parte din energia electrică recepționată este convertită într-o altă formă decât în energie termică.

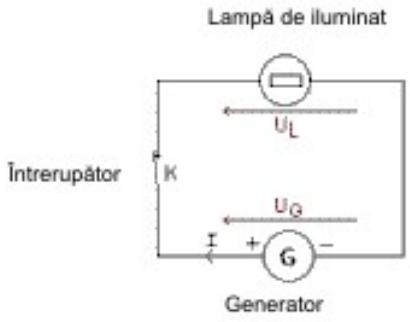
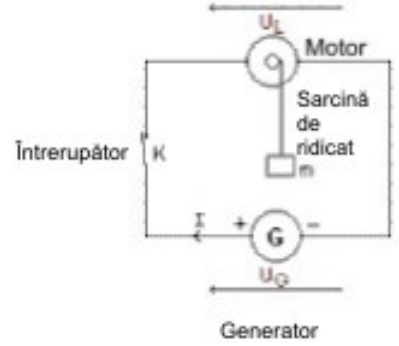
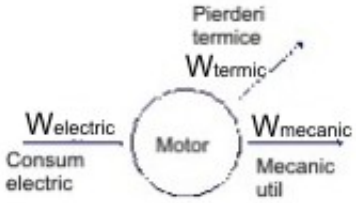
În curent continuu

Tensiunea electrică	Intensitatea curentului electric
 Voltmetrul se conectează în paralel	 Ampermetrul se conectează în serie
Tensiunea electrică este o mărime ce se măsoară cu ajutorul voltmetrului care se conectează întotdeauna în paralel, şi reprezintă diferența de potențial electric între punctele de conectare.	Intensitatea curentului electric este o mărime ce se măsoară cu ajutorul unui ampermetru conectat în serie.
Tensiunea electrică existentă între punctele A şi B este dată de relația: $U_{AB} = V_A - V_B [V]$ *unde :* V_A *– potentialul electric in punctul* $A[V]$ V_B *– potentialul electric in punctul* $B[V]$	În mod convențional, sensul de parcurgere a curentului prin circuit este de la borna (+ cu potențial ridicat) la borna (– cu potențial redus), prin exteriorul generatorului.

Definiții de bază

Energia electrică recepționată de receptor	Puterea electrică recepționată de receptor
Energia electrică receptată de către un receptor depinde de tensiunea existentă între bornele receptorului, de intensitatea curentului electric care traversează receptorul, precum şi de durata de utilizare: $W_{electric} = U_{AB} I \Delta t = P_{electric} \Delta t [J]$	Puterea electrică evidențiază rapiditatea cu care energia electrică este transferată în timp: $P_{electrica} = U_{AB} I = \frac{W_{electrica}}{\Delta t}[W]$ $1W = 1\frac{J}{s}$

Modalități de conversie a energiei electrice într-un circuit

Aplicație	Schema electrică	Bilanțul energetic
Iluminare		Lampa furnizează în exterior energie sub formă de căldură şi sub formă de radiație, prin conversia energiei primite de la generator.
Acționare motor electric		 Motorul electric, recepționează energie electrică de la generator şi o converteşte în energie mecanică, sub forma de energie cinetică şi energie potențială, necesară efectuării unui lucru mecanic aspra sarcinii. O parte din energia recepționată de motor este convertită în căldură care se disipă în mediul înconjurător sub formă de pierderi.

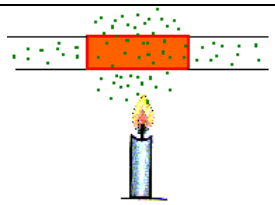
I.9 Efectele curentului electric

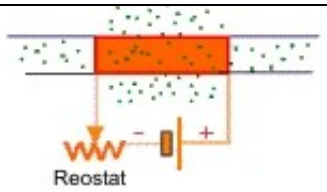
Curentul se manifestă prin iluminare (scânteie, fulger), prin zgomot (tunet, trosnituri) sau prin senzații neplăcute. Este vorba de descărcările electrice, al electricității în stare brută. Care sunt efectele unui curent care circulă normal prin conductorul unui circuit ?

Efectul termic	Efectul magnetic	Efectul chimic
Curentul electric produce încălzirea tuturor conductorilor pe care-i traversează, efect ce poartă denumirea de efect *Joule.* Degajarea căldurii este variabilă şi depinde de natura şi de grosimea conductorilor precum şi de mărimea intensității curentului. În filamentul unei lămpi cu incandaşcență, degajarea căldurii conduce la o creştere foarte mare a temperaturii ($>2500^0$C), filamentul emițând o lumină vizibilă.	O busolă amplasată în apropierea unui fir parcurs de curent, este perturbată.Dacă sensul curentului este inversat atunci perturbația se inversează şi ea (experiența acului lui *Oersted*.).	Atunci când un curent electric circulă printr-un lichid conduciv (electrolitic), au poc reacții chimice la nivelul electrozilor (un conductor solid în contact cu lichidul), cu degajare de căldură, depuneri de metal,.... Dacă sensul de parcurgere a curentului se inversează, atunci şi reacțiile se inversează.
Principalele aplicații: aparate de încălzire şi iluminare.	Principalele aplicații: electromagneşi şi maşini electrice.	Principalele aplicații: încărcarea acumulatorilor, galvanoplastie.

I.2.1 Efectul termoelectric

Efectul fizic	Efectul electric





Pentru a produce efectul termoelectric în interiorul unui conductor (Découvert, 1905), acesta se încălzeşte prin intermediul unei surse de tensiune. Cu ajutorul unui reostat este posibil de a regla valoarea curentului ce traversează conductorul.

I.2.2 Efectul Joule

Aparate de încălzire	Iluminare electrică prin incandeşcenţă
Degajarea căldurii este direct proporțională cu rezistența conductorului, fapt ce impune în aceste aparate să fie utilizate conductori cu rezistență mult mai mare decât a conductorilor de conectare realizați din alamă, pentru ca degajarea căldurii să fie localizată în aparat (fier de călcat, radiator...) şi să fie neglijabilă în conductorii de legătură pe durata trecerii curentului electric. În mod curent, aliajul utilizat este NiCr, constituit din Ni, Cr, puțin Fe şi Mn, care are o rezistivitate de aproximativ 60 ori mai mare decât al Cu-lui.Firul conductor, fasonat în mod obişnuit sub formă de spirală pentru a limita lungimea, poate fi introdus în tuburi de Cu şi izolate cu pulbere de magnezită.	Lampa electrică a fost inventată în 1879 de *Thomas Edison*(1847-1931). Ea a fost constituită dintr-un filament din fibră de bambus carbonizată protejată într-un înveliş din sticlă vidată pentru evitarea aprinderii, temperatura filamentului fiind sub 1700^0C, iluminarea fiind de culoare galbenă şi redusă în intensitate.

1906	1913	1935
Se introduce filamentul din tungsten (tmax=34100C), ce permite temperaturi de 2500^0C	Se introduce în bec azotul sau argonul pentru a evita topirea şi evaporarea metalului	Se introduce în bec kryptonul ce permite creşterea temperaturii la 3000^0C.

Lampa cu halogeni (de exemplul iodul) permite obținerea unei iluminări albe şi intense. Halogenul se combină cu vaporii de tungsten şi obligat să se depună pe peretele învelişului care nu mai este din sticlăci din cuartz.

I.2.3 Legea lui Joule

Într-un conductor ohmic, parcurs de un curent electric, toată energia recepționată este convertită în energie termică.

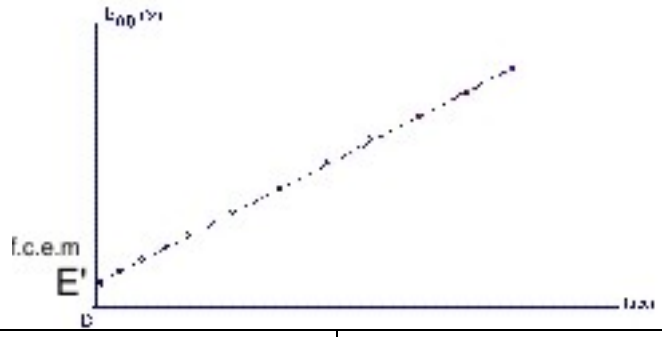
Energia electrică transformată în căldură prin efect Joule	Puterea consumată în receptorul ohmic prin efect Joule
$\begin{cases} W_{electric} = Q_{joule} = U_{AB} I \Delta t \\ U_{AB} = RI \end{cases} \Rightarrow W_{electric} = Q_{joule} = RI^2 \Delta t [J]$	$P_{electric} = P_{joule} RI^2 [W]$
Bilanțul energetic	**Bilanțul puterilor**
Bilanț energetic	Bilanțul puterilor

I.2.4 Receptoare active

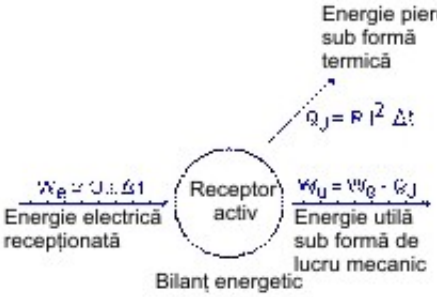
Legea lui Ohm pentru un receptor activ

Curba caracteristică a unui receptor activ, U_{AB}=f(I) este o curbă de tip linear care nu trece prin origine, de forma:

$$U_{AB} = E' + r' I\ [V]\ unde \begin{cases} E' - forta\ contraelectromotoare\ a\ receptorului [V] \\ r' - rezistenta\ interna\ a\ receptorului [\Omega] \\ I - intensitatea\ curentului\ electric\ ce\ trece\ prin\ receptor [A] \end{cases}$$



Bilanțul energetic ⇒

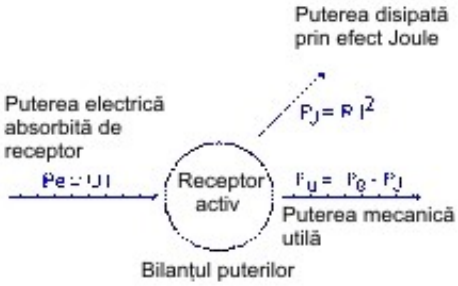


Randamentul energetic al unui receptor activ este:

$$\eta = \frac{W_{util}}{W_{electric}} = \frac{W_u}{W_u + Q_{joule}} \le 1$$

$$unde\ W_u \rightarrow \begin{cases} W_m - energie\ consumata\ de\ un\ motor\ electric \\ W_{chimic} - energie\ consumata\ in\ procese\ chimice \end{cases}$$

⇒ Bilanțul puterilor

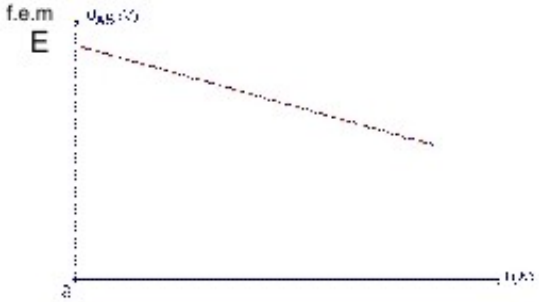


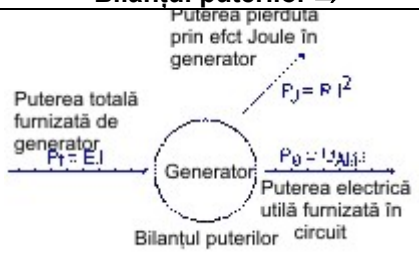
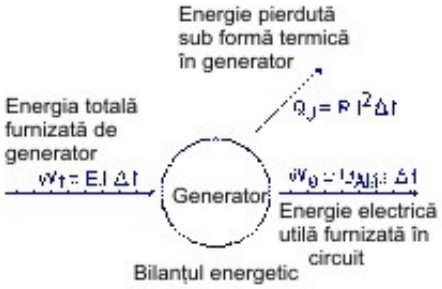
Randamentul puterilor:

$$\Rightarrow\Rightarrow \eta = \frac{P_u}{P_e} = \frac{P_u}{P_u + P_{joule}} \le 1$$

Legea lui Ohm pentru un generator

Curba caracteristică a unui generator electric, U_{AB}=f(I) este o curbă de tip linear care nu trece prin origine, de forma: $U_{AB} = E - rI\ [V]\ unde \begin{cases} E - forta\ electromotoare\ a\ generatorului [V] \\ r - rezistenta\ interna\ a\ generatorului [\Omega] \\ I - intensitatea\ curentului\ electric\ ce\ trece\ prin\ generator [A] \end{cases}$



Bilanțul puterilor ⇒	⇒ Bilanțul energetic
	
Prin aplicarea legii lui Ohm la bornele generatorului $U_{AB} = E - rI \Rightarrow \begin{cases} U_{AB} = (E - rI)I \\ U_{AB} = EI - rI^2 \end{cases}$ rezultă: $\Rightarrow P_{totala} = P_{electrica\,utila} + P_{joule}\,[W]$	

I.2.5 Efectul magnetic

Electromagneți	Motoare electrice
Când un curent electric trece printr-un fir, similar efectului unui magnet, acul unei busole aflate în apropiere suferă o deviere. Pentru stimularea acestui efect fie se creşte intensitatea curentului electric, fie se poate amplasa mai multe fire parcurse de curent în acelaşi sens (cu alte cuvinte de a realiza o bobină, numită solenoid). Nu este indicat utilizarea oțelului pentru miezul magnetic deoarece rîmâne magnetizat după întreruperea curentului.	A fost descoperit în 1873, de Zenoble Gramme (1826-1901). Principiul constă în faptul că la trecerea unui curent electric printr-un electromagnet, acesta este capabil a se roti. Atras de un magnet sau o alt electromagnet el se roteşte spre polu de atracție şi rămâne fixat la jumătate corespunzător momentului de timp când sensul curentului electric prin bobină se inversează şi continuă rotirea sub o nouă atracție iar fenomenul se repreoduce ciclic.

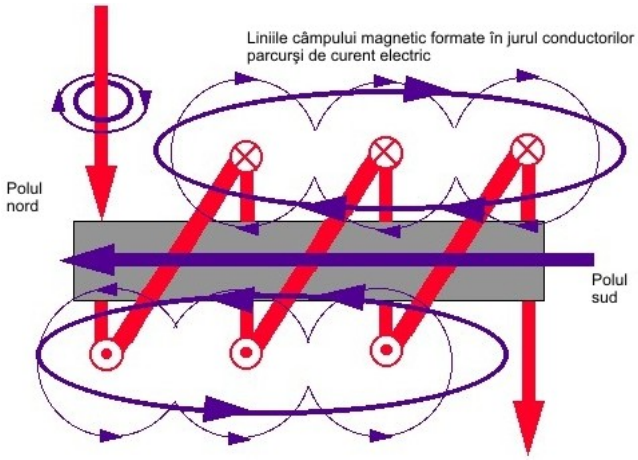
I.2.6 Efectul chimic

Electroliză		Electroforeză	Galvanoplastie
Atunci când un curent electric circulă printr-o soluție, datorat unor particule încărcate electric (numite ioni, respectiv grupe de atomi sau încărcate, numite ioni negativi sau anioni, respectiv ioni pozitivi sau cationi şi nu electronii liberi prezenți numai în metale), care în coliziune cu electrozii se descarcă.		Pentru a depune pe caroseria unui automobil un strat de vopsea anticorozivă se poate utiliza electroforeza, dacă caroseria scufundată într-o baie se constituie într-un electrod conectat la un generator. Dacă acest electrod este un catod procesul se numeşte catoforeză, iar procesul constă în atragerea ionilor pozitivi din vopsea şi fixați de caroserie căreia îi cedează şarcina.	Pentru a depune un strat de argint, de nichel sau de crom pe barele de protecție se utilizează electroliza, dacă bara constituită în rol de catod se imerseză într-o soluție de săruri metalice, iar anodul fiind constituit dintr-un metal corespunzător celui ce urmează a fi depus. Orice obiect din fier ce urmează a fi nichelat sau cromat trebuie acoperit în prealabil cu un strat de aderență din cupru.
	Anod (electrod de intrare)		
	Ionii negativi cedează excesul de electroni care îşi continuă parcursul prin circuit (atomi din anod, urmat de degajare de oxigen sau de oxidarea anodului).		
	Catod (electrod de ieşire)		
	Ionii pozitivi preiau din circuit electroni pe care-l sărăceşte (se constată depuneri de metal sau o degaşare de hidrogen).		

II Noțiuni generale despre magnetism şi electromagnetism

II.1 Definirea câmpului magnetic

Un conductor parcurs de un curent electric generează în jurul acestuia un câmp magnetic. Dacă acest conductor se bobinează în jurul unui miez, aşa cum se observă, sensul liniilor de flux ce se închid prin interiorul sau exteriorul bobinei este întotdeauna acelaşi cu sensul liniilor de câmp ce se formează individual în jurul fiecărei spire (determinând polaritatea magnetică), respectiv polul nord corespunzător punctului de intrare, iar polu sud al celui de ieşirte). Sensul liniilor de câmp între două spire învecinate este de sens opus şi drept consecință efectul lor cumulat se anulează.



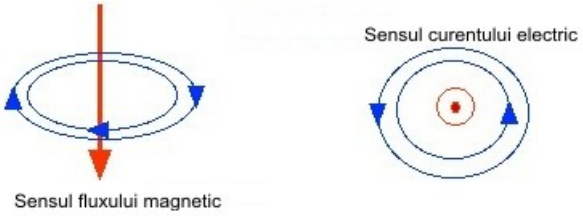
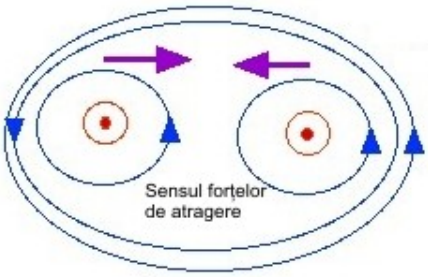
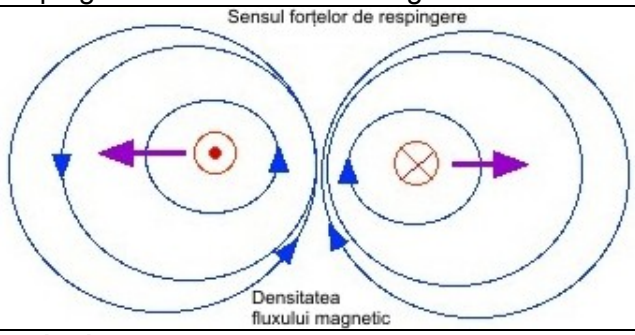
Un flux magnetuic reprezintă densitatea fluxului magnetic stabilit între doi poli magnetici. Fluxul magnetic exprimă ansamblul liniilor de torță ce se stabilesc între cei doi poli magnetici, şi se determină prin relația:

$$\Phi = BS\ [Wb]$$

Inducția magnetică se determină din relația:

$$B = f(H) = \mu H = \mu_O \mu_r H = 4\pi 10^{-7} H[T]$$

unde μ_r reprezintă permeabilitatea materialului raportată la cea a aerului (vidului) μ_0.

<table>
<tr><th colspan="2">Un conductor parcurs de un curent electric</th></tr>
<tr><td colspan="2">Când un conductor este parcurs de un curent electric, atunci implicit se va genera un flux magnetic:
 
</td></tr>
<tr><td colspan="2">Când două conductoare, amplasate în paralel, sun parcure de curent:</td></tr>
<tr><th>În acelaşi sens</th><th>În sens contrar</th></tr>
<tr><td>Asupra conductorilor se exercită forțe de atracție de natură electromagnetică.</td><td>Asupra conductorilor se exercită forțe de respingere de natură electromagnetică.</td></tr>
<tr><td> 
</td><td> 
</td></tr>
<tr><th colspan="2">Câmp magnetic învârtitor</th></tr>
<tr><th>În alternativ monofazat</th><th>În alternativ trifazat</th></tr>
<tr><td>Câmpul învârtitor reprezintă suma vectorială a două fluxuri magnetice generate de două bobine decalate cu 90^0 şi alimentate în monofazat cu un decalaj al curentului de 90^0.</td><td>Câmpul învârtitor reprezintă suma vectorială a trei fluxuri magnetice generate de trei bobine decalate cu 120^0, prin amplasarea pe o circonferință circulară şi alimentate în trifazat deci cu tensiuni decalate una față de celelalte la 120^0.
În fiecare moment de timp, suma celor trei fluxuri va constitui o rezultantă cu amplitudine variabilă, dar a cărui unghi este în creştere permanentă.</td></tr>
<tr><td colspan="2">Dacă bobinele ar fi dispuse linear suma fluxurilor generate va fi nulă.
Viteza de rotație a câmpului magnetic învârtitor se numeşte turație de sincronism.</td></tr>
</table>

II.2 Excitație magnetică

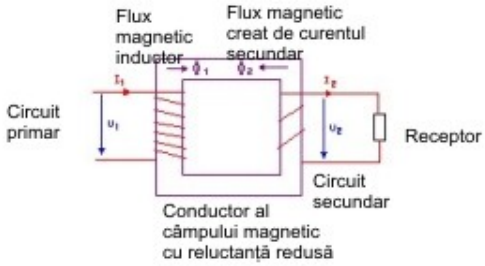
Excitație magnetică reprezintă o caracteristică a unui conductor bobinat şi este dată de relația: $\Phi = In\left[Aspire\right]$

Intensitatea câmpului magnetic, sau solenația, reprezintă o caracteristică a uni conductor bobinat şi este dată de relația: $H = \frac{\Phi}{L}\left[\frac{A}{m}\right]$

II.3 Transformatori şi autotransformatori electrici

Transformatorul este o maşină electrică reversibilă şi este utilizat în două scopuri:

Adaptor de tensiune pe receptor	Protecție sau de separație
Transformarea energiei electrice în altă energie electrică dar cu tensiune diferită valoric (mai mare sau mai redusă) dar de aceiaşi frecvență, deci nu constituie un receptor şi prin urmare curentul şi puterea absorbite în primar sunt mărimi independente de transformator. Secundarul transformatorului poate fi considerat ca o sursă de tensiune comandată prin tensiune.	Pentru protecția personalului prin izolarea galvanică față de pământ (deoarece înfăşurarea secundară este separată față de cea primară conectată direct la sursa de alimentare).

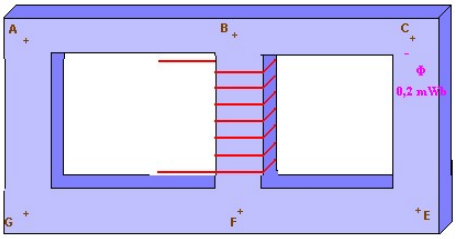
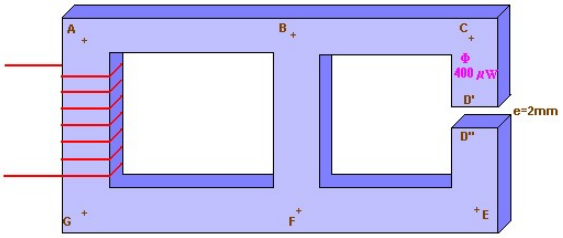


Precizări funcționale:

- Dacă valoarea curentului în secundar I_2 creşte atunci reactanța de inducție şi inductanța înfăşurării primare se diminuează, iar curentul în înfăşurarea primară creşte;
- Puterea la ieşire din înfăşurarea secundară se raportează la primar;
- Un transformator cu înfăşurarea secundară în gol se comportă ca o inductanță pură, fiind parcurs de un curent foarte redus în intensitate;
- Utilizarea transformatorului la frecvențe diferite față de cea a rețelei poate genera un efect capacitiv predominant în înfăşurări, respectiv o comportare similară cu un receptor bobinat capacitiv.
- Raportul de transformare al unui transformator este dat de relația:

$$m = \frac{U_1}{U_2} = \frac{I_2}{I_1}$$

Circuitul magnetic poate fi conceput în două variante constructive:

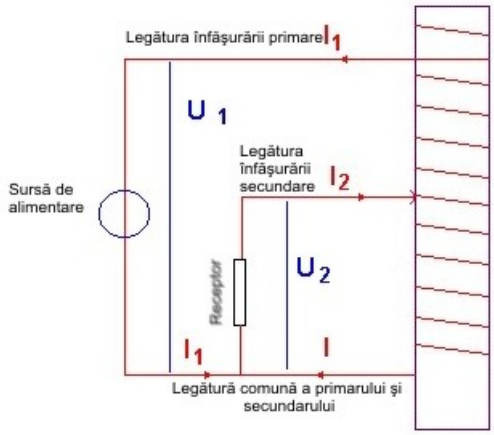
Circuit paralel cu coloană centrală	Circuit paralel cu întrefier
	

Noțiunile de bază legate de dimensionarea miezului magnetic:

Noțiune	Circuit electric echivalent	
	Serie	Paralel
Solenație sau excitație magnetică (nI), similară unei tensiuni electrice	Prin coloana centrală: $\sum(nI) = 0$	Toate solenațiile nI au valori identice
Fluxul magnetic, similar unui curent electric	Fluxul este acelaşi peste tot	$\sum Flux\ int rare = \sum flux\ iesire$

Autotransformator

Autotransformatorul funcționează foarte bine ca un transformator de protecție.



Transformatori de măsură

Transformatori de curent

Constructiv este constituit dintr-un miez magnetic toroidal pe care este dispusă înfăşurarea secundară, primarul fiind constituit dintr-un conductor sau bară ce trece prin interiorul torului.

Una dintre bornele înfăşurării secundare trebuir conectat la nulul de protecție.

Pornind de la faptul că întotdeauna la un transformator de curent:

$$S_1 = S_2$$

$$\Rightarrow U_1 I_1 = U_2 I_2$$

ceea ce arată ca la o întrerupere a circuitului secundar:

$$I_2 = 0 \Rightarrow U_2 \to \infty$$

care va distruge transformatorul.

Transformatori de tensiune

Este utilizat foarte rar deoarece există alte modalități de a reduce tensiunea ce se impune măsurată.

Una dintre bornele înfăşurării secundare trebuir conectat la nulul de protecție.

Deoarece înfăşurarea secundară este sensibilă la curenți mari, conectarea acestui transformator se face în analul unei siguranțe de protecție la supracurenți.

Transformatori trifazați

Constructiv se asimilează cu trei transformatori moniofazați, respectiv va dispune de 3 coloane, cu reluctanță magnetică redusă, pe care vor fi dispuse câte o înfăşurare primară şi una secundară.

Se disting mai multe modalități de conectare a acestor înfăşurări:

Conexiunu în primar

Tensiuni de fază reduse	Curenți mari
Conexiune Y	Conexiune Δ

Conexiuni în secundar

Rețea secundară cu nul cu sarcină dezechilibrată	Rețea secundară fără nul cu sarcină simetrică	Rețea secundară cu nul cu sarcină puternic dezechilibrată
Conexiune Y	Conexiune Δ	Conexiune Zig - Zag

Dimensionarea transformatorilor

Monofazați

$$m = \frac{U_1}{U_2} = \frac{I_2}{I_1} = \frac{N_1}{N_2}$$

$$S_1 = S_2$$

$$Pierderile \le 1\%$$

Trifazați

$$\frac{U_{f1}}{U_{f2}} = \frac{I_{f2}}{I_{f1}} = \frac{N_{f1}}{N_{f2}}$$

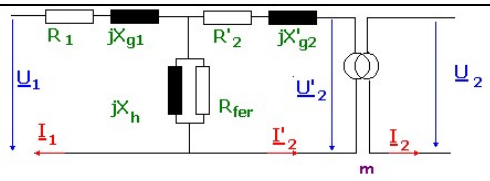
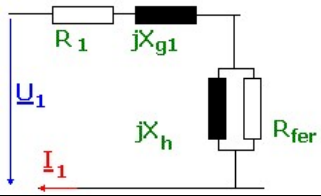
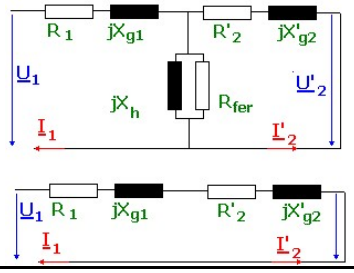
$$S_1 = S_2 \, unde \, S_1 = 3U_{f1}I_{f1} \, si \, S_2 = 3U_{f2}I_{f2}$$

$$\Rightarrow U_{f1}I_{f1} = U_{f2}I_{f2}$$

cu precizarea că:

În stea	În triunghi
$U = \sqrt{3}U_f$	$U = U_f$
$I = I_f$	$I = \sqrt{3}I_f$

Metoda de dimensionare transformator prin raportarea mărimilor din secundar la cele din primar

Pas	Schema echivalentă	Definiții	Relații
În sarcină		$\underline{U}_2' = m\underline{U}_2$ $\underline{I}_2' = \frac{\underline{I}_2}{m}$ $\underline{Z}_2' = m^2\underline{Z}_2$ $X_{g1} - reactanta\ fugii\ din\ primar$ $X_h - reactanta\ campului\ principal\ vazuta\ din\ primar$	$(R_2', X_2') = (R_2, X_2)\left(\frac{N_1}{N_2}\right)^2 \Rightarrow$ $\begin{cases} \underline{U}_1 = R_1\underline{I}_1 + jX_{g1}\underline{I}_1 + jX_h\left(\underline{I}_1 + \underline{I}_2'\right) \\ \underline{U}_2 = R_2\underline{I}_2 + jX_{g2}\underline{I}_2 + jX_h\left(\underline{I}_1 + \underline{I}_2'\right) \end{cases}$ Pentru puteri >10kVA, $X_h \to \infty$ şi deci: $\underline{I}_1 \approx \underline{I}_2'$
În gol		$\underline{I}_2' = \underline{I}_2 = 0$	$\underline{I}_1 = \frac{\underline{U}_1}{R_1 + j\left(X_{g1} + X_h\right)}$ $X_h \ \phi\phi\ X_{g1}.R_1 \Rightarrow \underline{I}_1 = \frac{\underline{U}_1}{jX_h}$
În scurtcircuit		$\underline{U}_2' = \underline{U}_2 = 0$	$\underline{U}_h \geq \frac{\underline{U}_1}{2}$ $\underline{I}_2' = -\underline{I}_{1cc}$ $\underline{I}_{1cc} = \frac{\underline{U}_1}{R_1 + R_2 + j\left(X_{g1} + X_{g2}'\right)}$

II.4 Maşini electrice

Motor asincron

Bobinele produc fiecare în parteun flux magnetic care au ca rezultat cumulat un câmp magnetic învârtitor, flux ce intersectează conductorii amplasați pe rotor inducând un curent ce va genera un flux magnetic indus. Se crează un efect dinamic între cele două fluxuri care va antrena în mişcare de rotație rotorul. Deoarece în conductorii rotorici nu există o variație a fluxului viteza de sincronism nu poate fi atinsă.

Pornire	Frânare	
	În contracurent	**În c.c.**
La pornire curentul absorbit de stator este foarte mare, fapt pentru care: • Se	Prin inversarea a două fire de alimentare, ceea ce produce	După deconectarea alimentării statorul se va alimenta cu c.c. cu un pol

Motor sincron

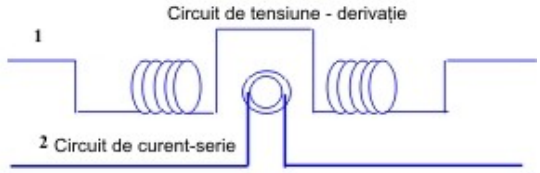
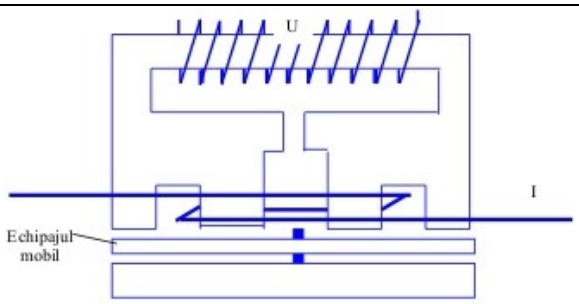
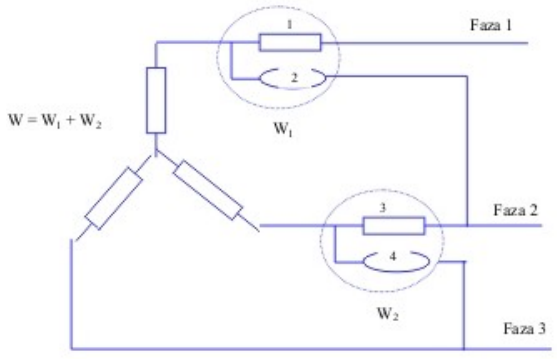
Când sunt alimentate bobinele statorului vor genera fluxuri magnetice variabile în intensitate şi în sens, rezultând un câmp învârtitor a cărui viteză depinde de frecvența rețelei şi de numărul perechilor de poli, conform relației: $n = \frac{f}{p}\left[s^{-1}\right]$

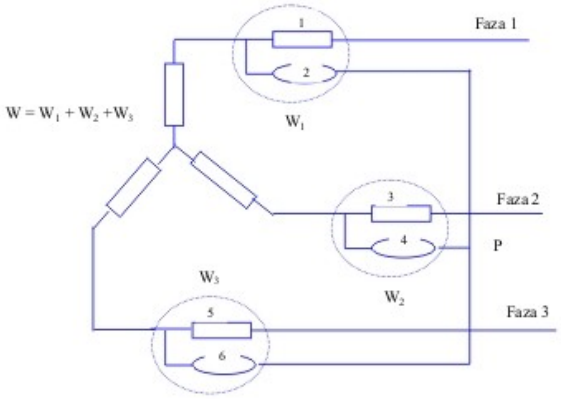
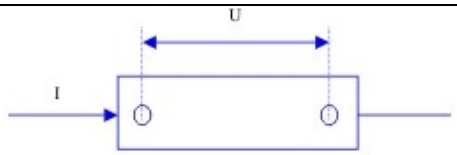
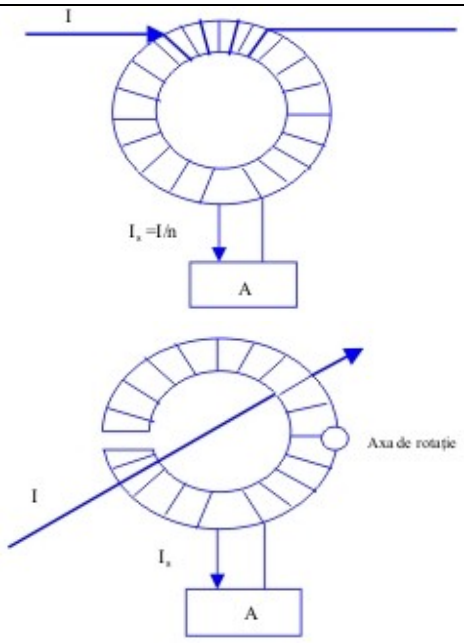
Număr poli	1	2	3	4	5
Pas între poli	180	90	60	33	18
Viteza câmpului învârtitor	50	25	16,5	10	5
Viteza rotorului	3000	1500	1000	600	300

Motorul sincron se roteşte cu viteza câmpului ânvârtitor, dar pentru atingerea acestei viteze se impune un mijloc auxiliar

utilizează o pornire Y-Δ • Prin rezistențe de pornire, dacă motorul este cu rotorul bobinat	inversarea sensului câmpului învârtitor prin inducerea de curenți de sens contrar în stator.	pe o fază şi cu celălalt pol pe celelalte două faze, ceea ce va genera un câmp magnetic fix în motor.	(motor auxiliar)

II.5 Tehnici de măsurări a puterii şi energiei electrice

Tip aparat	Schema principială de conectare	Comentarii
Aparat electrodinamic	 Precizia acestui aparat este influențată de variațiile de temperatură, de cele ale frecvenței tensiunii de alimentare, precum şi de tensiunea şi curentul nominal.	Circuitele pot îndeplinii rolul necondiționat de stator sau de rotor. În cazul curenților polifazați se pot utiliza, fie mai multe rotoare (în timp ce numărul conductorilor de conectare este mai puțin cu 1), fie cu un singur rotor şi un stator echipat cu mai miulte înfăşurări. În cazul unui wattmetru, rotorul acționează un ac indicator care se deplasează prin fața unui cadran gradat în W. Cuplul exercitat asupra bobinei mobile, în regim pur sinusoidal, este proporțional cu puterea şi are următoarea expresie: $C = kUI\cos\varphi$
Aparat cu inducție	 Dacă curentul nu este sinusoidal, aparatele sunt supuse unor erori din ce în ce mai mari cu cât curenții armonici sunt de rang mai mare şi de amplitudine mai mare. De exemplu, în cazul unui modulator care funcționează pe principiul tăierii de undă în unghi de fază sau cu conducție prin tren de unde erorile pot atinge 10^{-2} peste valoare reală.	Circuitul magnetic al fluxului generat de tensiune şi cel al celui generat de curent este conjugat, pentru compunerea acestor fluxuri care parcurge spațiul dintre periile cu polaritate inversă ale rotorului. Cuplul motor aplicat echipajului mobil este proporțional cu puterea activă, în condițiile în care frecvența este constantă şi cu condiția ca materialul utilizat să posede o permeabilitate corespunzătoare. Sensul cuplului depinde de sensul de roație a rotorului.
Măsurarea puterii în trifazat		Suma indicațiilor celor două wattmetre, cu respectarea sensului pozitiv sau negativ, furnizează puterea totală a circuitului. Acest montaj este corect chiar dacă în montajul trifazat apare un dezechilibru sau dacă curenții nu sunt sinusoidali. Dacă circuitele în derivație a celor două wattmetre sunt de semn contrar, trebuie realizată diferența

		W_1 – W_2 sau W_2 – W_1. Dacă wattmetrele nu au decât un sens de derivație şi dacă acul unuia dintre cele două wattmetre (de exemplu W_2) se opreşte la stânga lui zero, este suficient de a inversa conexiunile circuitului cu conductor sbțire (cel în derivație). Însă trebuie realizată diferența acestei indicații cu W_1.
Şunt de curent		Nu întotdeauna este posibil de a folosi un aparat capabil să suporte direct curenți şi chiar tensiunile implicate în circuitele electrice În aceste situații se poate utiliza un şunt (o rezizistență pură de valoare R cunoscută), la bornele căruia se măsoară o cădere de tensiune: $$I=\frac{U}{R}$$
Transformatori de curent		Un transformator de curent se compune din două înfăşurări amplasate pe acelați suport magnetic. Înfăşurarea primară este parcursă de curentul măsurat I, iar înfăşurarea secundară este sediul unui curent indus prin înfăşurarea primară, egal cu I/n, unde n repreyintă raportul de transformare. Acest tip de transformator necesită întreruperea circuitului de măsură pentru a realiza înserierea primarului transformatorului Atunci când aceasta nu este posibil se utilizează transformatoarele de tip deschis sau de tip punte ampermetrică. În acest caz primarul nu mai este constituit dintr-o bobină ci doar dintr-un conductor prin care trece curentul de măsurat. Acest conductor traversează miezul toroidal al transformatorului. Acest miez poate fi deschis (cu două piese prinse) sau de tip punte.

B. NOȚIUNI GENERALE DE ELECTRONICĂ INDUSTRIALĂ

III Dispozitive de comandă electronică

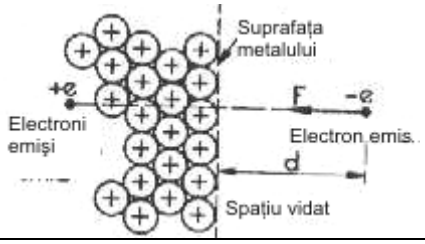
III.1 Tuburi electronice

III.1.1 Dioda

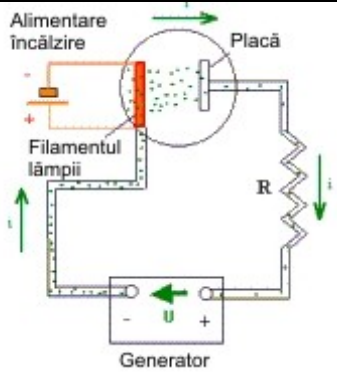
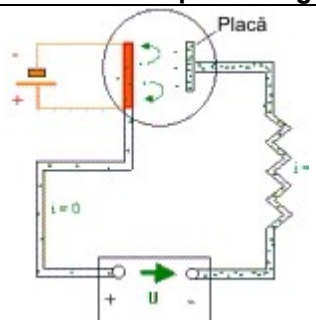
Emisia teroelectronică

Emisia termoelectronică reprezintă o emisie de electroni de la suprafața, unui filament metalic, neutru sub aspect electric, datorată temperaturii ridicate a acestuia care asigură creşterea energiei cinetice a electronilor (potențialul de ieşire) ce poate învinge forțele de atracție (bariera de potențial).
Energia de extragere se exprimă în eV.

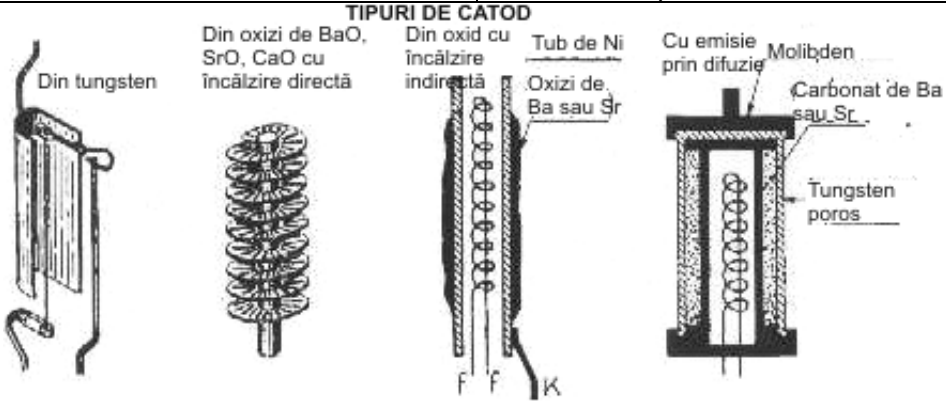
$$1eV = 1{,}6x10^{-19} J$$



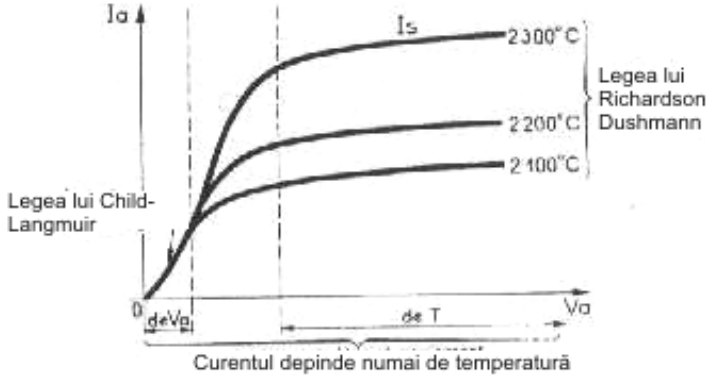
Filamentul lămpii este situat în interiorul unui ambalaj de sticlă, în interiorul căreia este generat un vid, aşa încât prin conectarea la o sursă de tensiune, filamentul se încălzeşte şi emite electroni se vor deplasa fără restricții spre anodul amplasat în imediata apropiere a filamentului. Dioda permite trecerea curentului electric numai într-un sens, propietate utilizată pentru redresoare.
Vidul permite trecerea electronilor de la filament la anod cu viteză mare (de exemplu, la 50 V, 15000 km/h).

Anodul diodei conectat la polul + al generatorului	**Anodul diodei conectat la polul - al generatorului**
	
Dioda permite trecerea curentului electric.	Dioda nu permite trecerea curentului electric. Anodul va exercita o forță de respingere a electronilor spre filament.

TIPURI DE CATOD



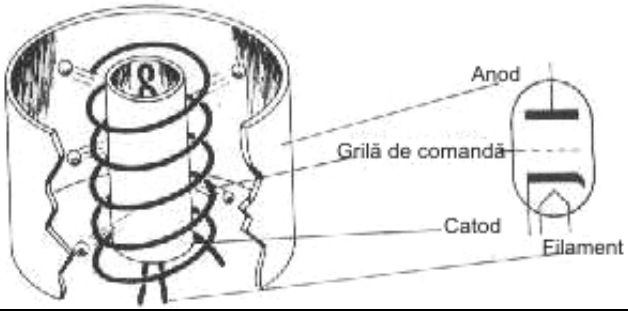
Caracteristica diodei



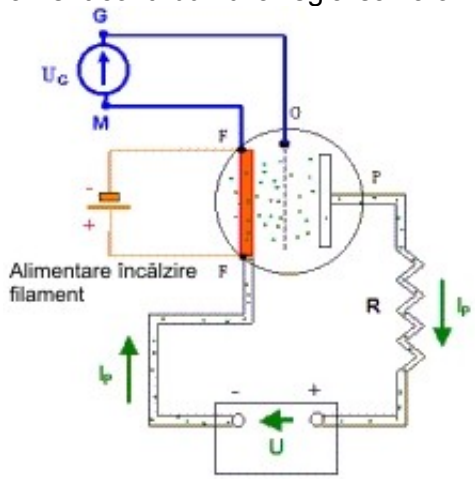
Rolul curentului anodic (legea lui Child-Langmuir)	Rplul temperaturii (legea lui Richardson-Dushmann)
$I_a = GV_a^{\frac{3}{2}}$	$J_s = 120T^2 e^{-\frac{b}{T}}$
La tensiuni mici curentul nu depinde de temperatură ci numai de tensiunea anodică şi de forma geometrică a diodei (G).	Evoluția densității de curent este de tip exponențial, funcție de temperatura absolută a catodului şi de natura catodului (b).

III.1.2 Trioda

Tioda conține un electrod suplimentar față de diodă, respectiv grila care este constituită dintr-o spirală înfăşurată în jurul filamentului care permite un reglaj al debitului de electroni ce sunt deplasați între filament şi anod. Rolul diodei este de a amplifica tensiunea şi curentul.



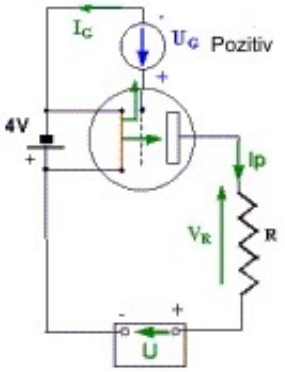
Prin intermediul tensiunii U_G aplicată între filament şi grilă, grila va respinge un număr mai mare sau mai mic de electroni spre filament contribuind la reglarea valorii curentului I_P.

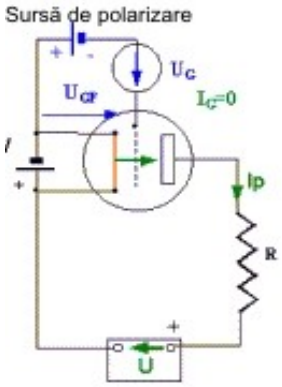


Tensiunea de polarizare (de distorsiune)

Apare în cazul în care tensiunea aplicată pe grilă este prea ridicată, iar distorsiunea constă în apariția unui curent de grilă. Cînd tensiunea instantanee U_G este cu polaritatea + pe grilă, aceasta va capta electronii emişi de filament, ceea ce va genera un curent de grilă I_G.

Generare distorsiune	Evitarea distorsiunilor

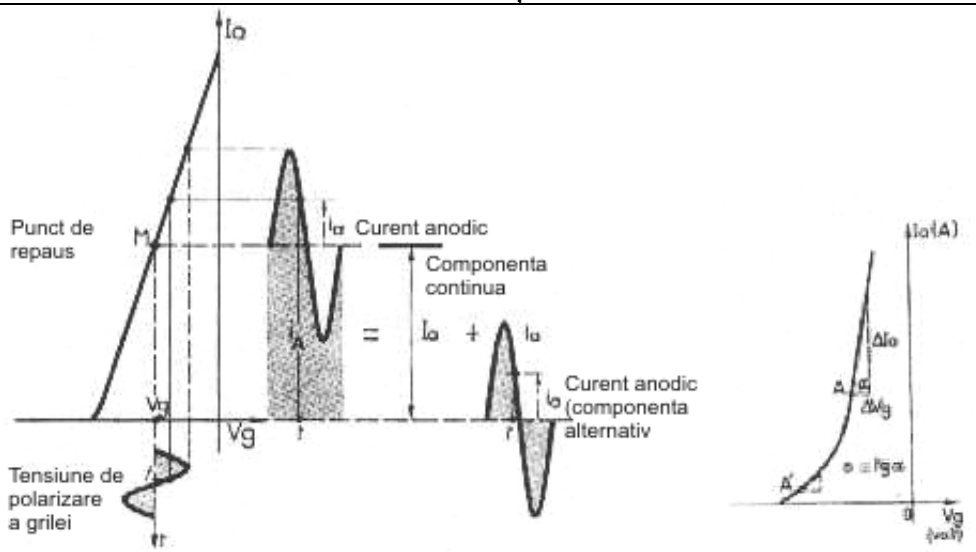




- Cînd sursa are o rezistență internă mare se va produce o acumulare de electroni pe borna + , ceea ce va genera o modificare a tensiunii U_G care devine anormal de negativă
- Dacă sursa are o rezistență internă scăzută, electronii vor fi absorbiți de sursa U_G cu mare uşurință va reduce din curentul I_P.

Pila de polarizare (care nu furnizează nici un curent), face ca tensiunea pe grilă să fie negativă, în raport cu filamentul, în permanență.

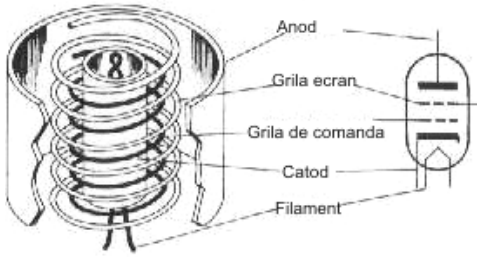
Caracteristica funcțională a triodei



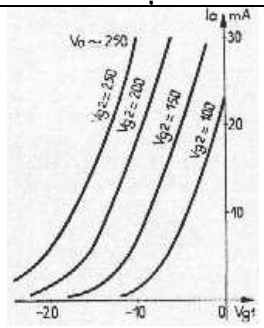
Panta triodei	Factorul de amplificare	Punct de repaus
$s = \frac{\Delta I_a}{\Delta U_g}\left[\frac{mA}{V}\right]$	$\mu = \frac{\Delta V_a}{\Delta V_g} \Rightarrow t$ $ensiunea\ de\ blocare = -\frac{V_a}{\mu}$	Pentru valorile V_a şi V_g corespunzător unui curent anodic I_a , aplicând un semnal alternativ, acest curent va suferii variații ân jurul punctului M aşa încât curentul anodic va fi o însumare a unui curent continuu I_a şi a unui curent alternativ i_a.
Raportul dintre variația curentului anodic şi variația corespunzătoare a tensiunii pe grilă, exprimă proprietatea fundamentală a triodei când tensiunea anodică V_a rămâne constantă.	Variația tensiunii anodice raportat la variația tensiunii pe grilă, în condițiile menținerii unui curent anodic I_a constant.	

III.1.3 Tetroda

Pentru a îmbunătății funcționarea triodei se utilizează tetroda care conține o grilă ecran, caree reduce capacitatea dintre anod şi grila de comandă. Grila ecran captează o parte din curentul catodic. Ea nu reprezintă un ecran electric ci un electrod de accelerare a sarcinii spațiale, deci o amplificare a curentului anodic chiar la o tensiune anodică mică.



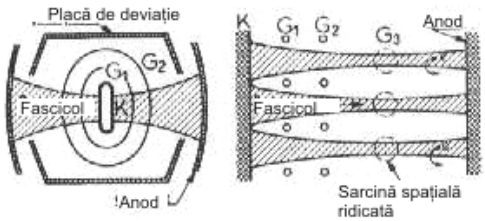
Caracteristica funcțională a tetrodei



Panta tetrodei este identică ca cea a triodei, dar rezistența internă este mult mai mare.

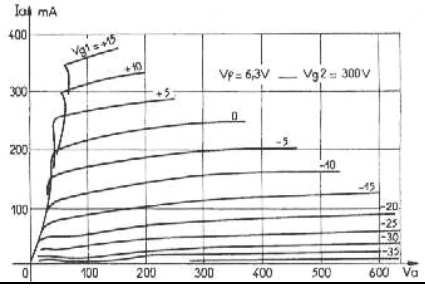
Tetroda cu fascicol dirijat

Grila ecran este amplasată peste grila de comandă, deci asigurarea unei dirijări bine definite a fascicolului de electroni şi o concentrare a sarcinilor spațiale între grila ecran şi anod.



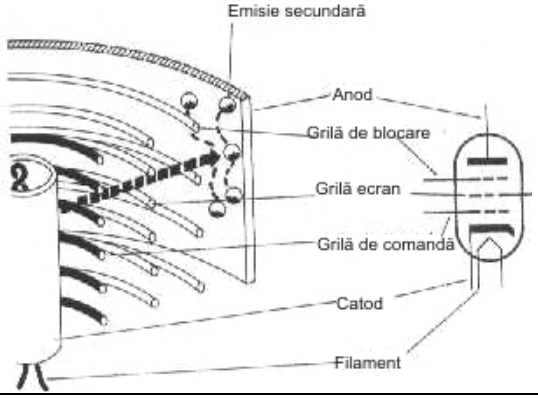
Plăcile laterale conectate la catod asigură concentrarea laterală a fascicolului de electroni.

Caracteristica funcțională a tetrodei cu fascicol dirijat

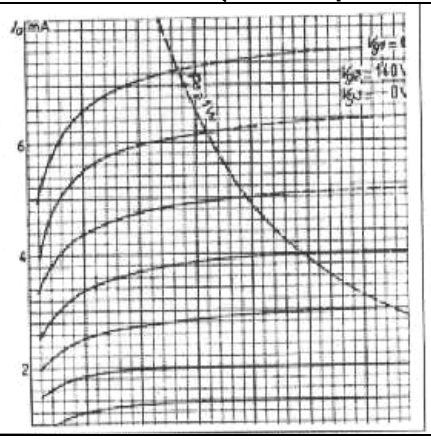


III.1.4 Pentoda

Conține o grilă suplimentară, numită grilă de blocare, amplasată între grila ecran şi anod şi uneori este conectată la catod. Grila de blocare suprimă emisia secundară a anodului retransmițând electronii emişi secundar spre anod. Electronii ce provin de la catod traversează grila de blocare deoarece energia lor este net mai mare decât a electronilor secundari.



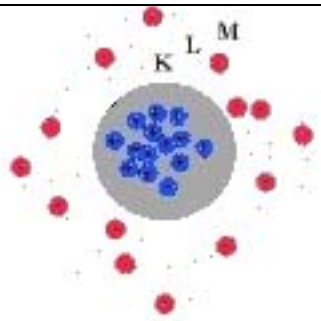
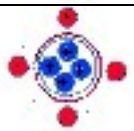
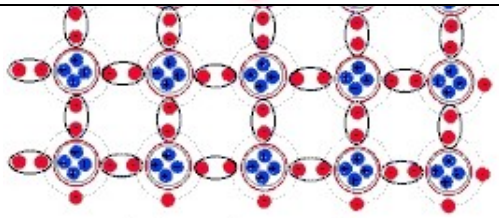
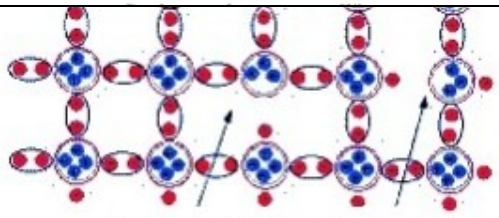
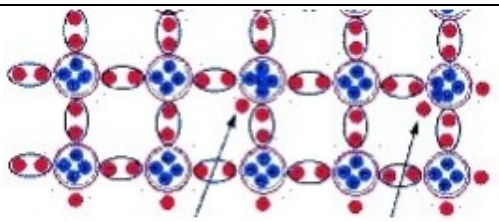
Caracteristica funcțională a pentodei

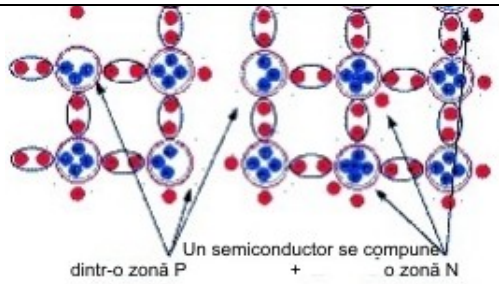
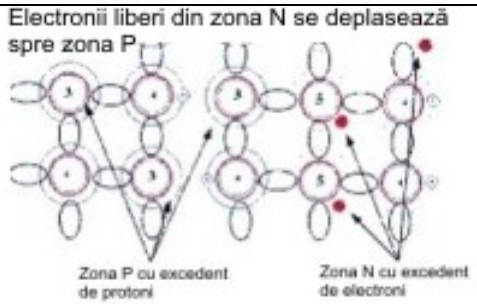
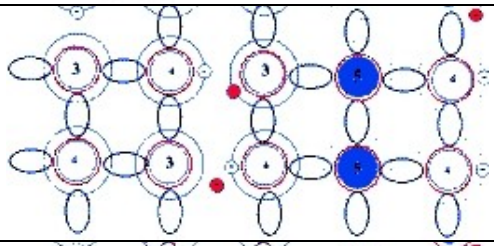
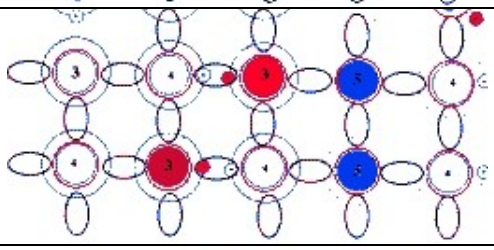


Panta pentodei	Efectul grilei ecran	Rolul anodului
Similară celei a triodei.	Reduce capacitatea dintre anod şi grila de comandă, accelerează electronii şi extrag sarcina spațială suplimentar anodului.	Influențează puțin curentul anodic.

III.2 Semiconductori

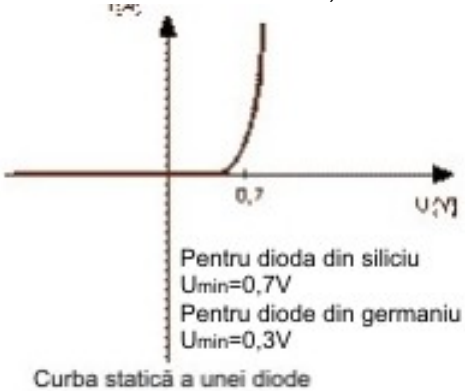
III.2.1 Principiul semiconductorilor

Atomul de siliciu, fără neutroni, care conține 14 protoni şi 14 electroni, dintre care 4 pe nivelul orbital M	
Atomul de siliciu, fără neutroni, care conține 4 electroni periferici şi un număr echivalent de protoni	
Cristalul de siliciu este constitui din legături covalente, respectiv asocierea electronilor din straturile periferice	
Prin adăugarea de impurități la 3 electroni de pe ultimul strat, se obține un cristal de siliciu de tip P neutră electric	 Zona P electric neută cu adaus de impurități
Prin adăugarea de impurități la 5 electroni de pe ultimul strat, se obține un cristal de siliciu de tip N neutră electric	 Cristal de siliciu de tip N neutră electric

Un semiconductor se compune dintr-o joncțiune P – N, recpectiv dintr-o zonă P şi o zonă N. Electronii liberi din zona N se deplasează spre zona P a joncțiunii.	 
Prin deplasarea electronilor libreri din zona N în zona P, zona N devine electric pozitivă, respectiv cu mai mulți protoni decât electroni.	
Prin deplasarea electronilor libreri din zona N în zona P, zona P devine electric negativă, respectiv cu mai mulți electroni decât protoni.	
Tensiunea indusă în semiconductor rezultă din diferența de potențial electric creată.	

III.2.2 Diodă semiconductoare

Un element semiconductor care permite trecerea curentului într-un singur sens şi îl blochează în sens invers. Modelul real al diodei semiconductoare arată că la traversarea curentului este condiționată de nivelul tensiunii minime la bornele sale, sub care curentul este practic nul.



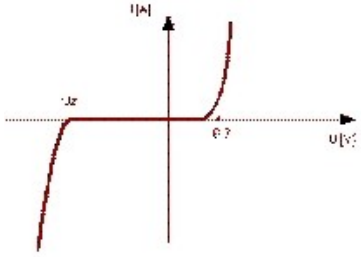
Curba statică a unei diode

Rezistența şi tensiunea la bornele unei diode variază în funcție de curent, respectiv va creşte cu creşterea curentului.

III.2.3 Dioda Zener şi derivatele ei

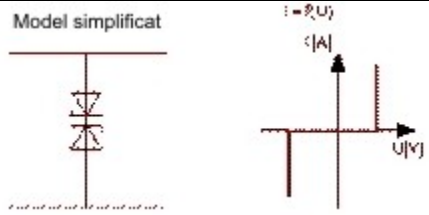
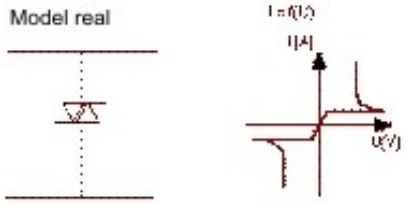
Reprezintă un dispozitiv semiconductor a cărui dopaj superior decât în cazul unei diode, avînd caracteristica funcțională identică cu aceasta când sensul de alimentare este direct, iar când

este alimentat în sens invers aceasta va conduce sub un anumit prag al tensiunii numită tensiune Zener.



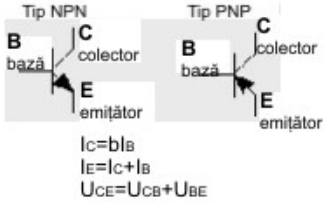
Curba caracteristică a diodei Zener

Montajul a două diode Zener în antiparalel şi utilizate ca comutator de prag, poartă denumirea de diac.

Model simplificat	Model real
	
Conducția se realizează în ambele sensuri cu condiția ca să fie depăşite pragurile tensiunii la borne.	Conducția este stabilizată când la creşterea curentului tensiunea la borne scade.

III.2.4 Tranzistor

Reprezintă un dispozitiv semiconductor de tip NPN sau de tip PNP fiind comparat cu o sursă de curent cu comandă în tensiune.

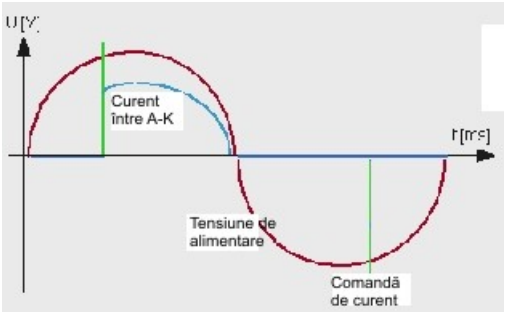


Există 4 posibilități de funcționare a unui tranzistor:

Blocat	Normal direct	Saturație	Normal invers
U_{BE}<0,6 [V]	0,6<U_{BE}<0,8 [V]	U_{BE}>0,8 [V]	U_{BE}<- 0,8 [V]
Tensiunea U_{BE} prea redusă pentru trecerea curentului I_B şi deci şi al curenților I_C şi I_E.	Variațiile curentului I_B sunt amplificate prin antrenarea unui curent mult mai mare (bI_C). Factorul de amplificare b=100 ÷ 1000	Când curentul I_B creşte prea mult el nu va fi amplificat în mod proporțional din cazua existenței saturației.	

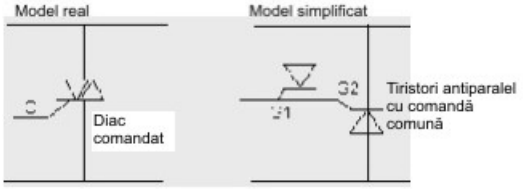
III.2.5 Tiristor

Tiristorul reprezintă un dispozitiv semiconductor de tip PNPN, fiind constituit dintr-un anod, un catod şi o poartă. Acest dispozitiv conduce numai în sensul anod – catod cu condiția recepționării unui impuls pe poartă, care dispare după amorsarea conducției. Dacă curentul între anod – catod scade sub o valoare de 2% din $I_{nom.}$ tiristorul trece în stare de blocare. În c.a. conducția tiristorului se realizează numai pe polaritatea pozitivă, orice impuls pe semiperioada negativă nu va genera nici un efect..

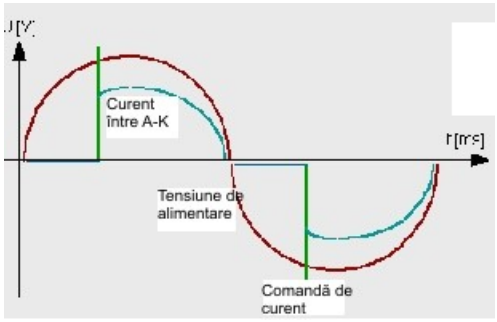


III.2.6 Triac

Ansamblul unui diac cu o intrare de comandă sau a două tiristoare cuplate antiparalel, reprezintă dispozitivul electronic cu semiconductoare numit triac:



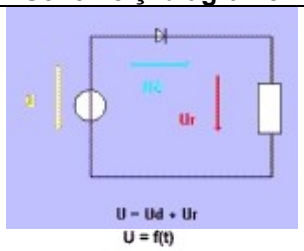
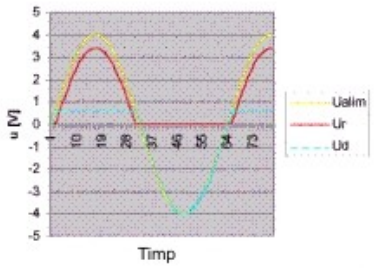
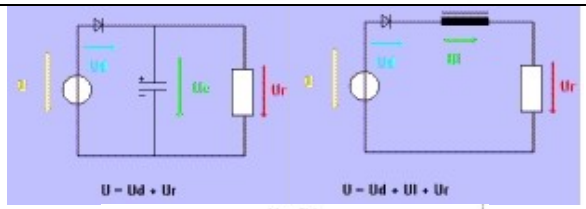
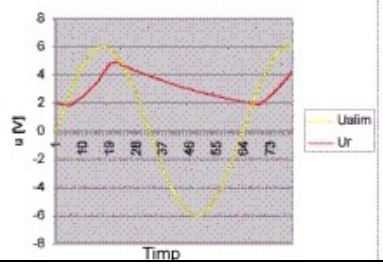
Acest dispozitiv conduce în ambele sensuri având a comandă a impulsului pe poartă comun, dar curentul nu va mai fi pur sinusoidal. La trecerea prin zero a curentului principal triacul este complet blocat.

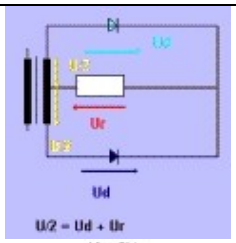
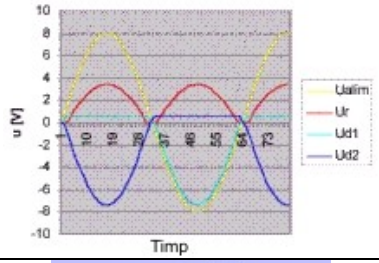
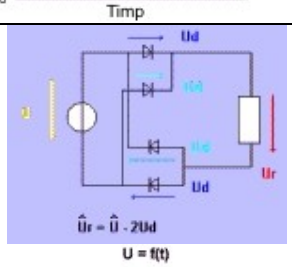
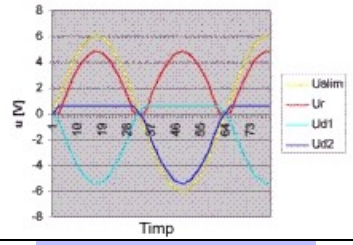
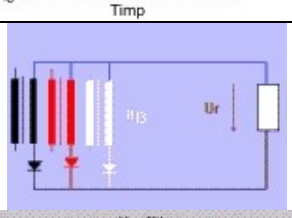
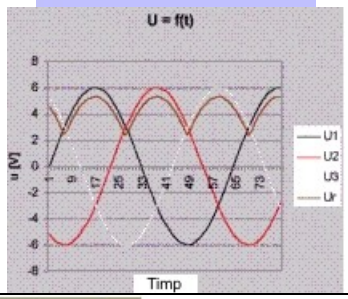
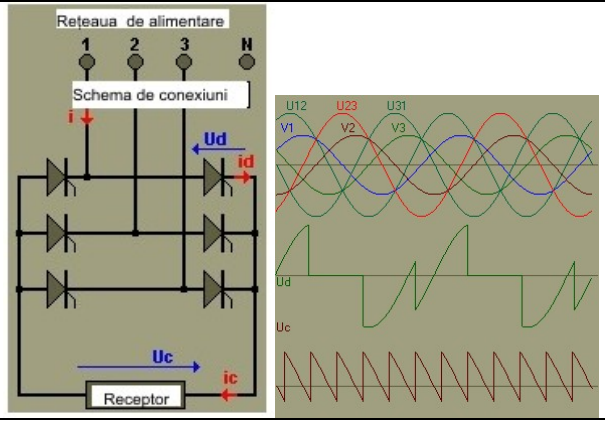


III.3 Echipamente electronice de putere

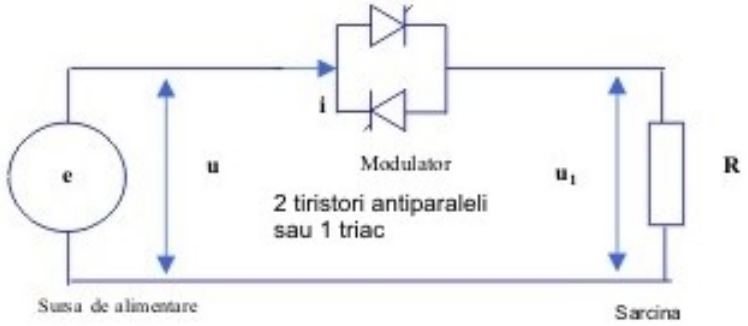
III.3.1 Redresoare

Redresorul reprezintă un dispozitiv electronic care permite conversia unei tensiuni electrice alternative într-o tensiune electrică continuă.

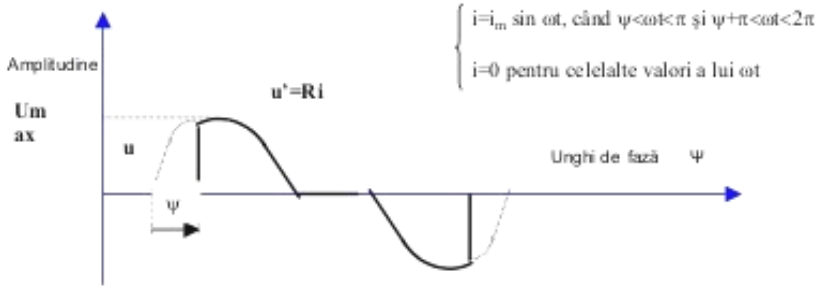
Tip redresor	Scheme şi diagrame	Comentariu
Redresor monoalternanță cu o diodă semiconductoare	 U = f(t) 	Tensiunea efectivă la bornele sarcinii va fi jumătate din cea de alimentare iar valoarea de vârf cu 0,7 V mai mică decât valoarea de vârf a tensiunii de alimentare. Numărul de alternanțe va fi 50, respectiv la jumătatea numărului de alternanțe de 100 a tensiunii de alimentare standard de 50 Hz. Randamentul este de 30% iar nivelul de ondulație foarte pronunțat pentru curenți mai mari de 1A.
	 U = f(t) 	Pentru atenuarea factorului de ondulație a tensiunii redresate: • Condensatorul conectat în paralel cu sarcina va realiza o netezire cu atât mai mare cu cât capacitatea acestui condensator va fi mai mare şi când rezistența sarcinii este mai mare • Inductanța conectată în serie cu reistorul se obține o netezire prin netezirea curentului prin sarcină.

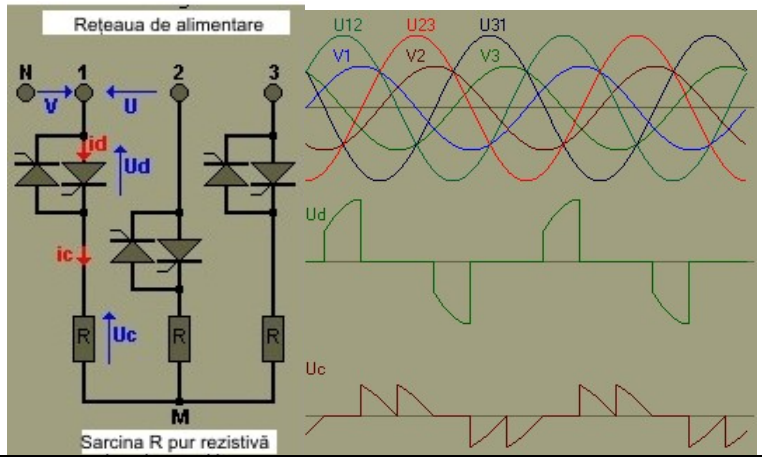
Redresor bialternanță cu două diode semiconductoare şi punct median	 	Montajul implică existența unui transformator cu priză mediană. Tensiunea efectivă la bornele sarcinii va fi mai mică cu 0,7 V decât cea de alimentare, iar tensiunea maximă inversă Randamentul este de 75% şi se utilizează pentru sarcini de puteri medii.
Redresor bialternanță de tip Graetz cu patru diode semiconductoare	 	Curentul de alternanță pozitivă trece prin două diode în timp ce alternanța negativă prin celelalte două diode iar curentul prin receptor, de formă continuu pulsatoriu, având în permanență acelaşi sens.
Redresor trifazat cu trei diode semiconductoare	 	Diodele conduc numai cînd tensiunea la borne este > 0,7V, deci nu va fi decât o diodă ce conduce pe durata uneiu treimi dintr-o alternanță. Frecvența oscilațiilor va fi de trei ori mai mare decât cea a rețelei.
Redresor comandat prin tiristori dublu alternanță		Valoarea tensiunii medii este: $U_{Cmed} = \frac{U_{wf}}{0,74} cos\,\alpha$ unde α reprezintă unghiul de amorsare a tiristorului. $U_{Cmed.} > 0$

III.3.2 Echipamente electronice cu tiristori pentru modularea puterii



Comanda continuă a puterii pe sarcină rezistivă parcursă de curent comandat prin tăiere de undă





Valorile efective ale tensiunii şi curentului prin sarcină se exprimă în funcție de unghiul de neconducție Ψ ($0 \le \Psi \le \pi$).

$$U_1 = U\sqrt{1-\frac{\psi}{\pi}+\frac{\sin(2\psi)}{2\pi}} \qquad şi \qquad I = \frac{U}{R}\sqrt{1-\frac{\psi}{\pi}+\frac{\sin(2\psi)}{2\pi}}$$

deci: $I \in [U/R,0]$ când $\psi \in [0,\pi]$

Puterile *S, P, Q* şi *D* şi factorul de putere *F* se excprimă la nivelul rețelei în funcție de unghiul de neconducție Ψ :

$$S = \frac{U^2}{R}\sqrt{1-\frac{\psi}{\pi}+\frac{\sin(2\psi)}{2\pi}}, \quad P = \frac{U^2}{R}\left(1-\frac{\psi}{\pi}+\frac{\sin(2\psi)}{2\pi}\right), \quad Q = \frac{U^2}{R}\left(\frac{1-\cos(2\psi)}{2\pi}\right)$$

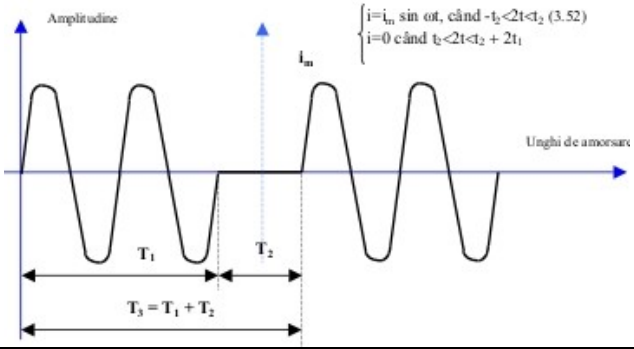
$$D = \frac{U^2}{R}\sqrt{\left(1-\frac{\psi}{\pi}+\frac{\sin(2\psi)}{2\pi}\right)-\left(1-\frac{\psi}{\pi}+\frac{\sin(2\psi)}{2\pi}\right)^2-\left(\frac{1-\cos(2\psi)}{2\pi}\right)^2}$$

$$F = \sqrt{1-\frac{\psi}{\pi}+\frac{\sin(2\psi)}{2\pi}}$$

deci: $P \in [U^2/R,0]$ când $\psi \in [0,\pi]$.

Factorul de putere *F* nu este egal cu *cos φ* , respectiv cu raportul *P/S* şi este complet eronat să fie denumit astfel. Puterea deformantă nefiind nulă, egalitatea $S = \sqrt{P^2+Q^2}$ nu se mai verifică

Comanda graduală a puterii pe sarcină rezistivă parcursă de un curent modulat în tren de unde întregi



unde: $T_1 = \omega t_1$ – perioade întregi de conducție (t_1 – timpul de conducție);
$T_2 = \omega t_2$ – perioade întregi de neconducție (t_2 – timpul de neconducție);
$T_3 = \omega t_3$ – perioade întregi ale ciclului de comutație sau aşa numitul raport ciclic ($=T_1/T_2$), ($t_3 = t_1 + t_2$ – timpul unui ciclu de comutație).
Tensiunea şi curentul prin sarcină se poate exprima în funcție de raportul ciclic:

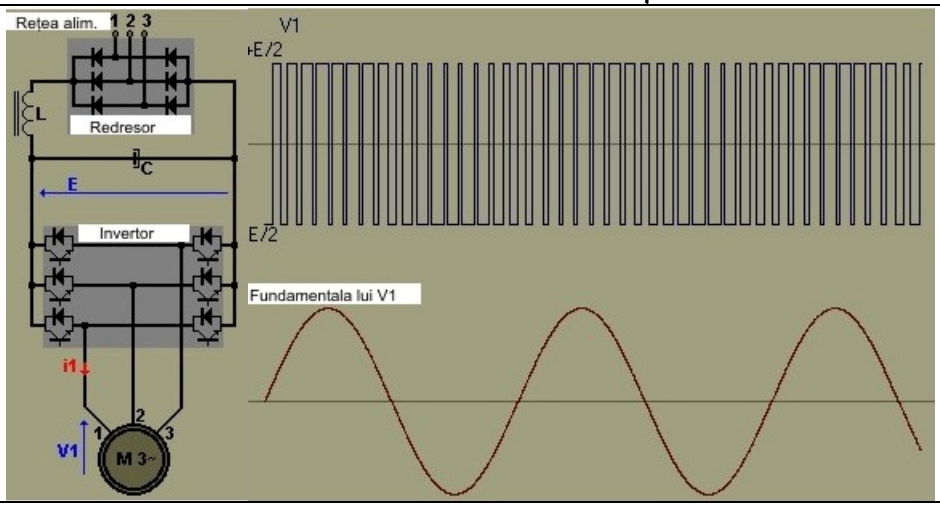
$$U_1 = U\sqrt{\frac{T_1}{T_2}} \quad şi \quad I = \frac{U}{R}\sqrt{\frac{T_1}{T_2}},$$

deci: $I \in [U/R,0]$ când $T_1/T_3 \in [1,0]$
Puterile *S, P, Q* şi *D* şi factorul de vedere *F* la nivelul rețelei se pot exprima deasemeni în funcție de raportul ciclic: $S = \frac{U^2}{R}\sqrt{\frac{T_1}{T_2}}$, $P = \frac{U^2}{R}\frac{T_1}{T_2}$, $Q = 0$, $D = \frac{U^2}{R}\sqrt{\frac{T_1}{T_2} - \left(\frac{T_1}{T_2}\right)^2}$, $F = \sqrt{\frac{T_1}{T_2}}$

deci: $P \in [U^2/R,0]$ când $T_1/T_3 \in [1,0]$.
În acest caz puterea reactivă este nulă, iar fără aportul puterii deformante, egalitatea $S = \sqrt{P^2 + Q^2}$, nu mai este verificată, factorul de putere $F \neq \cos\varphi$.

III.3.3 Echipamente electronice cu tiristori pentru reglarea vitezei

Convertizor static de frecvență



Relația care dă turația unui motor asincron este: $N' = \frac{f(1-g)}{p}\left[\frac{rot}{min}\right]$

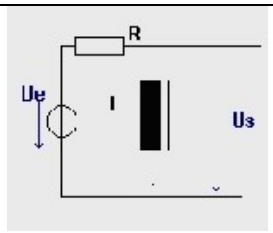
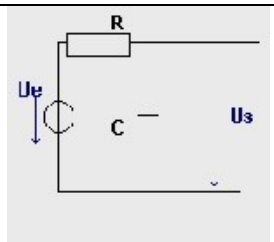
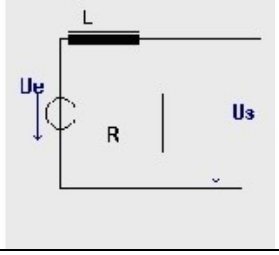
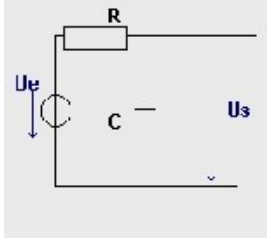
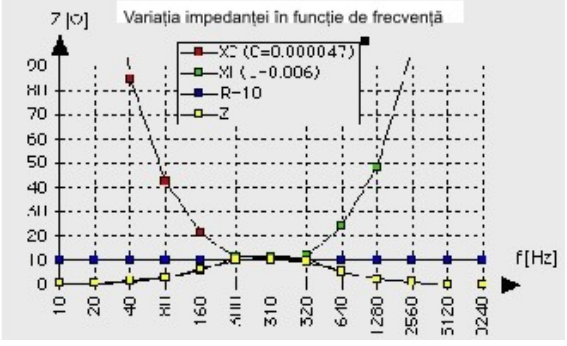
unde: p – numărul perechilor de poli;
f - frecvența;
g – alunecarea.

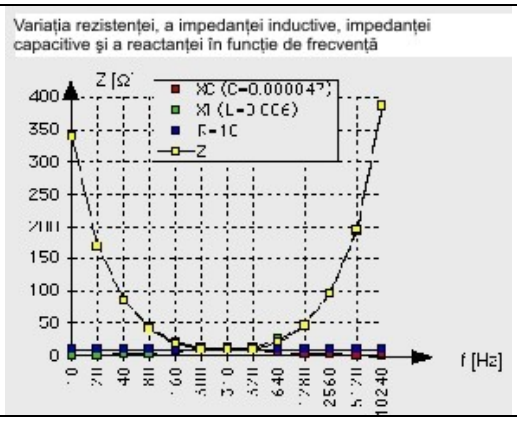
Pentru a se obține acelaşi cuplu maxim la toate frecvențele tensiunea de alimentare a unui motor asincron trifazat trebuie să fie proporțională cu frecvența de alimentare, respectiv:

$$\frac{V}{f} = constant \Rightarrow C_{max.} = \frac{3p}{2}\left(\frac{V}{\omega}\right)^2 k = constant$$

La tensiunea de alimentare nominală este posibilă creşterea frecvenței de comandă, deci de a trece peste viteza nominală dar cu un cuplu motor redus.

III.4 Filtre

<table>
<tr><th>Tip filtru</th><th>Scheme şi diagrame</th><th>Comentariu</th></tr>
<tr><td>Trece sus</td><td>
<table>
<tr><th>Circuit R-L serie</th><th>Circuit R-C serie</th></tr>
<tr><td> 
</td><td> 
</td></tr>
<tr><td>Când frecvența creşte, reactanța de inducție X_L creşte, tensiunea U_L şi U_S cresc.
Frecvența de funcționare filtrul $f_c = \frac{R}{2\pi L}[Hz]$</td><td>Când frecvența creşte reactanța capacitivă X_C scade, tensiunile U_C scade iar tensiunile U_R şi U_S cresc.
Frecvența de funcționare filtrul $f_c = \frac{1}{2\pi RC}[Hz]$</td></tr>
</table>
</td><td>Atenuează curenții cu frecvențe reduse.
La valoarea lui f_c tensiunea de ieşire este 0,707 din tensiunea de intrare, respectiv când se produce o atenuare de 3dB în raport cu semnalul de intrare.</td></tr>
<tr><td>Trece jos</td><td>
<table>
<tr><th>Circuit R-L serie</th><th>Circuit R-C serie</th></tr>
<tr><td> 
</td><td> 
</td></tr>
<tr><td>Când frecvența creşte, reactanța de inducție X_L creşte, tensiunea U_L creşte, în timp ce U_R şi U_S scad.
Frecvența de funcționare filtrul $f_c = \frac{R}{2\pi L}[Hz]$</td><td>Când frecvența creşte reactanța capacitivă X_C scade, iar tensiunile U_C şi U_S scad.
Frecvența de funcționare filtrul $f_c = \frac{1}{2\pi RC}[Hz]$</td></tr>
</table>
</td><td>Atenuează curenții cu frecvențe ridicate
La valoarea lui f_c tensiunea de ieşire este 0,707 din tensiunea de intrare, respectiv când se produce o atenuare de 3dB în raport cu semnalul de intrare.</td></tr>
<tr><td>Bandă blocată
Circuit R – L - C paralel</td><td> 
</td><td>Frecvența la care curentul este minim se numeşte frecvență de rezonanță.
$la\ f_0\ I = \frac{U}{R} respectiv:$
$X_L = X_C; Z = R; P = S$
$Q_L = Q_C \Rightarrow Q = 0; \varphi = 0$
Valorile reactanțelor sunt identice la frecvența de rezonanță şi se anulează</td></tr>
</table>

Trece bandă Circuit R – L– C serie		Frecvența la care curentul este maxim, numită frecvența de rezonanță $la\ f_0\ I = \frac{U}{R} respectiv:$ $X_L = X_C; Z = R; P = S$ $Q_L = Q_C \Rightarrow Q = 0; \varphi = 0$ Valorile reactanțelor sunt identice la frecvența de rezonanță şi se anulează.

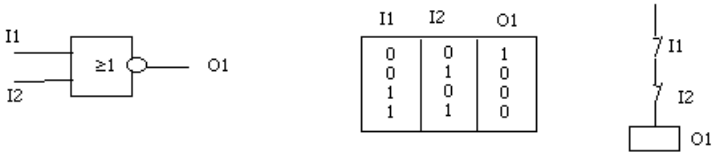
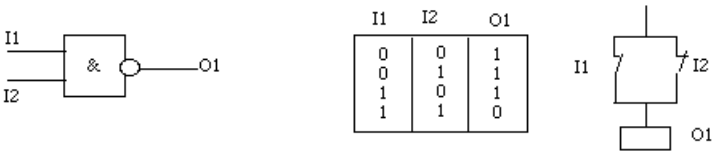
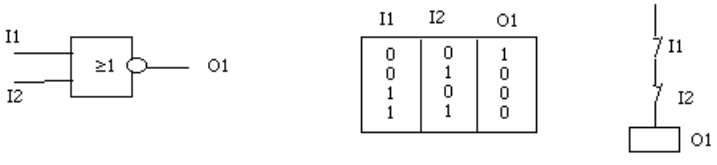
III.5 Elemente de logică programată

Un sistem binar numit şi numeric există două stări diferite:

Stare	Reprezentare numerică
Trece curent	1
Nu trece curent	0

Tabelul de mai jos dă câteva exemple de scriere a numerelor în diferite modalități:

Numere			
În sistem zecimal (baza 10)	**În sistem octal (baza 8)**	**În sistem hexazecimal (baza 16)**	**În sistem binar (baza 2)**
0	0	0	0000
1	1	1	0001
2	2	2	0010
3	3	3	0011
4	4	4	0100
5	5	5	0101
6	6	6	0110
7	7	7	0111
8	10	8	1000
9	11	9	1001

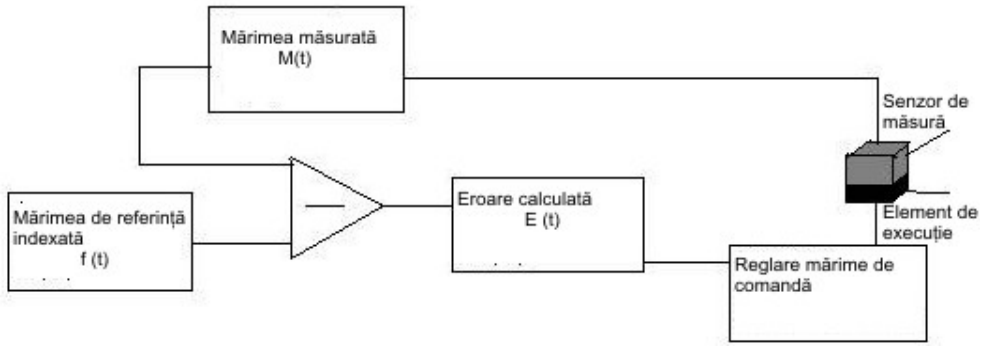
Tip poartă	Reprezentare logică şi binară	Comentariu
NOR		Pentru ca ieşirea să fie activă (în stare 1), toate intrările trebuiesc să fie inactive (în stare 0). $I_1 + I_2 = O_1$
NAND		Pentru ca ieşirea să fie activă (în stare1), cel puțin o intrare trebuie să fie inactivă (în stare 0) $I_1 x I_2 = I_2 x I_1 = O_1$
AND		Pentru ca ieşirea să fie activă (în stare 1), toate intrările trebuiesc să fie active (în stare 1). $O_1 = I_1 x I_2$
OR		Pentru ca ieşirea să fie activă (în stare1), cel puțin o intrare trebuie să fie activă (în stare 1).

	I1 I2 O 0 0 0 0 1 1 1 0 1 1 1 1	$O_1 = I_1 + I_2$
XOR	I1 I2 O 0 0 0 0 1 1 1 0 1 1 1 0	Pentru ca ieşirea să fie activă (în stare1), fie una, fie cealaltă dintre intrări trebuie să fie activă (în stare 1), dar nu în acelaşi timp.

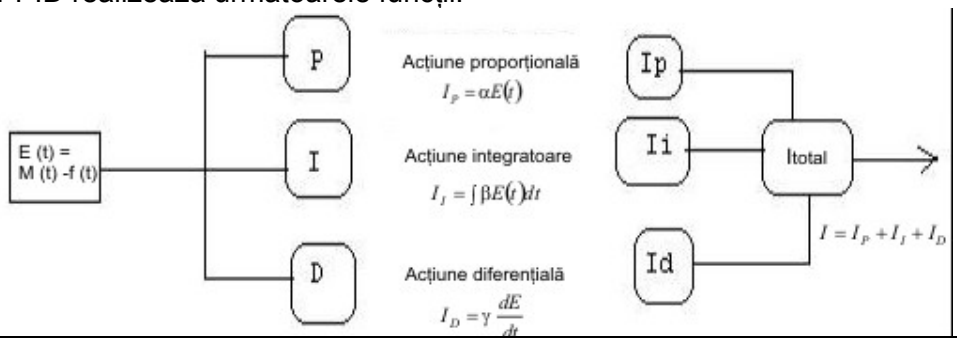
III.6 Tehnici de reglare

III.6.1 Reglare PID

Schema de principiu al unui reglaj PID este următoarea:



Un regulator PID realizează următoarele funcţii:



Funcţionarea unui regulator cu comportare *PID* este aproximată matematic prin relaţia:

$$U(t) = \left[K_p \Sigma(t) + K_i \int_0^t \Sigma(t) dt + K_d \frac{d\Sigma(t)}{dt} \right]$$

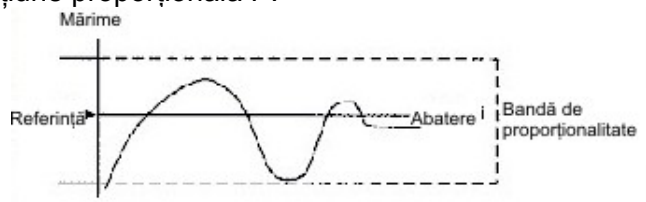
unde U(t) - mărime de comandă;

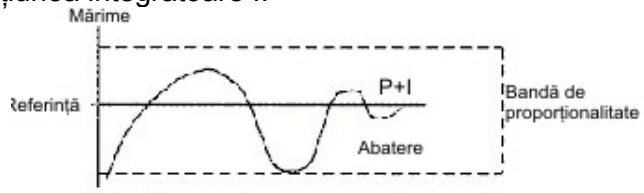
$\Sigma(t)=e_{cons}- e(t)$ - diferenţa dintre mărimea de consemn şi mărimea de ieşire prelevată la un moment de timp t;

K_p - constanta de proporţionalitate;

K_I - constanta de integrare ($K_I = 1/T_i$);

K_D - constanta de derivare ($K_D = 1/T_d$);

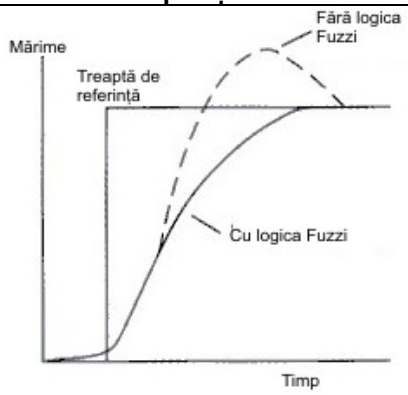
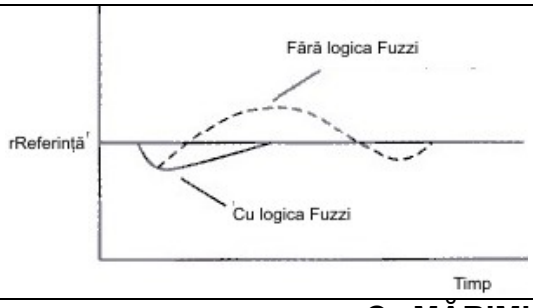
Tip acţiune	Comentariu
Acţiune proporţională P:  	Prin compararea mărimii măsurate cu cea de referinţă se generează un semnal la ieşire proporţional cu abaterea înregistrată în zona numită bandă de proporţionalitate care este o caracteristică de aparat ce poate fi reglată în anumite limite. În apropriere de consemn puterea absorbită creşte proporţional cu diferenţa:

	$E = f - M$
Acțiunea integratoare I: 	Se exprimă prin integrarea în timp (secunde) a mărimii de comandă. Această acțiune are drept scop compensarea automată a abaterii staționare inerentă acțiunii de tip proporțional şi resetează banda de proporționalitate în sus sau în jos funcție de abatere. $\int_0^t E dt$

Acțiunea derivativă D:	Se exprimă prin derivata în timp (secunde) a mărimii de comandă. Această acțiune determină viteza de creştere a mărimii controlate în timp şi resetează banda de proporționalitate pentru a minimiza efectul de ″overshoot″, având ca efect corectarea semnalului de ieşire proporțional cu acest gradient. $\frac{dE}{dt}$

III.6.2 Reglare cu logică Fuzzy

Caracteristica esențială este aceea de a putea analiza o mare varietate de răspunsuri prin două stări la perturbațiile din procese, respectiv de a acționa ca un expert operator. Condiția esențială este de a fi definite cu exactitate tipul şi expresiile matematice a perturbațiilor.

Tip acțiune	Comentariu
	Răspunsul la un semnal treaptă se realizează în timp scurt şi fără suprareglare a parametrului de proces.
	Suprimarea supraindexării parametrului de proces în cazul modificărilor frecvente ale referinței sau prin perturbații provenite din proces.

C. MĂRIMI ŞI UNITĂȚI DE MĂSURĂ

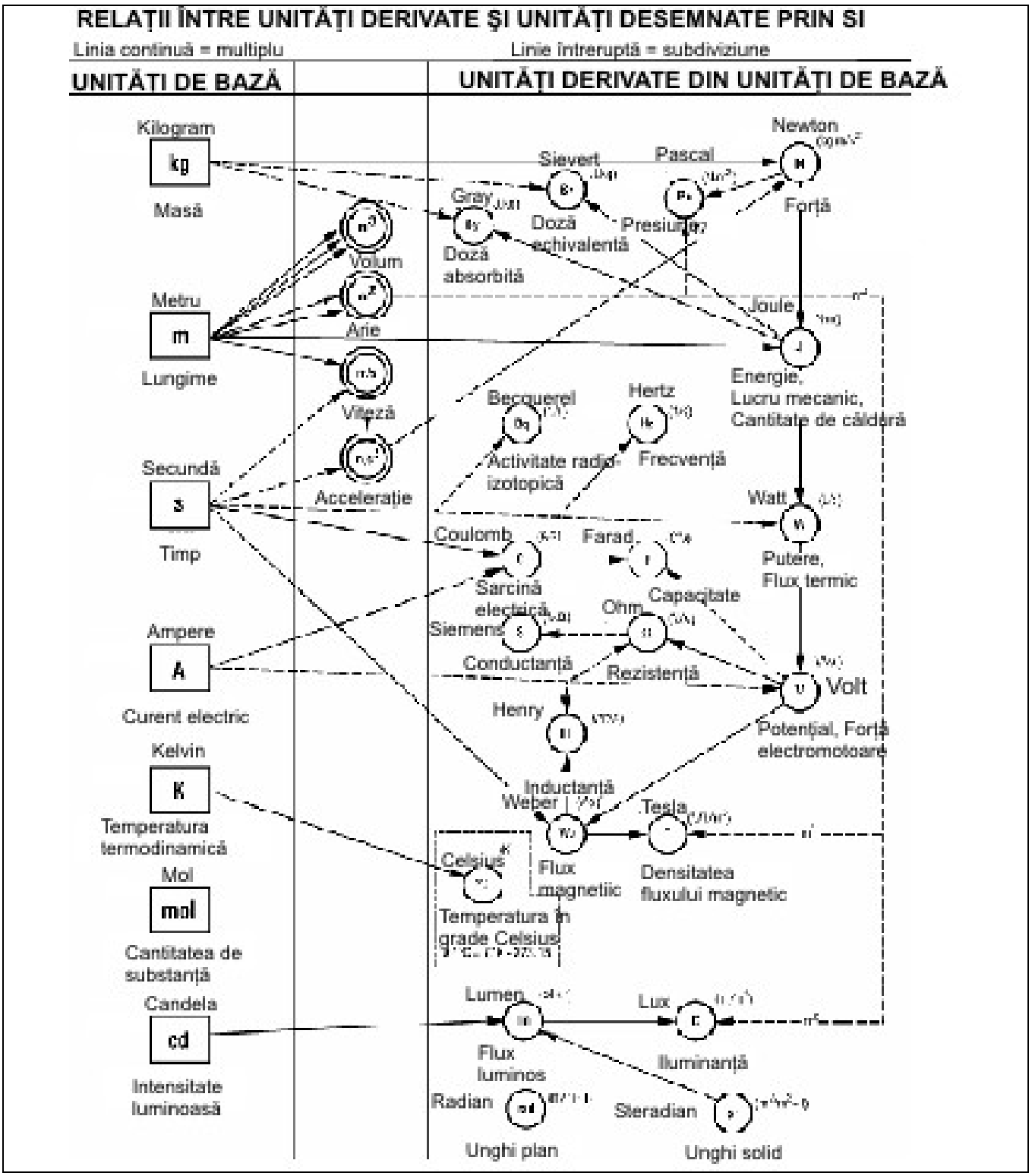
IV.1 Conversia unităților de măsură

Mărime fizică	Schema de conversie
Presiune	$1bar = \begin{cases} 0{,}9869\ atm \\ 1{,}02x10^4 \frac{N}{m^2}(Pa) \\ 750{,}06\ torr \\ 1{,}0197\ kgf \end{cases} \Leftrightarrow 1atm = \begin{cases} 76\,mmH_g \\ 10{,}332x10^4 \frac{N}{m^2}(Pa) \\ 1{,}0133 bar \\ 1{,}0333 kgf \\ 760\ torr \end{cases} \Leftrightarrow 1\frac{N}{m^2} = \begin{cases} 9{,}678x10^{-5}\ atm \\ 98{,}07x10^{-6}\ bar \\ 1{,}0197\,x10^5\ kgf \\ 75{,}006x10^{-4}\ torr \end{cases}$

Debit	$1\frac{m^3}{h} = 0{,}2778\frac{l}{sec.}$
Energie	$1J = \begin{cases} 2{,}386x10^{-4}\,cal \\ 2{,}788x10^{-4}\,Wh \end{cases} \Leftrightarrow 1cal = \begin{cases} 4{,}186\,J \\ 1{,}163x10^{-3}\,kWh \end{cases} \Leftrightarrow 1Wh = \begin{cases} 1{,}341x10^{-3}\,CPh \\ 0{,}8598\,cal \end{cases}$
Putere	$1CP = \begin{cases} \frac{10}{68}\frac{cal}{min} \\ 745{,}7\,W \end{cases} \Leftrightarrow 1W = \begin{cases} 1{,}36x10^{-3}\,CP \\ 0{,}01433\,\frac{cal}{min} \end{cases}$
Temperatură	$1K = {}^{o}C + 278 \quad iar \quad 1{}^{o}F = 1{,}8x{}^{o}C + 32 \quad \Leftrightarrow \quad 1{}^{o}C = \frac{{}^{o}F - 32}{1{,}8}$

Table de conversie a unităților de măsură

Sistem de măsură	SI	Termic	Anglo-Saxon
Cantitate de căldură Energie	Joule [J]	Kilocalorie [kcal]	British Thermal Unit[BTU]
Conversie în SI	N.m	1 kcal = 4185,5 J	1 BTU = 1055 J
Temperatură	Kelvin [K]	Celsius [^{0}C]	Fahrenheit [F]
Conversie în SI		0°C = 273 K dT (°C) = dT (K)	32°F = 273 K dT (°F) = 0,555 K
Putere	Watt [W]	kcal/h	kW ou BTU/h
Conversie în SI	J/s	1 kcal/h = 1,163 W	1 BTU/h = 0,293 W
Masa	Kilo [kg]	Kilo [kg]	Pound [lb]
Conversie în SI			1 lb = 0,454 kg
Lungime	Metru [m]	Metru [m]	Foot [ft]
Conversie în SI			1 ft = 0,3048 m
Masa volumică	kg/m^3	kg/m^3	pound / ft^3 sau lb/ft^3
Conversie în SI			1 lb/ft^3 = 16,02 kg/m^3
Căldura specifică	J/kg.K	kcal/kg.C	BTU/lb.F
Conversie în SI		1 kcal/kg.C =4185,5 J/kg.K	1 BTU/lb.F =4186 J/kg.K
Conductivitate termică	W/m.K	kcal/h.m.C	BTU/h.ft.F
Conversie în SI		1 kcal/h.m.C = 1,163 W/m.K	1 BTU/h.ft.F = 1,73 W/m.K
Presiune	Pascal [Pa]	bar	psi
Conversie în SI	N/m^2	1 bar = 10^5 Pa	1 psi = 6895 Pa
Vâscozitate dinamică	Poiseuille [Pl]	Poise [Po]	lb/ft.h
Conversie în SI	Pa.s	1 Po = 0,1 Pa.s	1 lb/ft.h = 4,13.10^{-4} Pa.s
Vâscozitate cinematică	m^2/s sau mm^2/s	Stokes [St]	ft^2/h
Conversie în SI	1 St = 100 cSt	1 cSt = 1 mm^2/s	1 ft^2/h = 25,8064 cSt



IV.2 Valorile rezistivității ale unor mărimi electrotehnice

Conductoare	ρ [Ωm]	Electroizolatoare	ρ [Ωm]
Argint	$1{,}59 \cdot 10^{-8}$	Apă	$2 \cdot 10^{5}$
Cupru	$1{,}75 \cdot 10^{-8}$	Parafină	$2{,}2 \cdot 10^{12}$
Aur	$2{,}35 \cdot 10^{-8}$	Mică	$5 \cdot 10^{14}$ la 10^{17}
Argentan	$0{,}3 \cdot 10^{-6}$	Cuarț	$5 \cdot 10^{16}$
Mangan	$0{,}43 \cdot 10^{-6}$	Polietilenă	10^{16}

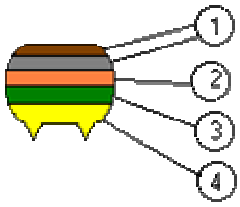
Constantan	$0,49 \cdot 10^{-6}$	Sulf	$2 \cdot 10^{15}$
Nichel	$0,45 \cdot 10^{-6}$	Sticlă	2 la $5 \cdot 10^{12}$
Nichel – crom Ni 80 Cr 20	$1,05 \cdot 10^{-6}$	Marmură	$4 \cdot 10^{8}$
Nichel – crom – fier Ni 60 Cr 12 Fe 28	$1,2 \cdot 10^{-6}$	Lemn	$3 \cdot 10^{7}$
Crom – fier - aluminiu Cr 30 Fe 65 Al 5	$1,4 \cdot 10^{-6}$	Porțelan	10^{11}
Oțel	$11 \cdot 10^{-8}$	Ulei mineral	10^{10} la 10^{16}
Alamă	$7 \cdot 10^{-8}$	Papir	10^{15}
Magneziu	$1,8 \cdot 10^{-6}$	Cauciuc	10^{13} la 10^{16}
Mercur	$98,4 \cdot 10^{-8}$	Polivinil (PVC)	10^{14}
Tungsten	$5,6 \cdot 10^{-8}$	Fenoplastice	10^{9} la 10^{12}
Zinc	$6 \cdot 10^{-8}$	Răşini epoxidice	10^{14}

IV.3 Conductibilitatea electrică a unor materiale de bază

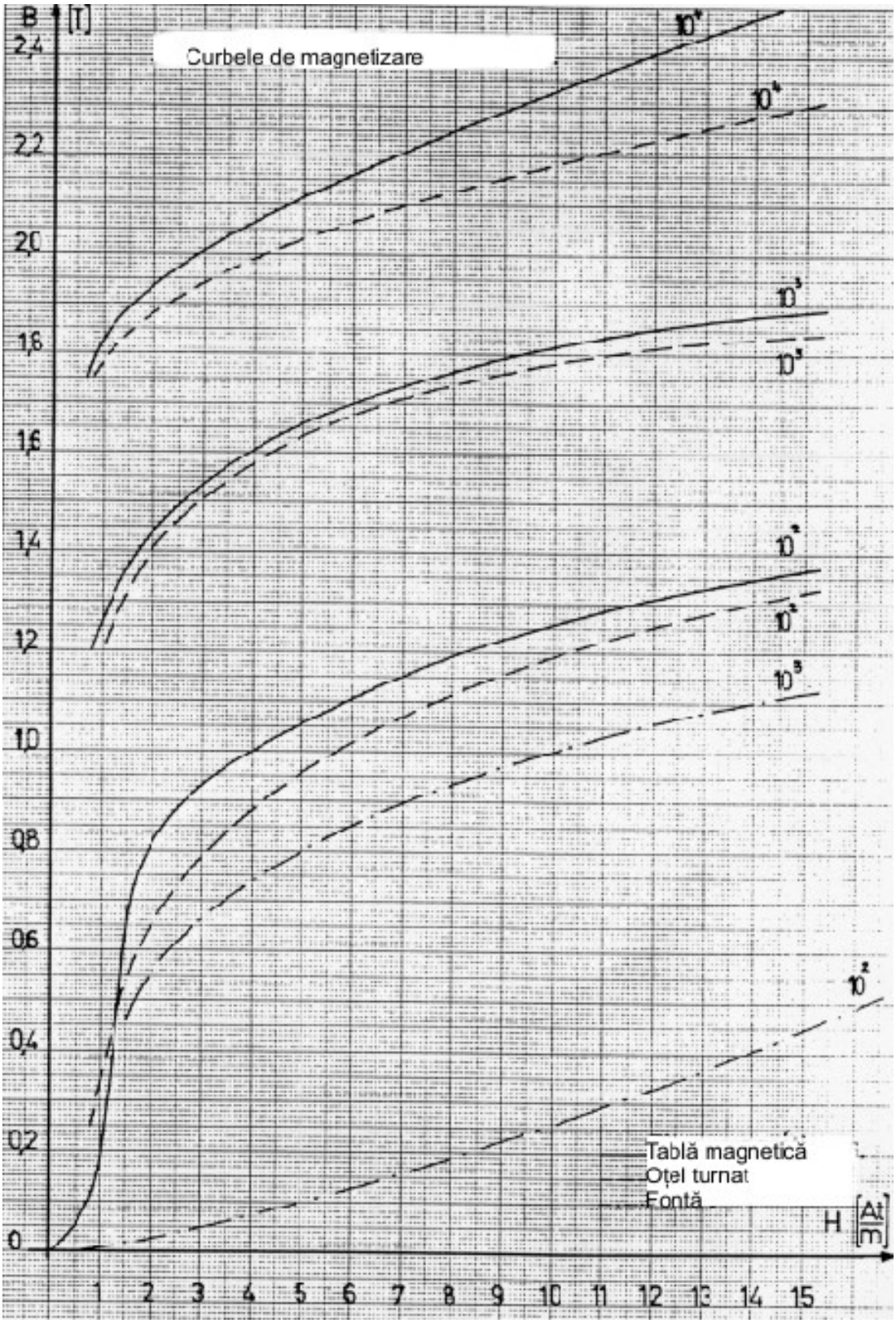
Material	Conductibilitate [S/m]
Cu	$5,71 \cdot 10^{7}$
Al	$3,60 \cdot 10^{7}$
Mercur Hg	$1,05\ 10^{6}$
Ag	$6,06\ 10^{7}$

IV.4 Identificare condensatori după culoare

1 : Prima şi a doua cifră		2 : factor de multiplicare		3 toleranță standard	4 tensiune
0	negru	$* 10^{0}$			
1	brun	$* 10^{1}$			100 V
2	roşu	$* 10^{2}$			250 V
3	oranj	$* 10^{3}$			
4	galben	$* 10^{4}$			630 V
5	verde	$* 10^{5}$		5%	
6	bleu	$* 10^{6}$			
7	violet	$* 10^{7}$			
8	gri	$* 10^{8}$			
9	alb	$* 10^{9}$		10 %	



De exemplu : Valoarea condensatorului din imagine 18 . 10^{3} ± 5% = 18 000 pF ± 5% 630 V



IV.5 Mărimi termice

Căldura masică a apei	c	4187	[J / (kg . K)]	Constanta lui Boltzmann	k	$1,38 .10^{-23}$	[J/K]
Permeabilitatea vidului	μ_0	$4 . p . 10^{-7}$	[T.m / A] [V.s / (A.m)]	Constanta lui Stefan - Boltzmann	s	$6,67 .10^{-8}$	[W / (m^2.K^2)]
Accelerația gravitațională	g	9,81	[m / s^2]	Constanta lui Wien	B	$2,898 .10^{-8}$	[m . K]

Pulsația (ω)	W	2 . p . f	[rad / s]	Constanta lui Plank	h	$6,626 .10^{-34}$	[J . s]
Permitivitatea vidului	e_0	$8,85 . 10^{-12}$	[A.s / (V.m)]	Numărul lui Avogadro	N_A	$6,022 .10^{23}$	[1/mol]

IV.6 Valorile termice ale unor materiale de bază

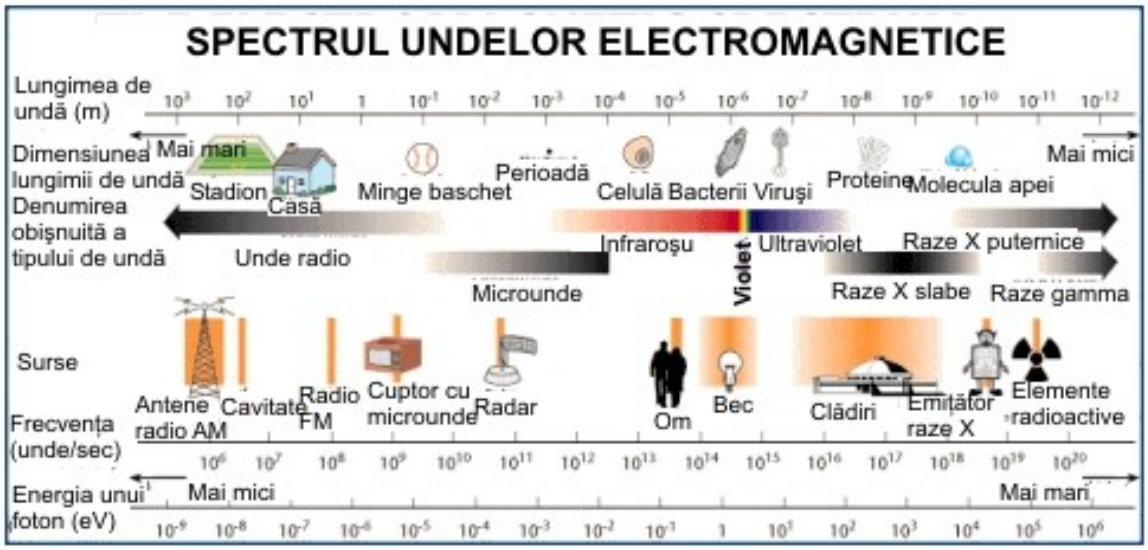
Materiale solide	Masa volumcă (kg/m^3)	Căldura specifică (kJ/kg.K)	Conductibilite termică (W/m.K)	Difusivitate (m^2/s)
Corpuri termic conductoare				
Oțel (0,1C)	7850	0,49	46	$0,12 \times 10^{-4}$
Al	2700	0,86	200	$0,86 \times 10^{-4}$
Ag	10500	0,23	418	$1,71 \times 10^{-4}$
Cu	8940	0,38	389	$1,14 \times 10^{-4}$
Inox (18/8)	7900	0,51	16	$0,04 \times 10^{-4}$
Bronz (70 Cu 30 Zn)	8500	0,37	100	$0,33 \times 10^{-4}$
Corpuri termic izolatoare				
Beton	2300	0,96	0,92	$0,42 \times 10^{-6}$
Lemn	410	1,25	0,23	$0,45 \times 10^{-6}$
Granit	2600	0,87	2,5	$1,10 \times 10^{-6}$
Vată minerală	200	0,67	0,04	$0,30 \times 10^{-6}$
Policarbonat	1200	1,25	0,23	$0,15 \times 10^{-6}$
PVC	1380	1	0,16	$0,12 \times 10^{-6}$
Sticlă	2530	0,84	1,2	$0,58 \times 10^{-6}$

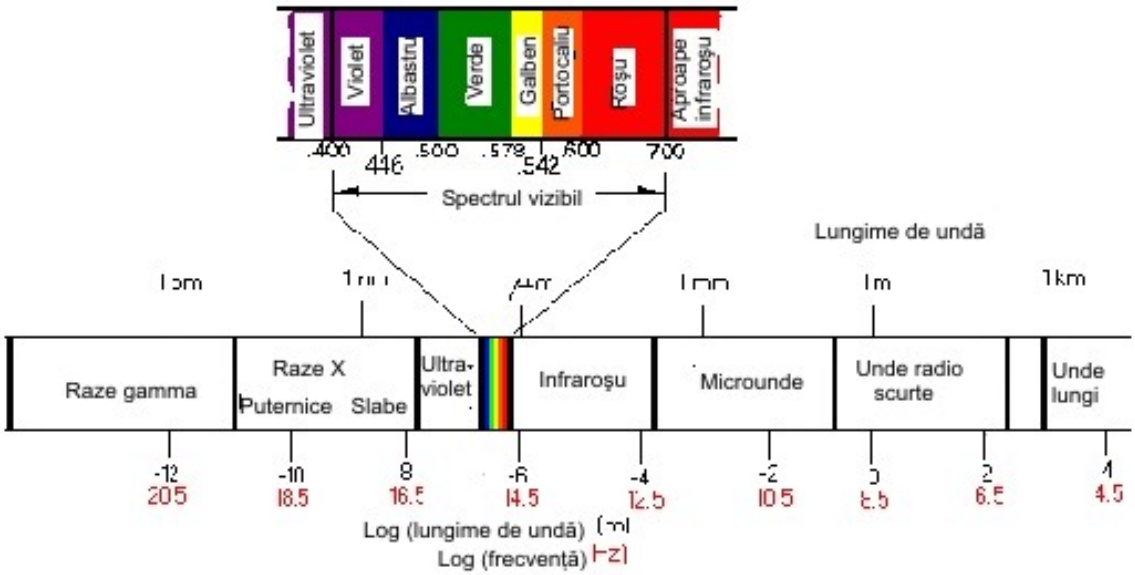
IV.7 Caracteristicile unor materiale resistive:

Mărime	[UM]	Cupru Cu	Aluminiu Al	Argint Ag	Aur Au	Tungsten W	Constantan Cu-Ni	Apă H_2O
Rezistivitate	r [W . m] . 10^{-6} [$W.mm^2/m$]	0,0175	0,029	0,0165	0,023	0,056	0,49	2.10^{11}
Conductivitate	g [$m/(W.mm^2)$]	57	34,5	61,5	43,5	17,86	2,04	5.10^{-12}
Coeficient de variație cu temperatura	α - [K^{-1}]	0,004	0,004	0,0041	0,004	0,004	1.10^{-5}	
Masa volumică	r [kg/m^3]	8960	2700	10500	19300	19350	8900	1000
Temperatura de topire	u [°C]	1084	660,3	961,8	1064	3410	1200	0
Echivalent electrochimic	[mg/C]	0,329	0,0934	1,118	0,681			
Căldura masică	c [J / (kg.K)]	390	897	230	130	130	410	4187

Conductori tubulari	Rezistivitate (Ω.m)	Permeacilitatea magnetică	Grosime perete (mm)
Oțel	20.10^{-8}	1800	0,75
Inox 316 L	80.10^{-8}	1	66,6
Inconel 601	126.10^{-8}	1	79,9

IV.8 Spectrul radiației electromagnetice





D. FORMULE ŞI INDICI TEHNICI

V.1 Formule din electrotehnicăcu caracter general

Mărime	[UM]	Formula 1	Formula 2	Formula 3
Rezistență	$R\ [\Omega] = G^{-1}$	$R = r \cdot l / A$	$R = U_r / I_r$	$R = U_r^{\ 2} / P$
Reactanță inductivă	$X_L\ [W] = B_L^{-1}$	$X_L = 2 \cdot p \cdot f \cdot L$	$X_L = U_{Xl} / I_{Xl}$	$X_L = U_{Xl}^{\ 2} / Q_L$
Reactanță capacitivă	$X_C\ [\Omega] = B_C^{-1}$	$X_C = (2 \cdot p \cdot f \cdot C)^{-1}$	$X_C = U_{Xc} / I_{Xc}$	$X_C = U_{Xc}^{\ 2} / Q_c$
Reactanță	$X\ [\Omega] = B^{-1}$	Conexiune serie $X = Xl - Xc$ Conexiune paralel $X = (Xl^{-1} - Xc^{-1})^{-1}$	$X = U_X / I_X$	Conexiune serie $X = Z \cdot \sin \varphi$ Conexiune paralel $X = (Y \cdot \sin \varphi)^{-1}$
Impedanță	$Z\ [\Omega] = Y^{-1}$	Conexiune serie $Z = (R^2 + X^2)^{0,5}$ Conexiune paralel $Z = ((G^2 + B^2)^{0,5})^{-1}$	$Z = U_z / I_z$	$Z = U_z^{\ 2} / S$
Curent electric	I [A]	$I = U_z / Z$	Prin bobină $I = q / n$	$I = Q / t$
		Trifazat $I = S / (U \cdot 3^{0,5})$	$R_1, ..R_n$ în paralel $I = I_1 + I_2 + .. + I_n$	R şi X în paralel $I_z = (I_r^2 + I_x^2)^{0,5}$
Tensiune electrică	U [V]	$U = Z \cdot I$	$R_1, ..R_n$ în serie $U = U_1 + .. + U_n$	R şi X în serie $U_z = (U_r^2 + U_x^2)^{0,5}$
		Trifazat $U = S / (I \cdot 3^{0,5})$	Condensator U	Sursă de c.c. $U = U_0 - R_i \cdot I$
Puterea activă	P [W]	În c.c. $P = U \cdot I = R \cdot I^2$	Monofazat $P = U \cdot I \cdot \cos\varphi$ $P = U_r \cdot I_r$ $P = R \cdot I_r^2 = U_r^2 / R$	Trifazat $P = U \cdot I \cdot \cos\varphi \cdot 3^{0,5}$ $P_{tot} = P_{ph1} + P_{ph2} + P_{ph3}$
Puterea aparentă	S [VA]	În c.c. $S = P$	Monofazat $S = U \cdot I$ $S = Z \cdot I^2 = U^2 / Z$ $S = P / \cos\varphi$ $S = (P^2 + Q^2)^{0,5}$	Trifazat $S = U \cdot I \cdot 3^{0,5}$ $S = P / \cos\varphi$ $S = (P^2 + Q^2)^{0,5}$
Puterea reactivă	Q [VAr]	În c.c. $Q = 0$	Monofazat $Q = U \cdot I \cdot \sin\varphi$ $Q = U_x \cdot I_x$	Trifazat $Q = U \cdot I \cdot \sin\varphi \cdot 3^{0,5}$ $Q = 3.U_x \cdot I_x$
Efect pelicular	[mm]	$e = \sqrt{\frac{2\rho}{\mu_0 \mu_r 2\pi f}}$		
Forța electromagnetică	[N]	$F = \frac{I_1 I_2}{4\pi\varepsilon_0 D^2}$		

V.2 Concordanță între formule

	Electricitate	Magnetism	Iluminare
Potențial serie	$U_{total} = U_1 + ... + U_n$ [V]	$NI_{total} = NI_1 + ... + NI_n$ [A]	
Potențial paralel	$U = U_1 = U_2$ [V]	$NI = NI_1 = NI_2$ [A]	
Intensitate serie	$I = I_1 = I_2$ [A]	$\Phi = \Phi_1 = F_2$ [Wb]	
Intensitate paralel	$I_{total} = I_1 + ... + I_n$ [A]	$\Phi_{tot} = \Phi_1 + ... + \Phi_n$ [Wb]	
Densitate de	Curent electric $J = I / A$ [A/m]	Linie de putere $B = F / A$ [Wb/ mm^2][T]	Flux de lumină $E = F / A$ [lm/m^2][lx]

Rezistență / reluctanță	R = U / I [Ω] R = r . l / A [W]	R = Nl / Φ R = l / (μ . A)	

V.3 Formule pentru calculul puterilor electrice

Formule generale	Formule specifice montajului monofazat	Formule specifice montajului trifazat cu sarcini echilibrate
$P = U_r . I_r$ [W] $Q = U_x . I_x$ [VAr] $S = U_z . I_z$ [VA]	P = U . I **. cos f** [W] Q = U . I **. sin f** [VAr] S = U . I [VA]	P = U . I **. cos f .3^{0,5}** [W] Q = U . I **. sin f .3^{0,5}** [VAr] S = U . I **.3^{0,5}** [VA]

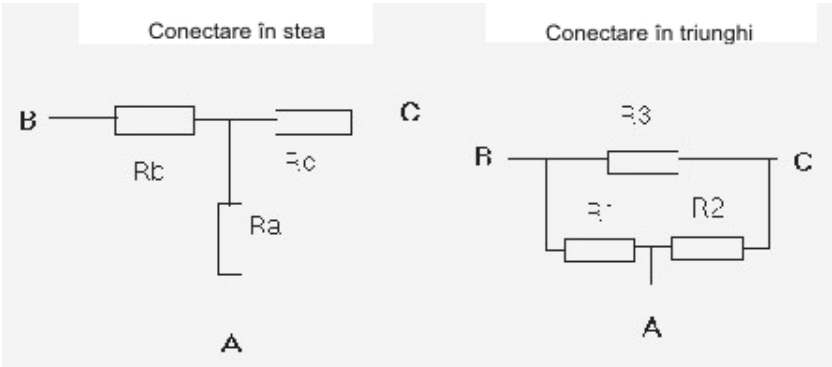
V.4 Formule de transformare a conexiunilor din stea (Y) în triunghi (Δ) şi invers

Transformare din stea (Y) în triunghi (Δ)

$R_a = R_1 . R_2 / (R_1 + R_2 + R_3)$
$R_b = R_1 . R_3 / (R_1 + R_2 + R_3)$
$R_c = R_2 . R_3 / (R_1 + R_2 + R_3)$

Transformare din triunghi (Δ)în stea (Y)

$R_1 = (R_a.R_b + R_a.R_c + R_b.R_c) / R_c$
$R_2 = (R_a.R_b + R_a.R_c + R_b.R_c) / R_b$
$R_3 = (R_a.R_b + R_a.R_c + R_b.R_c) / R_a$



V.5 Formule pentru magnetism

Excitație magnetică	q = I * n	[A]	Amper (spire)
Intensitatea câmpului magnetic	H = q / l	[A/m]	Amper / m
Inducția câmpului magnetic	$B = m_0 * m_r * H$	[T]	tesla
Forță	F = B . I . l . N	[N]	newton
Tensiunea indusă printr-o variație a fluxului	U = DF . N / Dt	[V]	volt
Tensiunea indusă printr-o deplasare	U = B . l. v . N	[V]	volt
Permeabilitatea vidului	U_0	[tesla metru / amper]	$= 4 . p . 10^{-7}$

V.6 Alfabetul grec

alfa	α	A	niu	ν	N
beta	β	B	ksi (xi)	ξ	Ξ
gama	γ	Γ	omicron	o	O
delta	δ	Δ	pi	π	Π
epsilon	ε	E	rho	ρ	P
zeta	ς	Z	sigma	σ	Σ
eta	η	H	tau	τ	T
teta	θ, ϑ	Θ	ipsilon	υ	Y
iota	ι	I	fi	φ	Φ
kapa	κ	K	hi	χ	X
lambda	λ	Λ	psi	ψ	Ψ
miu	μ	M	omega	ω	Ω

REFERAT 2

TEMA 1:

Referatul va conţine rezolvarea următoarelor aplicaţii:

1. Să se implementeze utilizând memorii ROM următoarele funcţii:
F1=Σ(0,2,4,6,8,9,10,12,14,15)
F2=Σ(1,3,5,7,9,11)
F3=Σ(7,6,12,13,14)
F4=Σ(4,5,10,12,15)

2. Aplicând metoda extensiei numărului de adrese să se implementeze un modul ROM de 64Kb utilizând circuite ROM de 16Kb (2Kx8b).

3. Implementaţi un convertor de cod Binar-Gray pe 4 biţi.

4. Construiţi tabelul de tranziţii pentru următorul automat reprezentat prin graf Mealy:

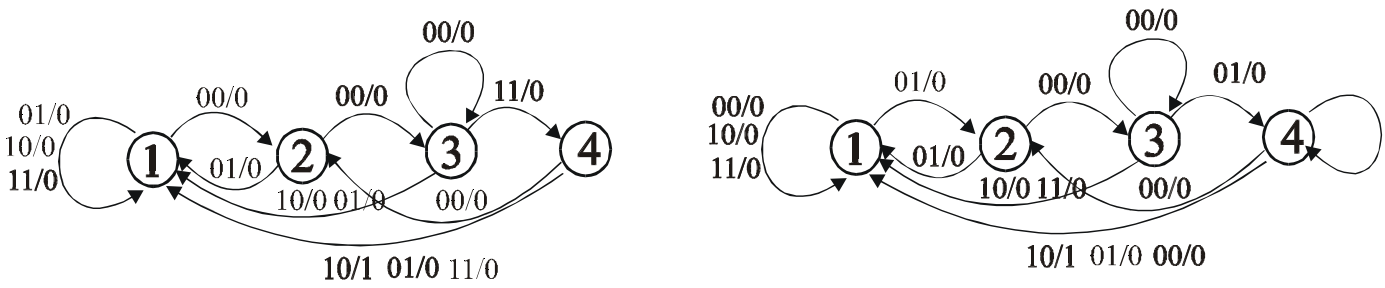


fig.5

5. Construiţi tabelul de tranziţii pentru următorul automat reprezentat prin graf Moore:

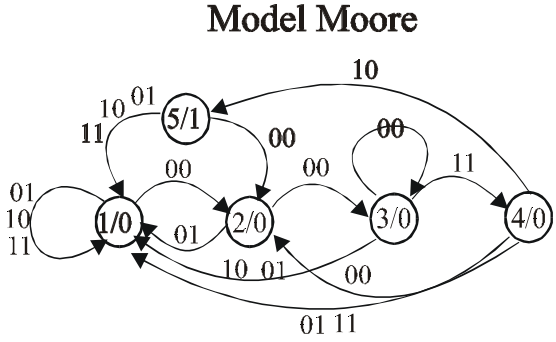


fig.6

REFERAT 2

TEMA 2:

Referatul va conţine rezolvarea următoarelor aplicaţii:

1. Să se implementeze utilizând memorii ROM următoarele funcţii:
F1=Σ(0,1,3,5,9,11,13,15)
F2=Σ(1,4,6,7,8,12)
F3=Σ(7,8,10,14)
F4=Σ(2,5,12,13,15)

2. Aplicând metoda extensiei numărului de ieşiri de date să se implementeze un modul ROM de 64Kb utilizând circuite ROM de 16Kb (2Kx8b).

3. Implementaţi un convertor de cod Gray-Binar pe 4 biţi.

4. Construiţi tabelul de tranziţii pentru următorul automat reprezentat prin graf Mealy:

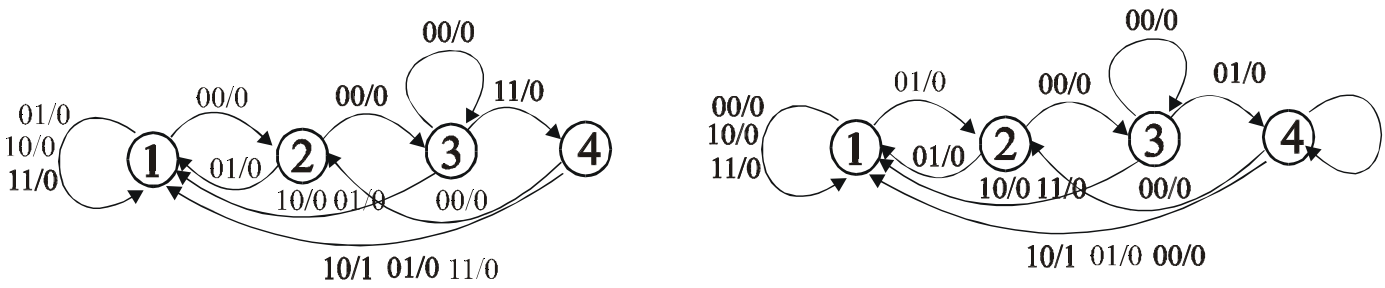


fig.7

5. Construiţi tabelul de tranziţii pentru următorul automat reprezentat prin graf Moore:

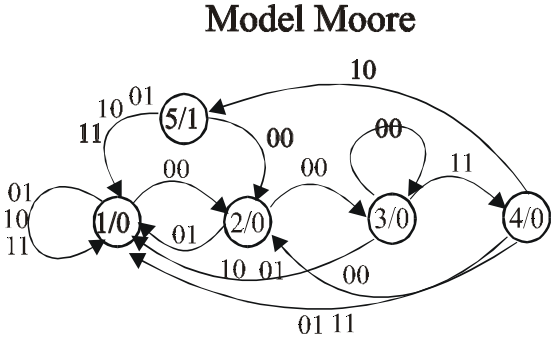


fig.8

ELECTRONICĂ DIGITALĂ

PROIECT

TEMA1: Să se implementeze automatul secvenţial sincron definit de următoarea organigramă ASM (fig.1) după următoarele metode:

- metoda sintezei cu porţi SI-NU şi registru paralel de bistabili de tip D.
- metoda sintezei cu memorie ROM, MUX şi registru paralel de bistabili D.

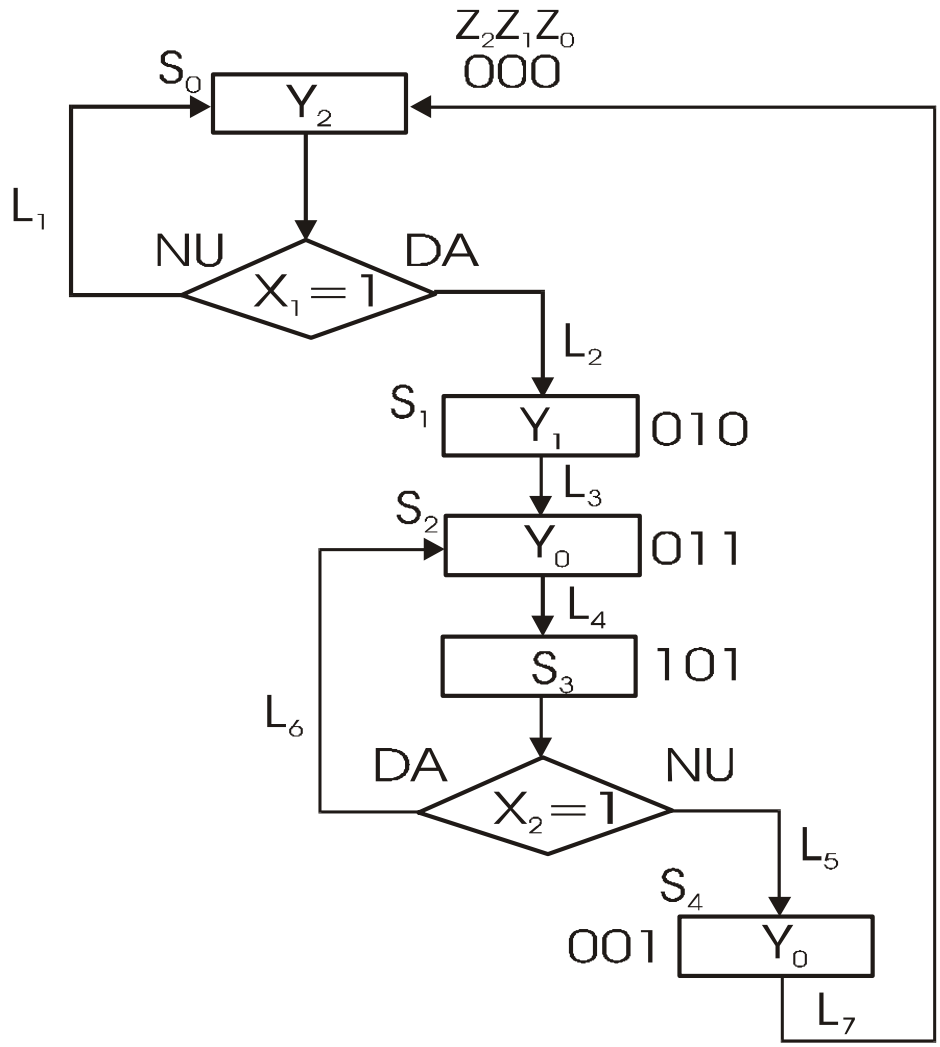


fig. 1

TEMA2: Să se implementeze automatul secvenţial sincron definit de următoarea organigramă ASM (fig.2) după următoarele metode:

- metoda sintezei cu porţi SI-NU şi registru paralel de bistabili de tip D.
- metoda sintezei cu memorie ROM, MUX şi registru paralel de bistabili D.

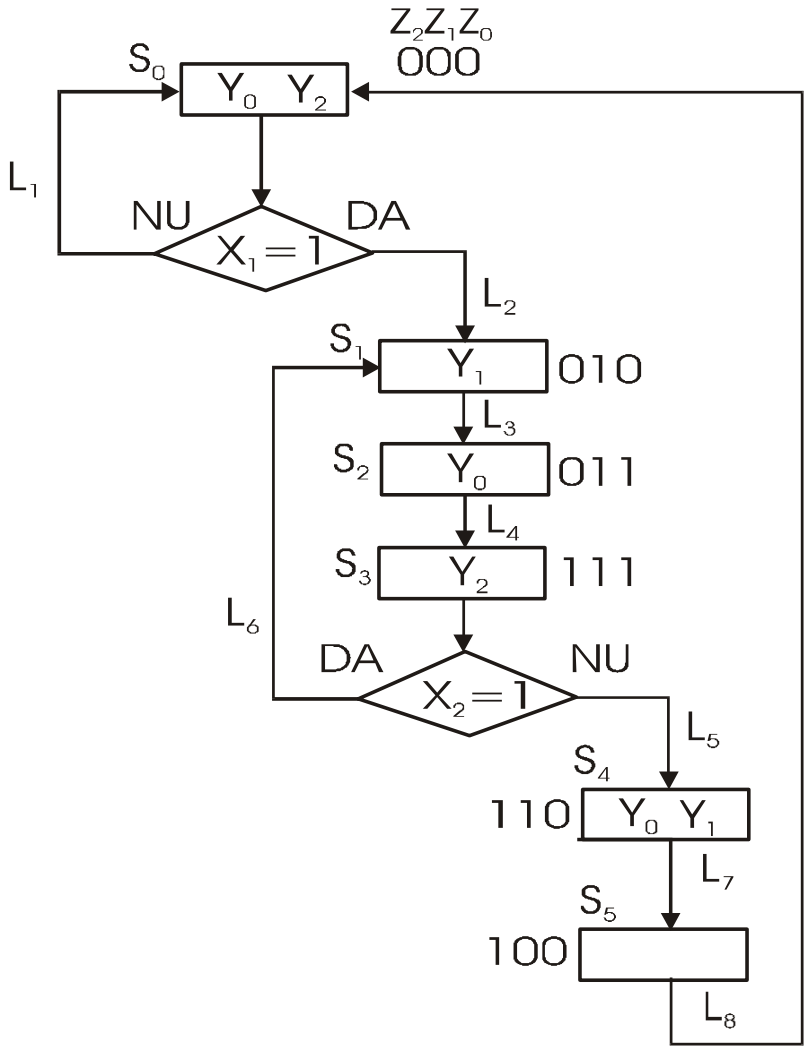


fig.1

Observaţii:

Proiectul va conţine cinci referate pe marginea temei de proiectare şi soluţia finală de implementare. Referatul se predă obligatoriu o dată la două săptămâni cu toate aplicaţile rezolvate în orele rezervate proiectului. La final studentul predă un exemplar al soluţiei de implementare care conţine şi cele cinci referate ce sunt notate cu pondere egală în nota finală la proiectul disciplinei.

REFERAT 1

TEMA 1:

Referatul va conţine rezolvarea următoarelor aplicaţii:

1. Efectuaţi următoarele conversii intre sistemele de numeraţie:
   a) $1101011_2=?_H$
   b) $AB3D_H=?_2=?_{10}=?_8$
   c) $4321_{10}=?_2=?_8=?_H$

2. Efectuaţi următoarele operaţii:
   a) $1101011_2+10110111_2=?_2$
   b) $AD59_H+FE25_H=?_H$
   c) $473_{10}x14_{10}=?_2=?_H$
   d) $473_{10}:14_{10}=?_2=?_H$

3. Să se explice funcţionarea logică a următoarei scheme:

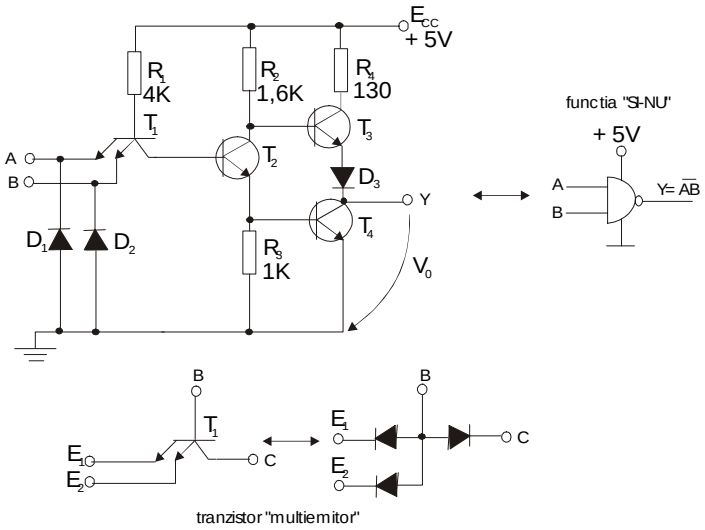


fig.2

4. Să se demonstreze următoarele relaţii:

$$\overline{\overline{A}+B}+\overline{\overline{A}+\overline{B}}=A$$

$$A+\overline{A}B=A+B$$

$$\overline{A}+AB=\overline{A}+B$$

$$\overline{A}+A\overline{B}=\overline{A}+\overline{B}$$

$$A(A+B)=A+AB=A$$

5. Să se implementeze utilizând sinteza SI-NU şi apoi sinteza cu multiplexoare următoarele funcţii:

   a) $F=\Sigma(0,2,4,6,8,10,12,14)$
   b) $F=\Sigma(1,3,5,7)$
   c) $F=\Sigma(7,6,12,13)$

REFERAT 1

TEMA 2:

Referatul va conţine rezolvarea următoarelor aplicaţii:

1. Efectuaţi următoarele conversii intre sistemele de numeraţie:
   d) $1101111_2=?_H$
   e) $AC3D_H=?_2=?_{10}=?_8$
   f) $6421_{10}=?_2=?_8=?_H$

2. Efectuaţi următoarele operaţii:
   e) $1101011_2+10110111_2=?_2$
   f) $FD59_H+AE35_H=?_H$
   g) $273_{10}x15_{10}=?_2=?_H$
   h) $673_{10}:14_{10}=?_2=?_H$

3. Să se explice funcţionarea logică a următoarei scheme:

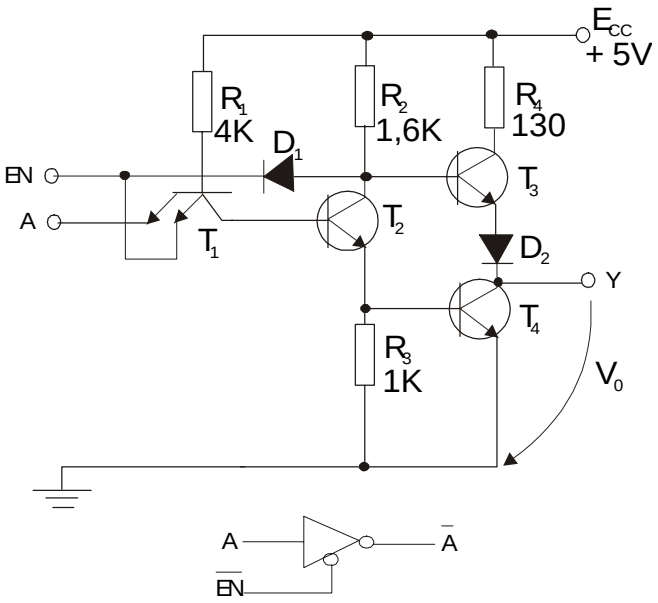


fig.2

4. Să se demonstreze următoarele relaţii:

$$AB + AC + B\overline{C} = AC + B\overline{C}$$

$$\overline{\overline{A} + B} + \overline{\overline{A} + \overline{B}} = A$$

$$\overline{AB + BC + CA} = \overline{A}\overline{B} + \overline{B}\overline{C} + \overline{C}\overline{A}$$

$$A \oplus B = \overline{A}B + A\overline{B} = B \oplus A = \overline{A} \oplus \overline{B}$$

5. Să se implementeze utilizând sinteza SI-NU şi apoi sinteza cu multiplexoare următoarele funcţii:

   d) $F=\Sigma(0,2,3,7,8,9,14,15)$
   e) $F=\Sigma(1,2,6,7)$
   f) $F=\Sigma(3,4,11,12)$

TESTUL A

ELECTRONICA DIGITALA
- TEST DE AUTO EVALUARE -

- **P1**. Circuitul decodificator. Tabel de adevăr, simbol şi funcţionare. **0,5p**

- **P2.** Circuitul demultiplexor. Tabel de adevăr, simbol şi funcţionare. **0,5p**

- **P3**. Să se implementeze utilizând doar porţi SI-NU funcţia: **1,0p**
  $F=\Sigma(0,2,4,6,8,10,12,14)$

- **P4**. Utilizând un circuit MUX 8:1 să se implementeze funcţia: **1,0p**
  $F=\Sigma(1,3,5,7)$

- **P5**. Celula fundamentală de memorie PROM **0,5p**

- **P6**. Să se implementeze un comparator numeric de trei biţi. **1,0p**

- **P7**. Pentru următoarea funcţie realizaţi:
  a) studiul posibilităţii apariţiei fenomenului de hazard combinaţional
  b) dacă acest lucru este posibil aplicaţi metodele de înlăturare a acestui efect
  c) implementaţi cu porţi SI-NU funcţia. **2,0p**
  $F=\Sigma(7,6,12,13)$

- **P8**. Circuitul basculant bistabil RS. Tabel de adevăr, simbol şi funcţionare. **0,5p**

- **P9**. Registrul serie paralel (CDB 495). **1,0p**

- **P10**. Utilizând circuite de memorie ROM să se implementeze funcţiile: **2,0p**
  $F_1= \Sigma(0,1,3,5)$; $F_2= \Sigma(1,2,3,7)$; $F_3= \Sigma(0,2,4,6)$; $F_4= \Sigma(1,3,5,7)$;

- **P11***. Utilizând circuite basculante bistabile de tip D implementaţi un numărător asincron mod.5

TOTAL: 10p

NOTĂ: Subiectul notat cu (*) este facultativ.

Sef lucr. ing. Ovidiu SPĂTAR

TESTUL B

ELECTRONICA DIGITALA
- TEST DE AUTO EVALUARE -

- **P1**. Circuitul codificator. Tabel de adevăr, simbol şi funcţionare. **0,5p**

- **P2.** Circuitul multiplexor. Tabel de adevăr, simbol şi funcţionare. **0,5p**

- **P3**. Să se implementeze utilizând doar porţi SI-NU funcţia: **1,0p**
  $F=\Sigma(0,1,2,4,6,9,11,13,15)$

- **P4**. Utilizând un circuit MUX 8:1 să se implementeze funcţia: **1,0p**
  $F=\Sigma(1,2,4,6)$

- **P5**. Organizarea memoriei ROM **0,5p**

- **P6**. Să se implementeze un generator/detector de paritate pe patru biţi **1,0p**

- **P7**. Pentru următoarea funcţie realizaţi:
  a) studiul posibilităţii apariţiei fenomenului de hazard combinaţional
  b) dacă acest lucru este posibil aplicaţi metodele de înlăturare a acestui efect
  c) implementaţi cu porţi SI-NU funcţia. **2,0p**
  $F=\Sigma(4,5,13,15)$

- **P8**. Circuitul basculant bistabil JK. Tabel de adevăr, simbol şi funcţionare. **0,5p**

- **P9**. Registrul paralel **1,0p**

- **P10**. Utilizând circuite de memorie ROM să se implementeze funcţiile: **2,0p**
  $F_1= \Sigma(0,3,4,7)$; $F_2= \Sigma(1,5,6,7)$; $F_3= \Sigma(0,3,5,6)$; $F_4= \Sigma(2,3,4,5)$;

- **P11***. Utilizând circuite basculante bistabile de tip T implementaţi un numărător sincron mod.7

TOTAL: 10p

NOTĂ: Subiectul notat cu (*) este facultativ.

Sef lucr. ing. Ovidiu SPĂTAR

TESTUL C

ELECTRONICA DIGITALA
- TEST DE AUTO EVALUARE -

- **P1**. Circuitul comparator de 1 bit. **0,5p**

- **P2.** Circuitul sumator complet de 1 bit. **0,5p**

- **P3**. Să se implementeze utilizând doar porţi SI-NU funcţia: **1,0p**
  $F=\Sigma(0,1,2,4,6,8,10,12,14)$

- **P4**. Utilizând un circuit MUX 8:1 să se implementeze funcţia: **1,0p**
  $F=\Sigma(0,3,5,7)$

- **P5**. Celula fundamentală de memorie EPROM. **0,5p**

- **P6**. Să se implementeze un sumator complet pe patru biţi. **1,0p**

- **P7**. Pentru următoarea funcţie realizaţi:
  a) studiul posibilităţii apariţiei fenomenului de hazard combinaţional
  b) dacă acest lucru este posibil aplicaţi metodele de înlăturare a acestui efect
  c) implementaţi cu porţi SI-NU funcţia. **2,0p**
  $F=\Sigma(0,1,5,7)$

- **P8**. Circuitul basculant bistabil de tip T şi D. Tabel de adevăr, simbol şi funcţionare. **0,5p**

- **P9**. Registrul serie **1,0p**

- **P10**. Utilizând circuite de memorie ROM să se implementeze funcţiile: **2,0p**
  $F_1= \Sigma(0,3,5,7)$; $F_2= \Sigma(1,2,3,4)$; $F_3= \Sigma(3,4,5,6)$; $F_4= \Sigma(1,5,6,7)$;

- **P11***. Utilizând circuite basculante bistabile de tip T implementaţi un numărător sincron mod.7

TOTAL: 10p

NOTĂ: Subiectul notat cu (*) este facultativ.

Sef lucr. ing. Ovidiu SPĂTAR